

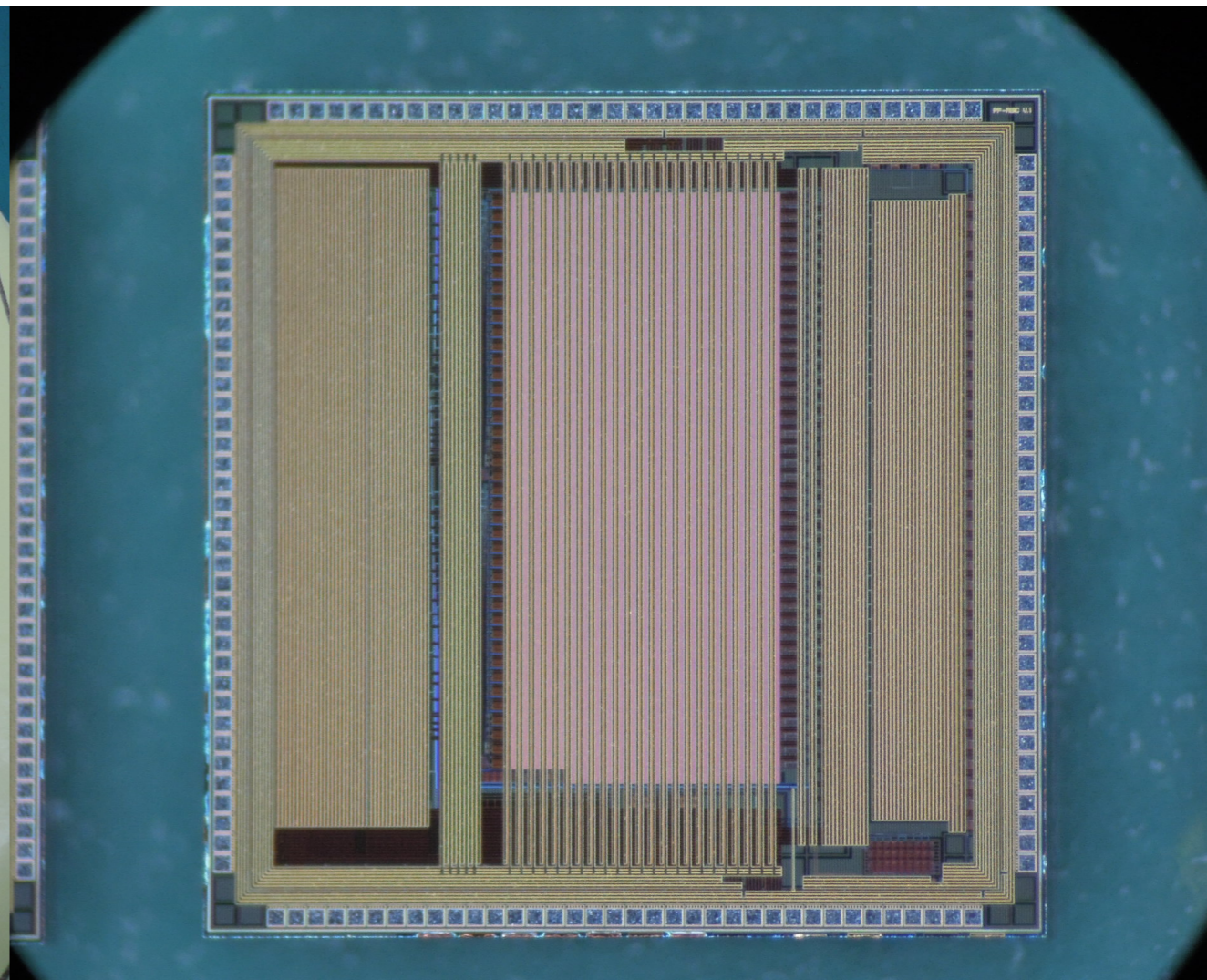
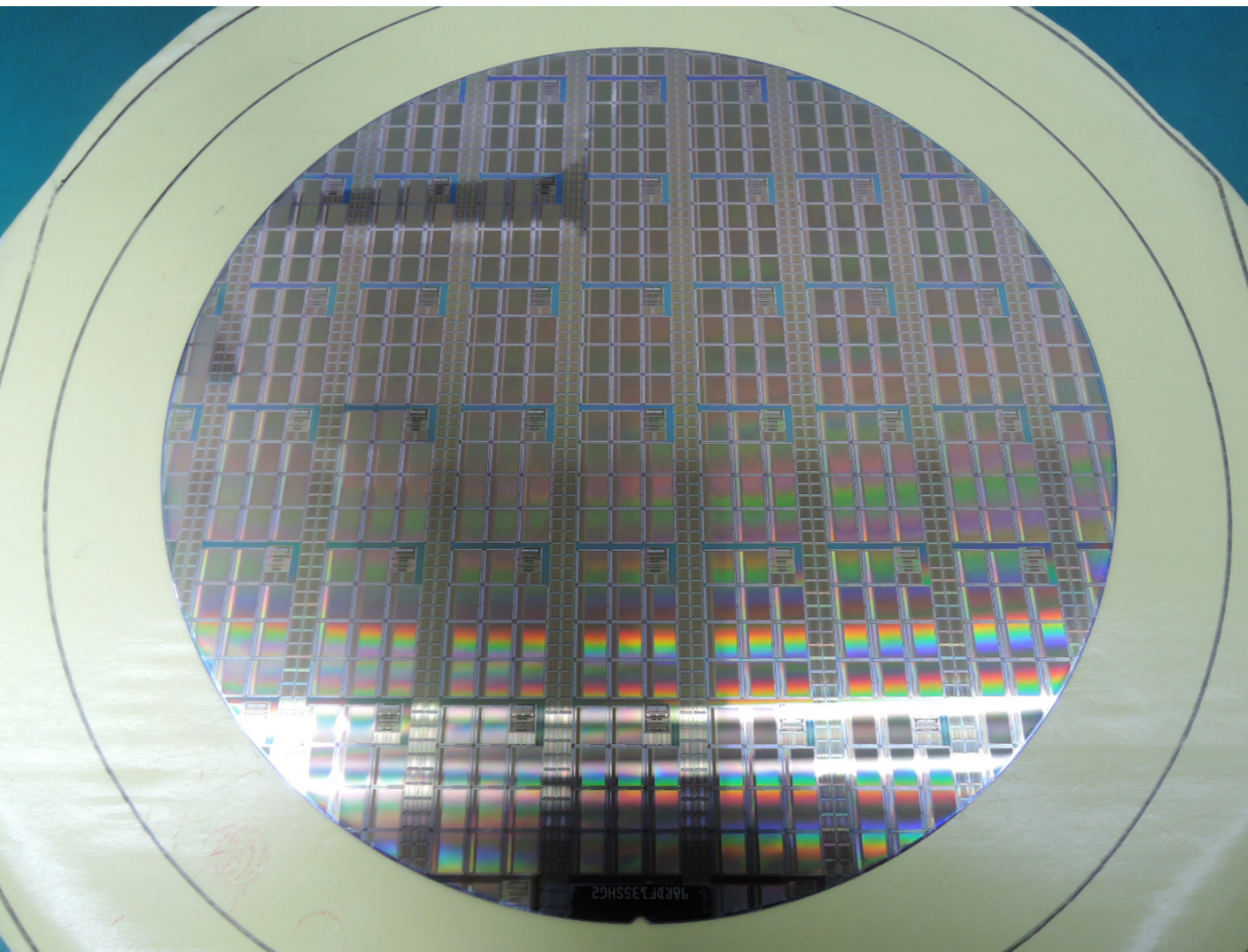
PP ASIC Measurements

Yasuyuki Horii

15 Apr. 2019



PP ASIC VI Photos

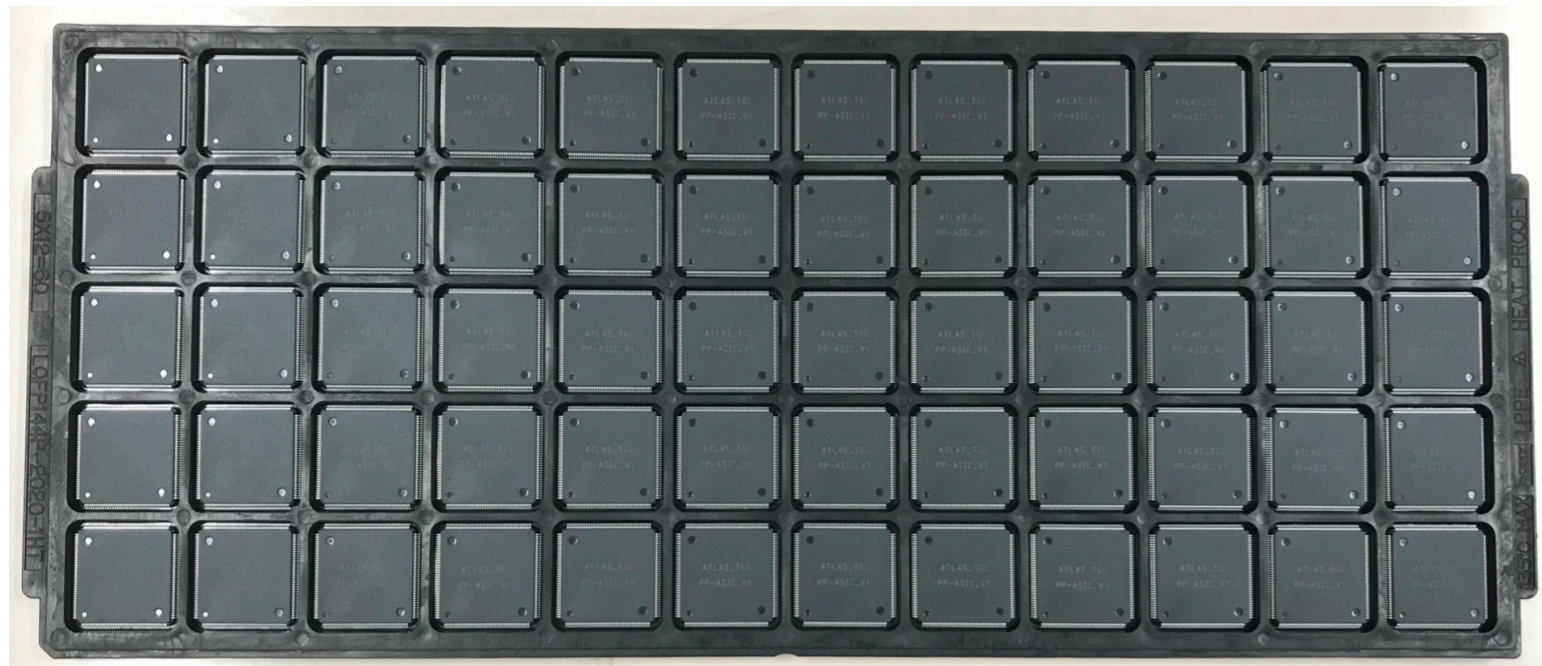


PP ASIC V1 Photos



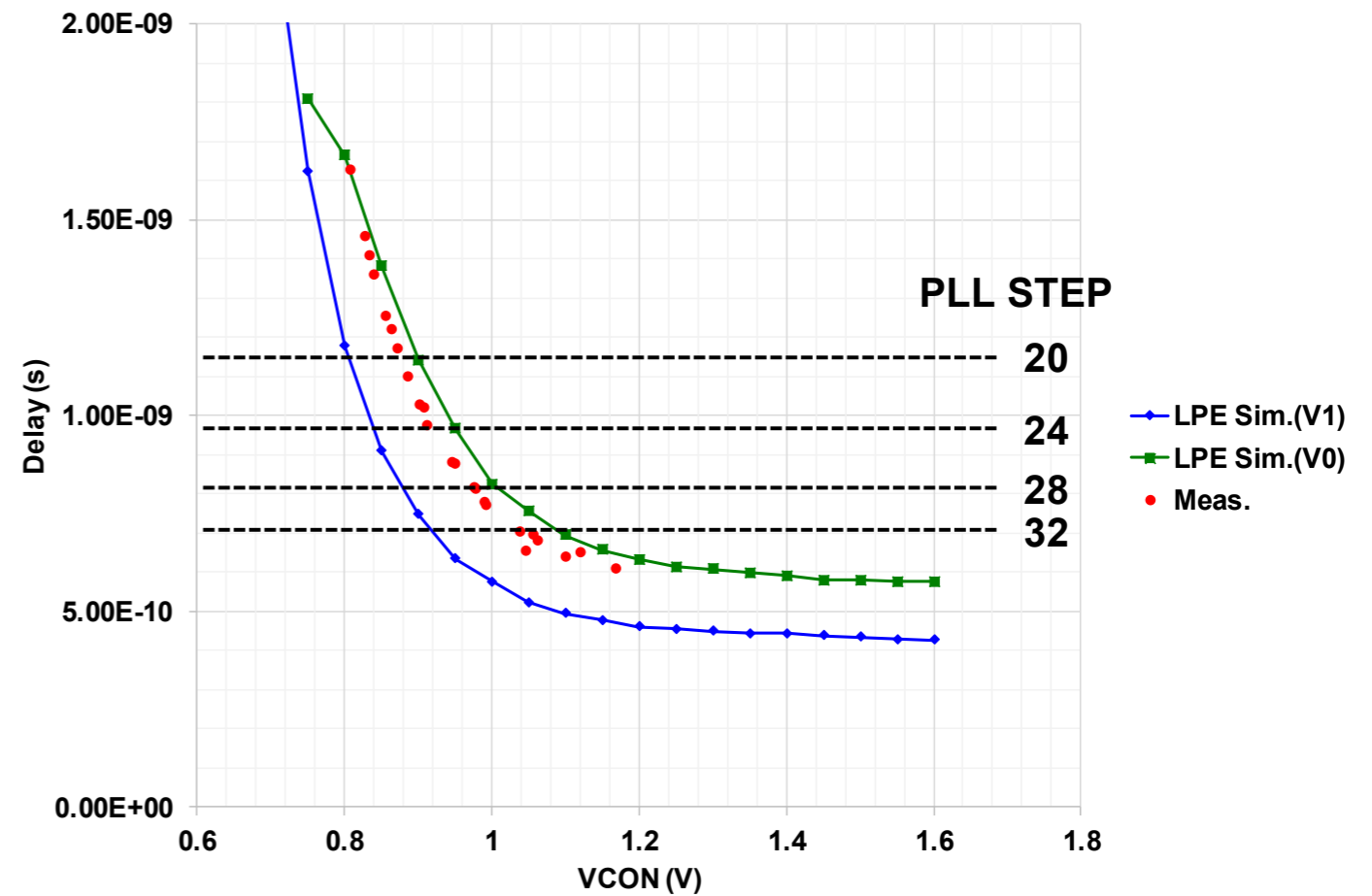
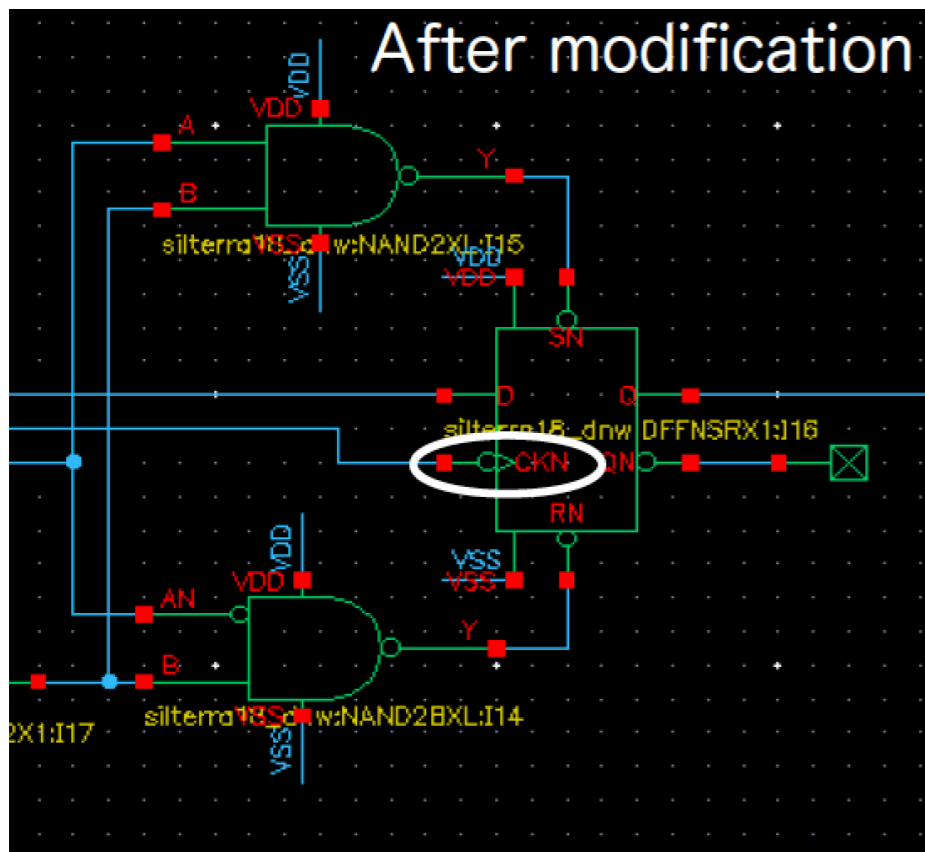
2019年4月1日、名古屋大で受け取り。

- 良品（パッケージ良好）：666枚
- 不良品（パッケージ不良）：3枚



SPI MISOエッジ修正。

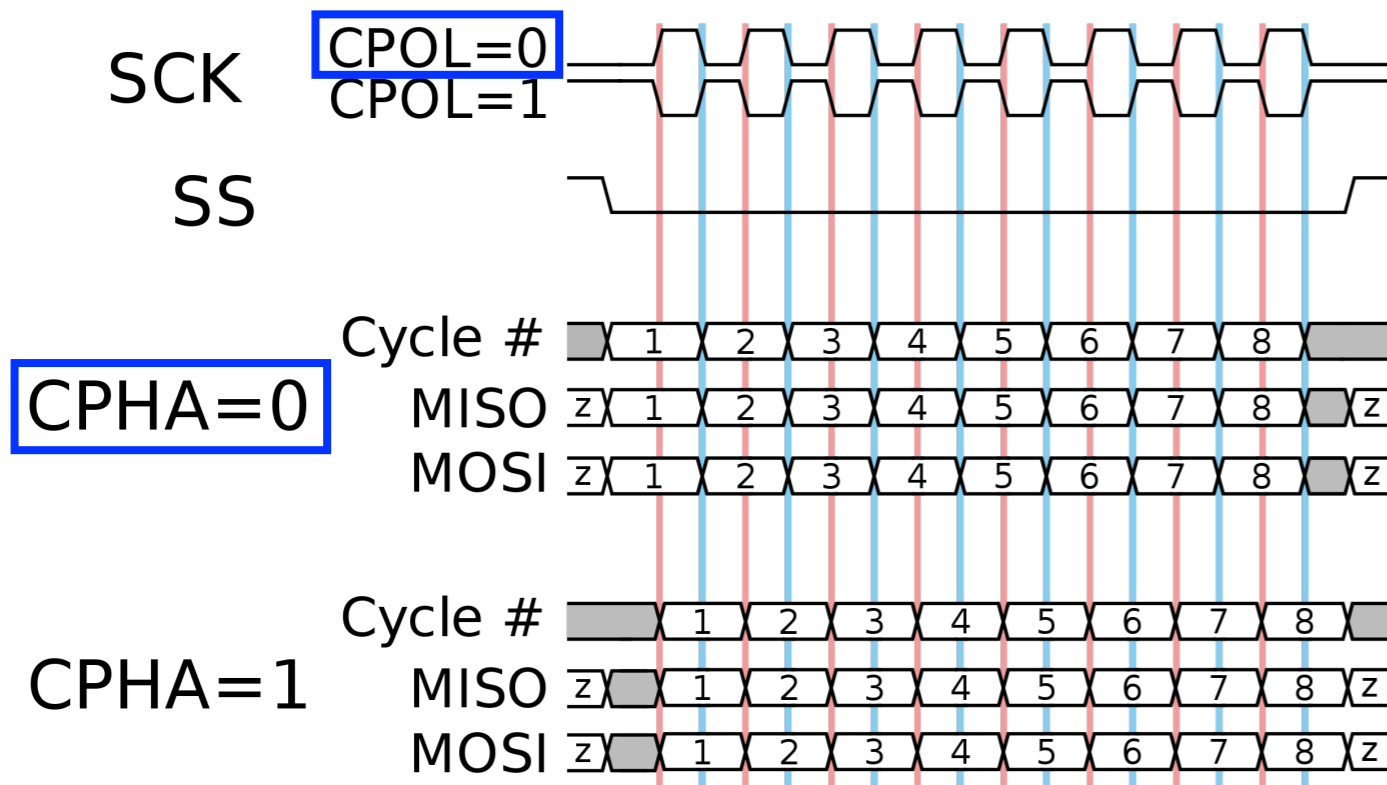
ゲート長変更による遅延時間削減。



Note: V0は試作機のこと。

- PP ASIC側は、試験ボード上のDIPスイッチを用いて、SPIのモードを選択可能。
- マイコン側は、ソフトウェアにて、SPIのモードを選択可能。
- 互いにSPIのモードを合わせる必要がある。今回は、CPOL = CPHA = 0を用いる。

マイコン側のSPIパラメータは、CKPとCKE。CKP = 0, CKE = 1を用いる。



SPI mode	Clock polarity (CPOL/CKP)	Clock phase (CPHA)	Clock edge (CKE/NCPHA)
0	0	0	1
1	0	1	0
2	1	0	1
3	1	1	0

PP ASIC V0に対するマイコン側のソフトウェア：

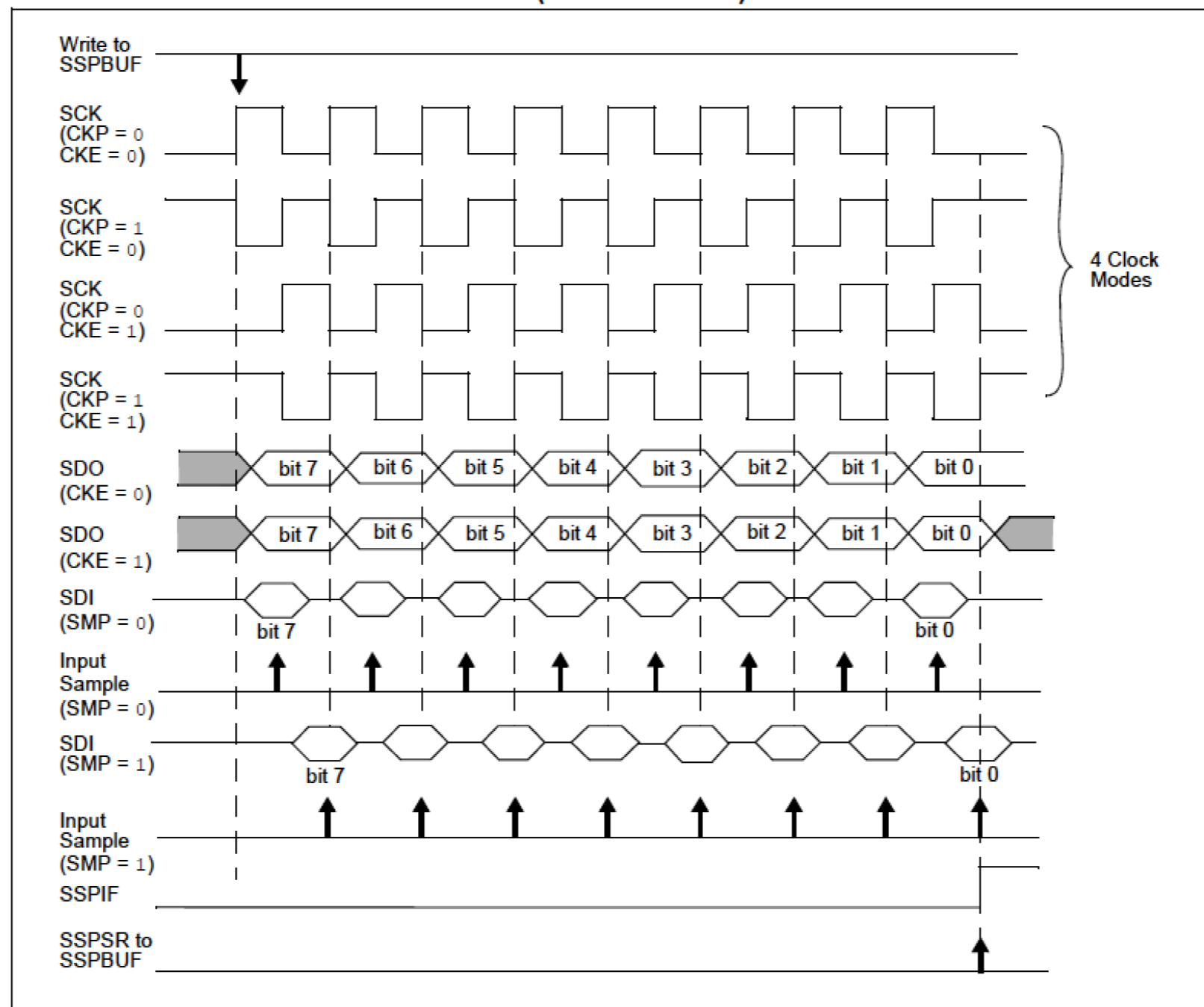
```
//spi mode select
APFCONbits.SSSEL = 0; // set RC6 for ss
SSP1CON1 = 0b00100000; // WCOL 0 SSPOV 0 SSPEN 1 CKP 0 clock Fosc/16
SSP1STATbits.SMP = 1;
SSP1STATbits.CKE = 1; // SMP 0 CKE 0 BF 0
SSP1IF = 0; //spi ??????????????
SSP1IE = 0; //SPI???????
// BOEN = 1; //SSP1BUF???????
// PEIE = 1; //???????????????
// GIE = 1; //??????????????
```

PP ASIC V0に対しては（CPOL = 0, CPHA = 0の時）、CKP = 0, CKE = 1を使っていた。

PP ASIC V1に対しても（CPOL = 0, CPHA = 0の時）、同じパラメータを使用する。

SMPは、マイコンの受信の設定。PP ASIC V1に対しては、これは変更する（SMP = 0に）。

FIGURE 22-6: SPI MODE WAVEFORM (MASTER MODE)

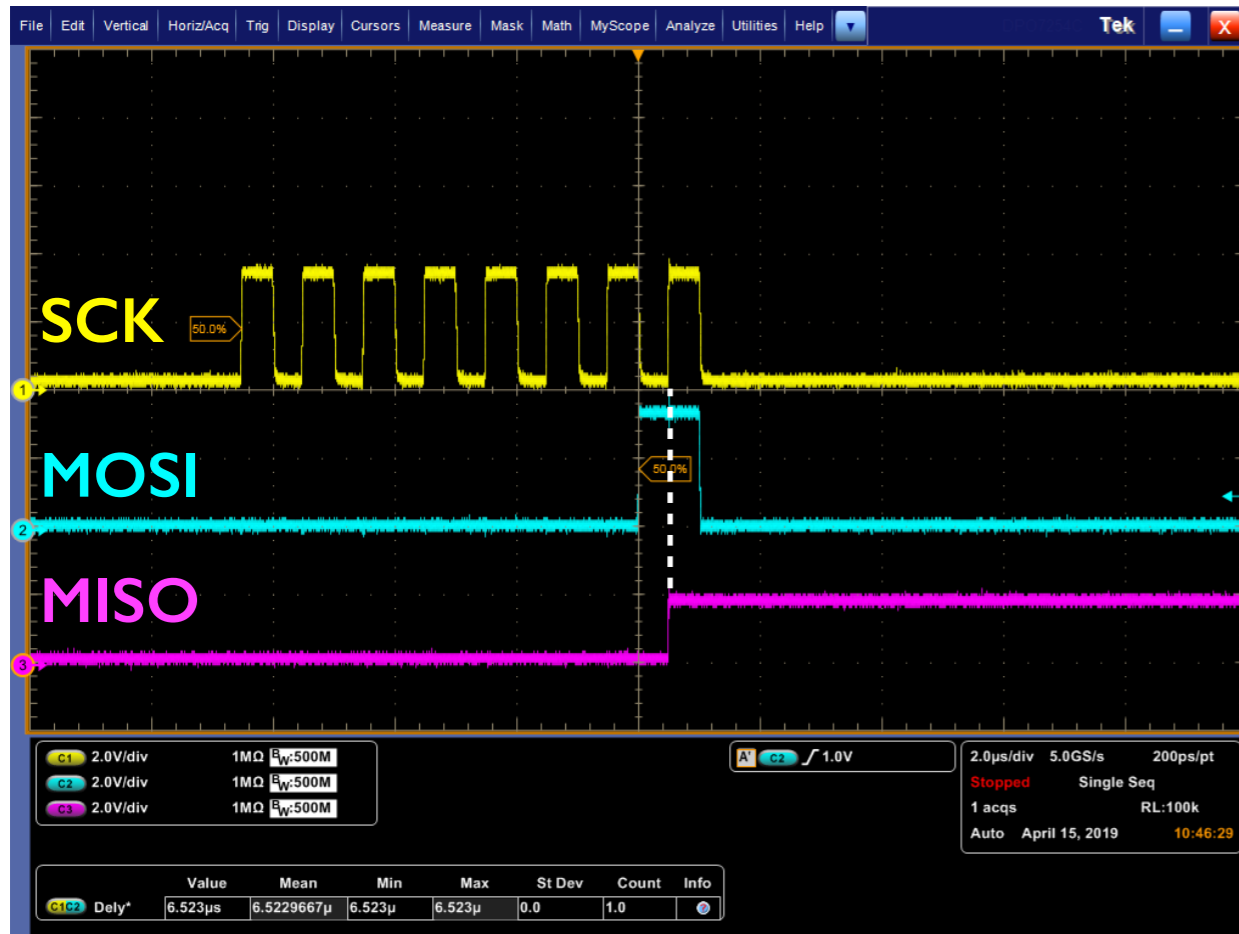


マイコン中のSSPBUFに書き込んだ直後に、SPIの通信がスタート。

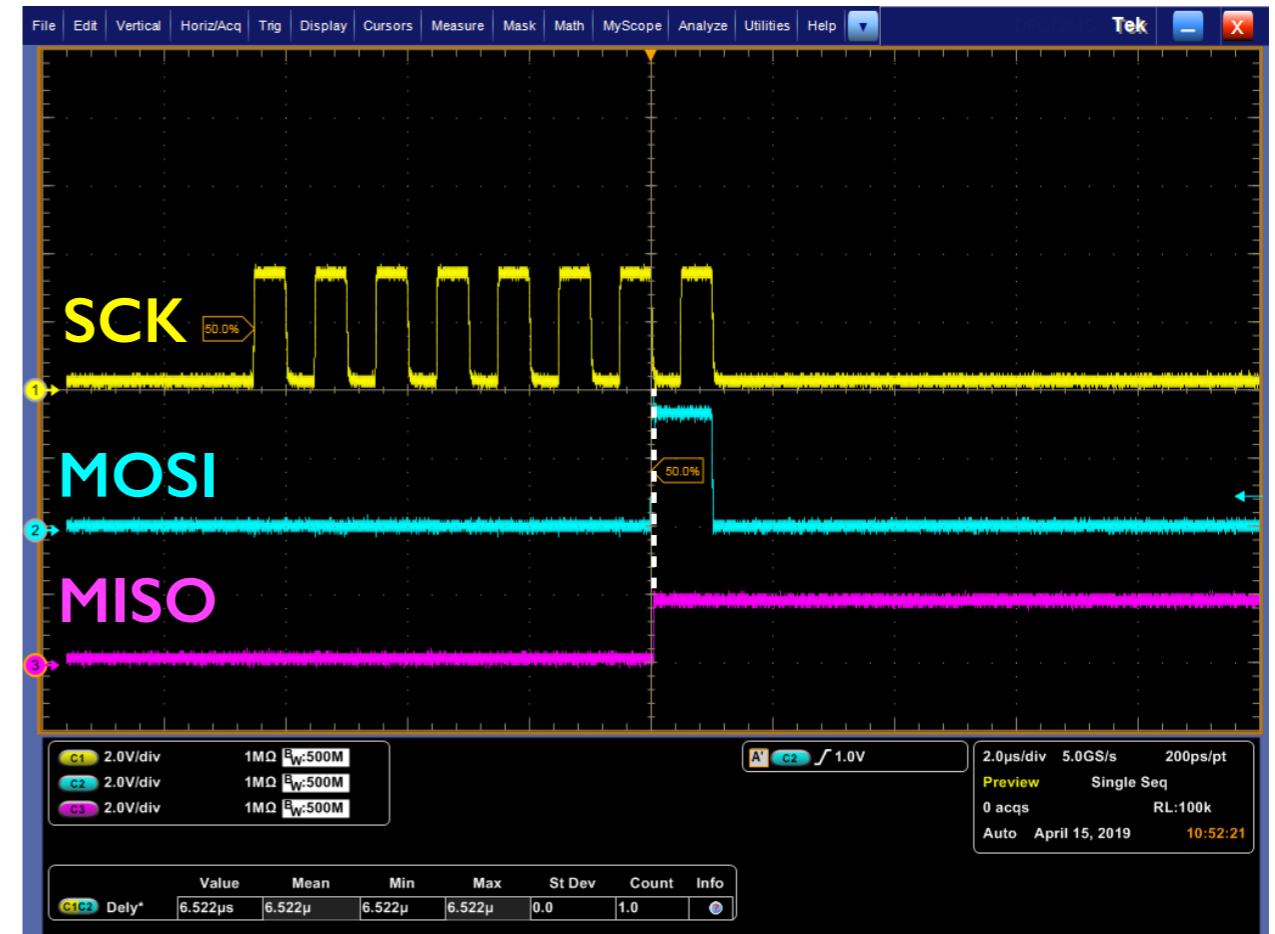
SPI MISO Edge Check

8/14

PP ASIC V0



PP ASIC VI

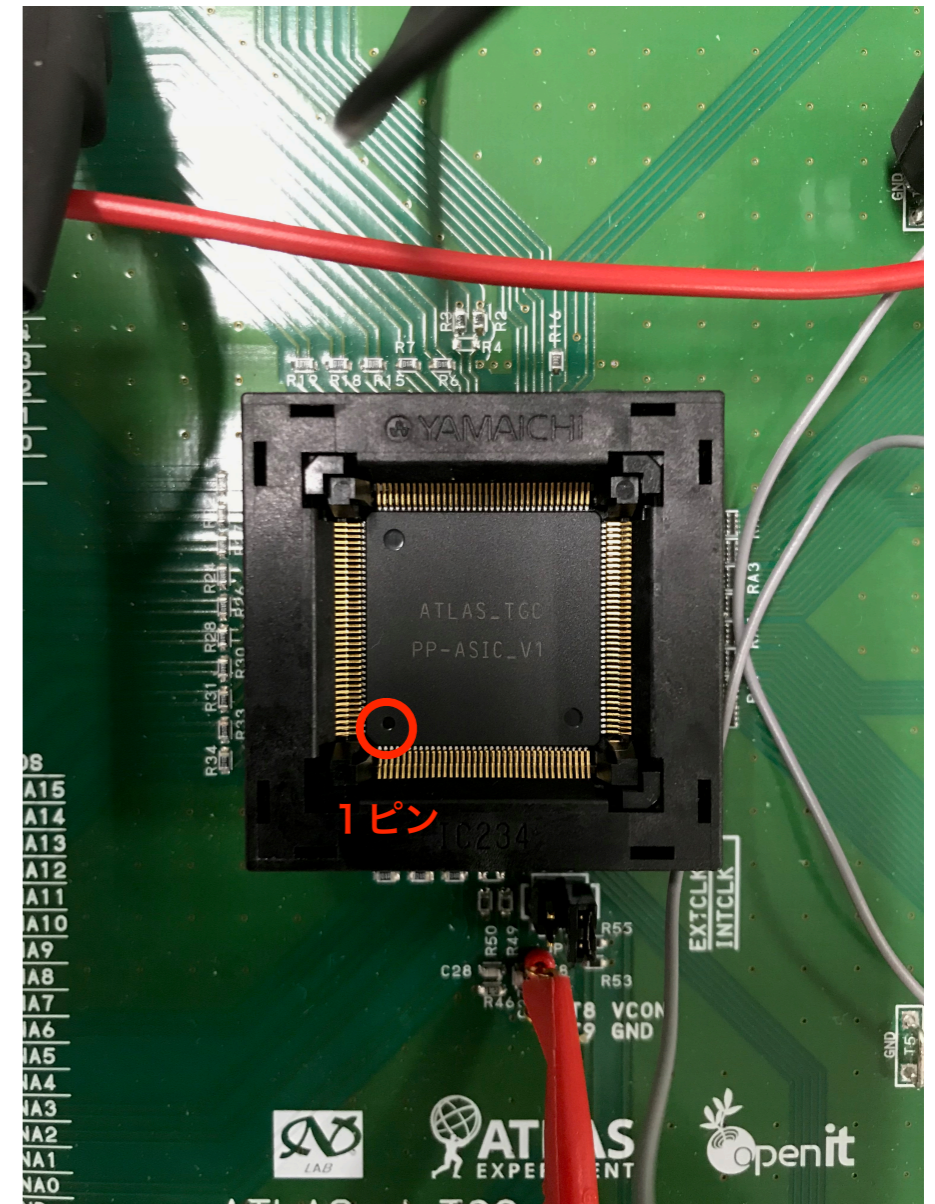
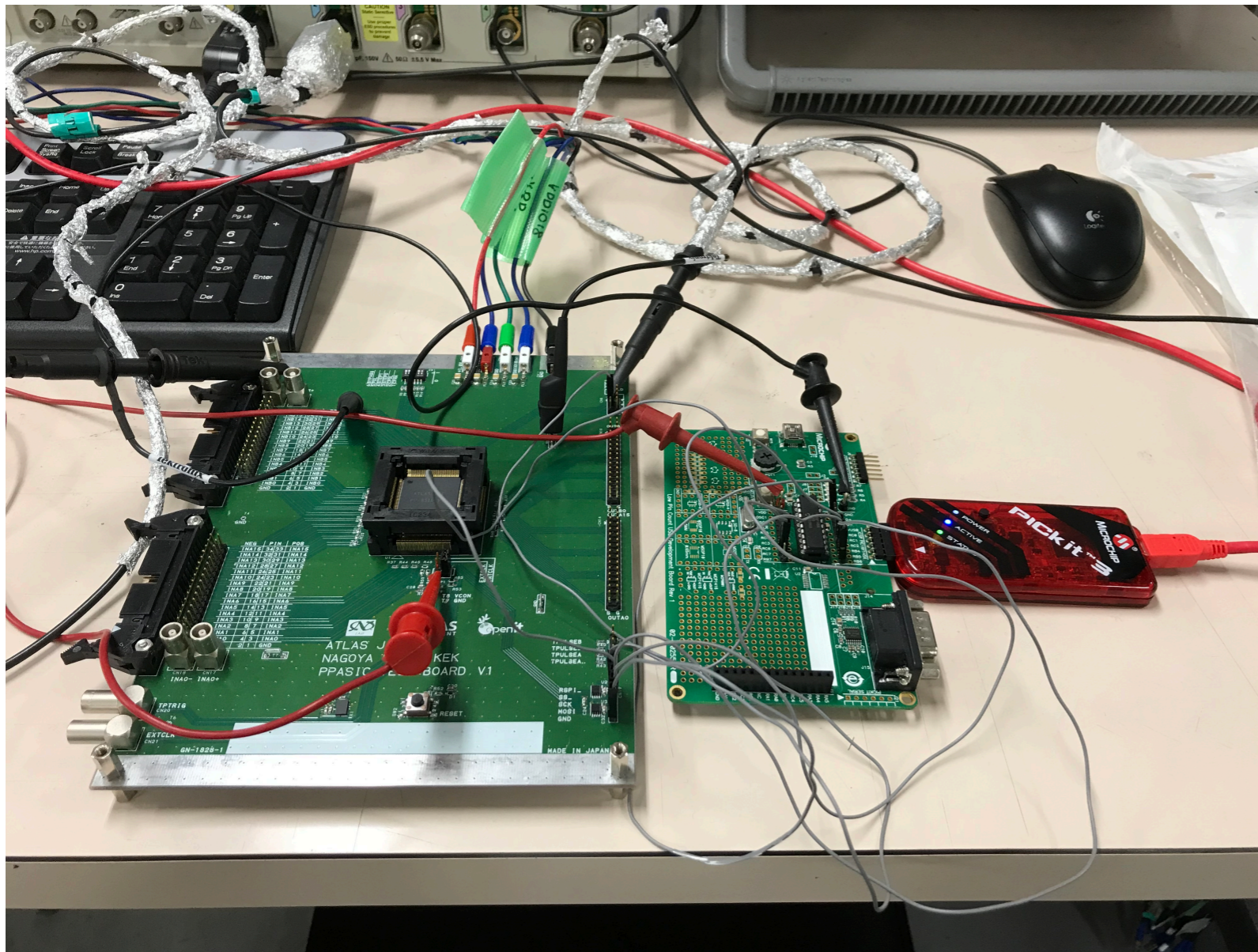


PP ASIC V0では、MISOの値がSCKの立ち上がりで変化していたが、

PP ASIC VIでは、MISOの値がSCKの立ち下がりで変化している（期待通り）。

Delay Measurement Overview

9/14

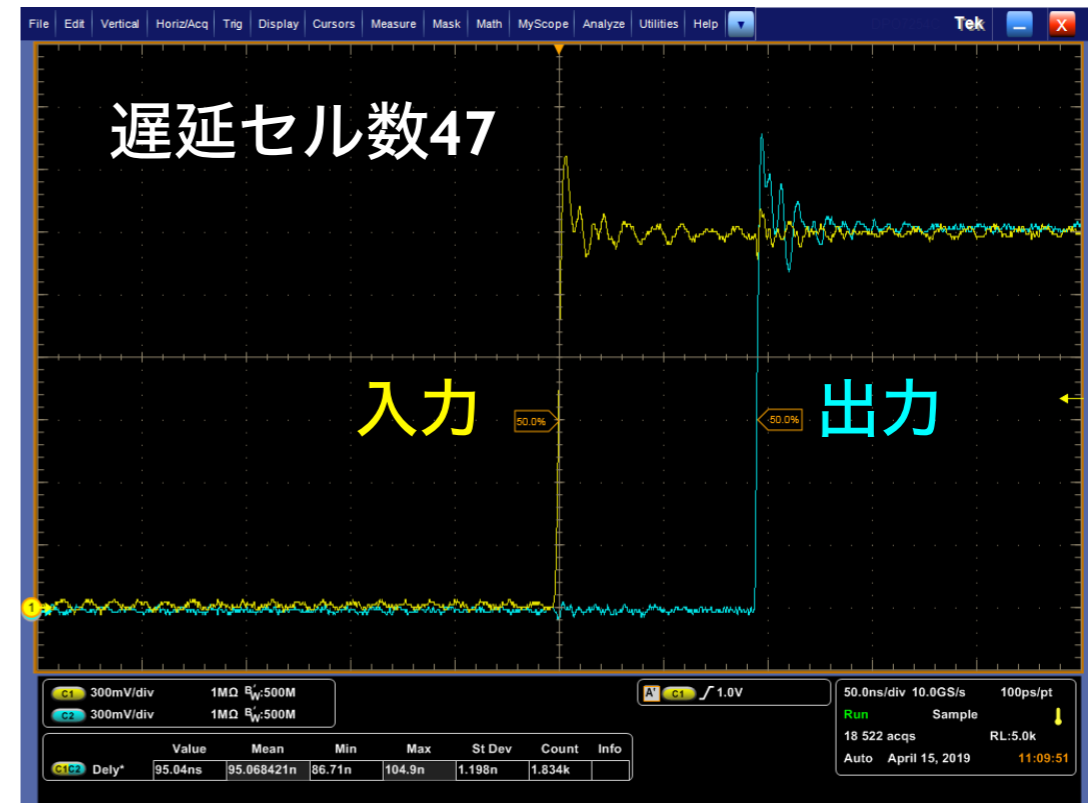
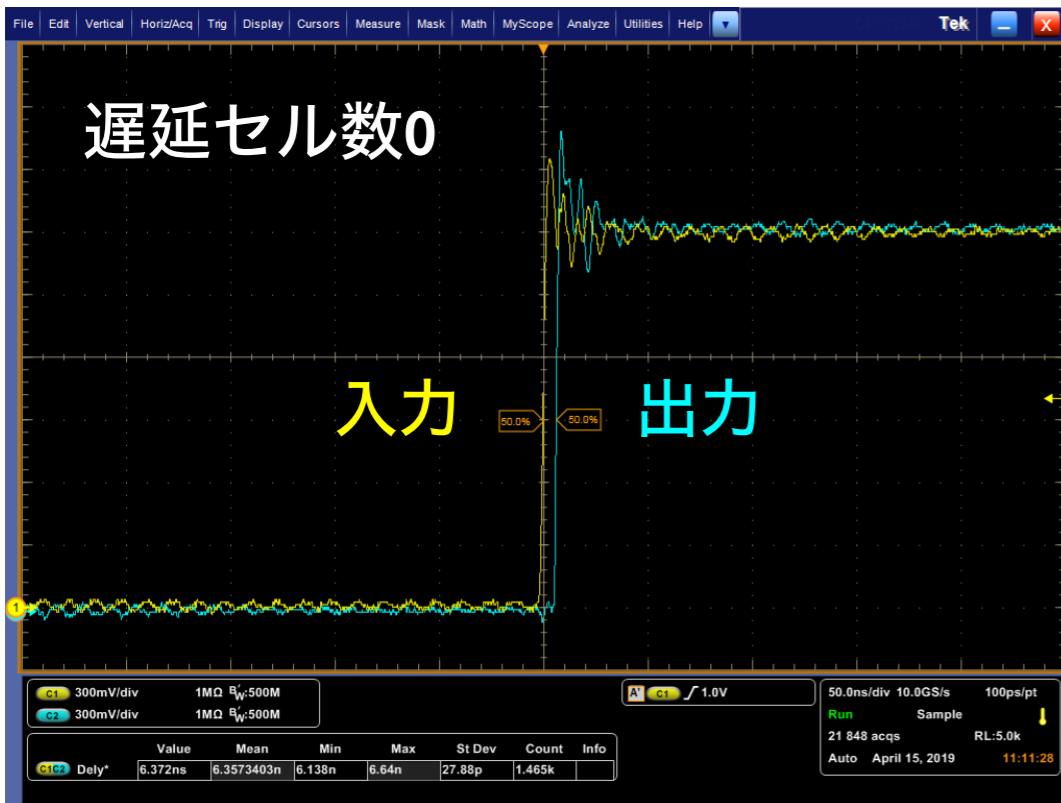
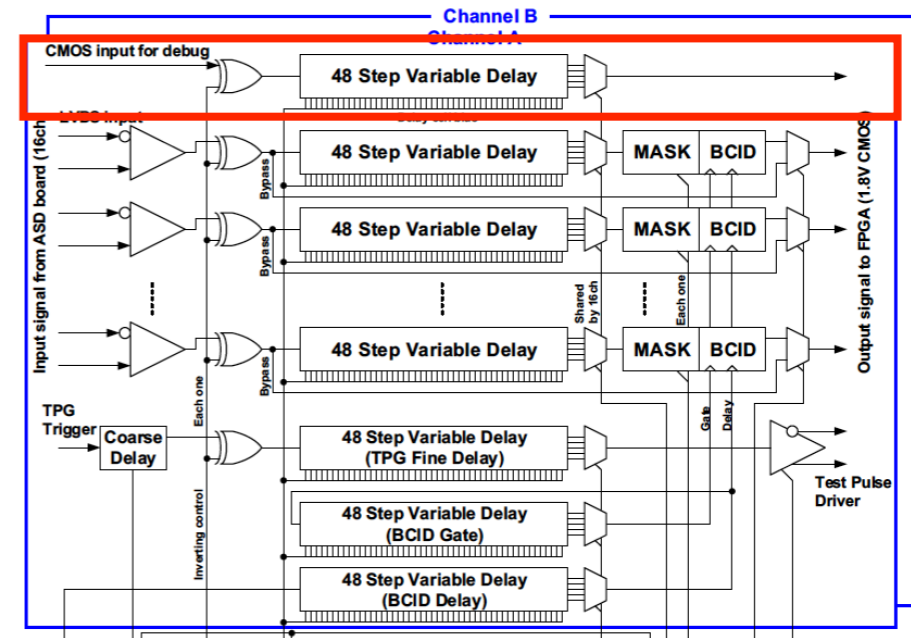


マイコンによるSPI制御。直流安定電源による V_{CON} 入力。

オシロスコープによる入出カタイミング測定（次ページ参照）。

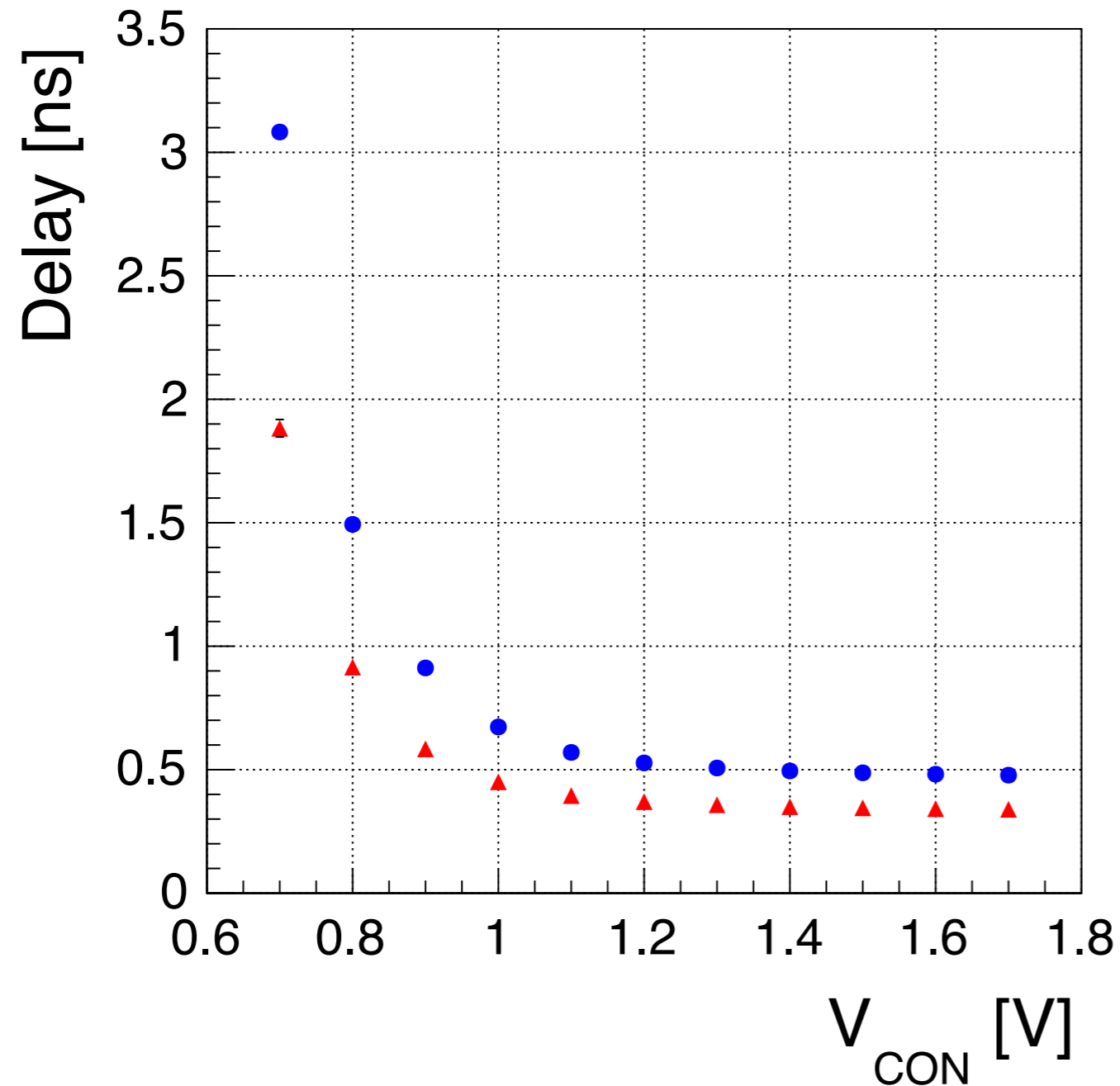
Delay Measurement Overview

V_{CON} を0.7-1.7Vの範囲で外部から与え、
テスト用の可変遅延回路にクロック (1 kHz) を入力。
入出力の時間差を、遅延セル数0、47に対して測定。
差を47で割ることで、セルあたりの遅延を導出。



Delay Measurement Result

11/14



青：PP ASIC V0

赤：PP ASIC VI

室温（21度）での測定。

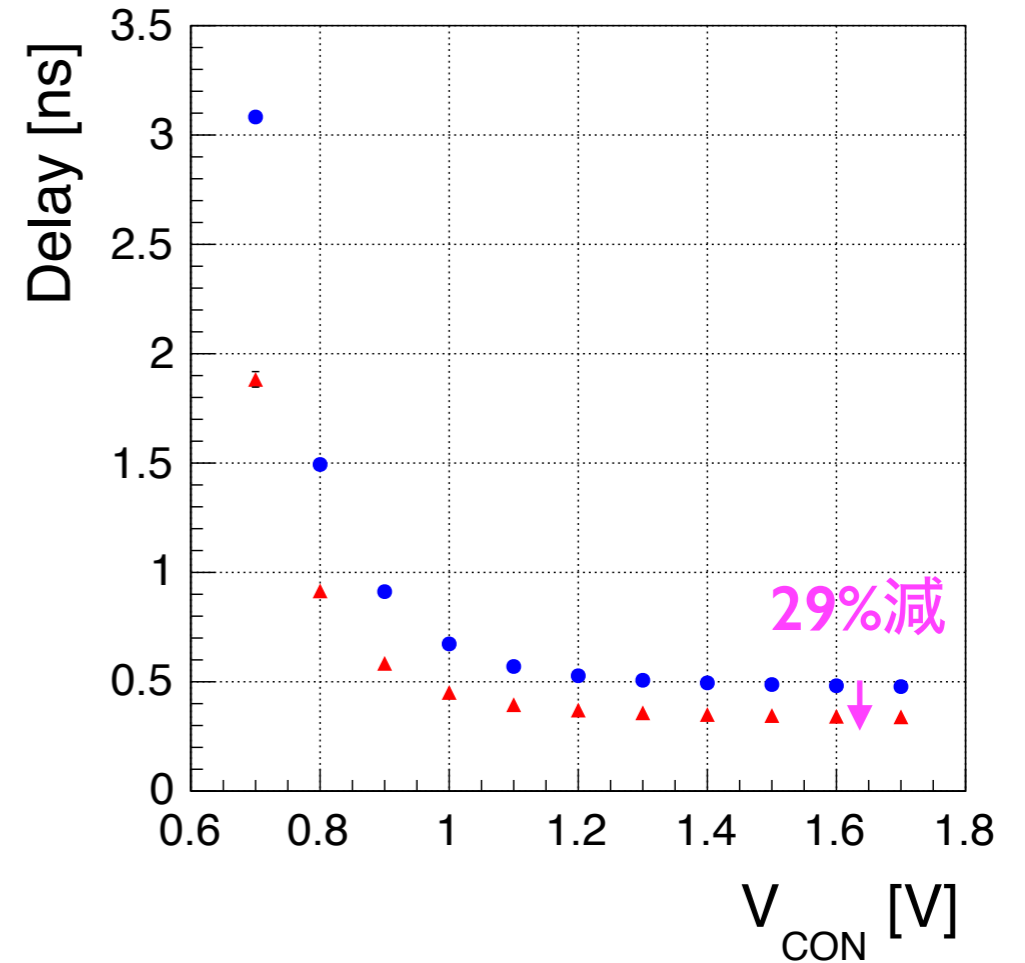
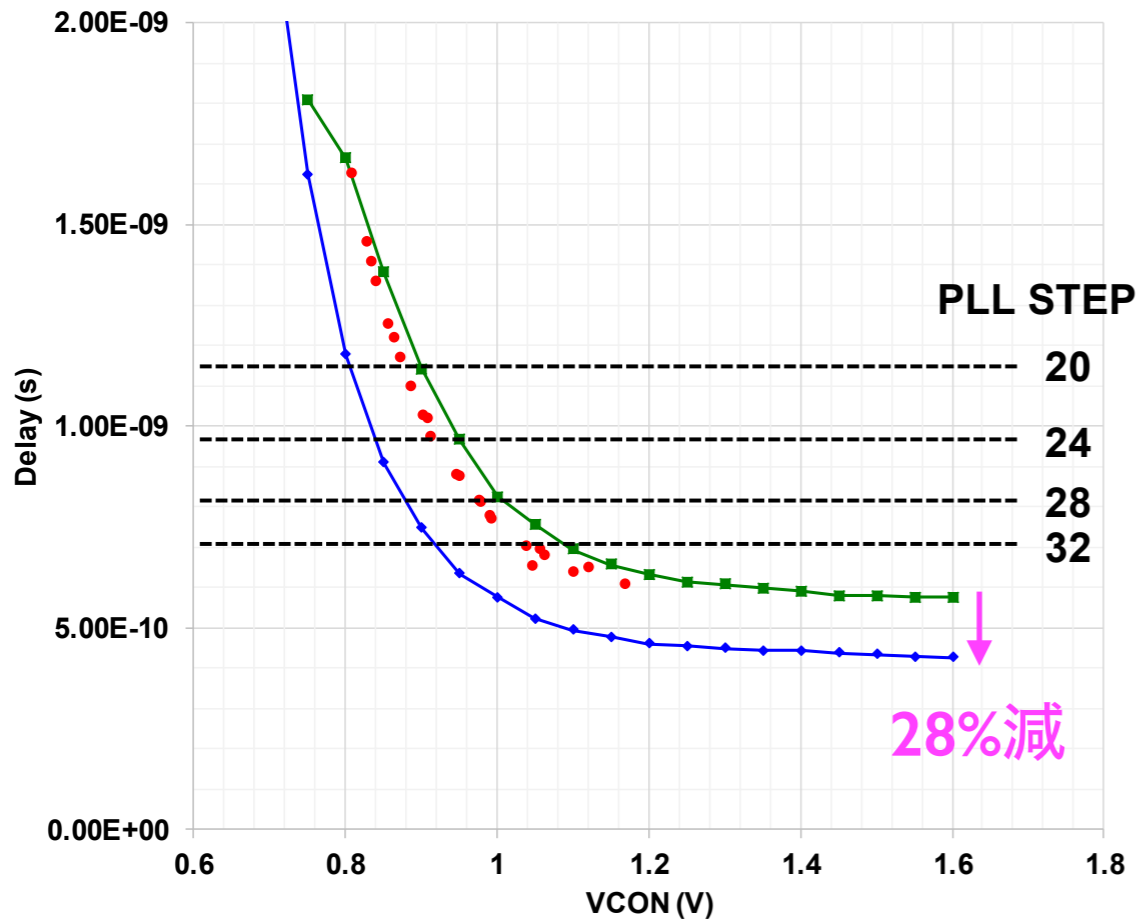
PP ASIC V0に比べ、

PP ASIC VIの遅延が小さい

ことを確認（期待通り）。

~1 nsを余裕を持ってカバー。

Delay Comparison



Simulation at V_{CON} = 1.6 V: 0.58 ns (V0)

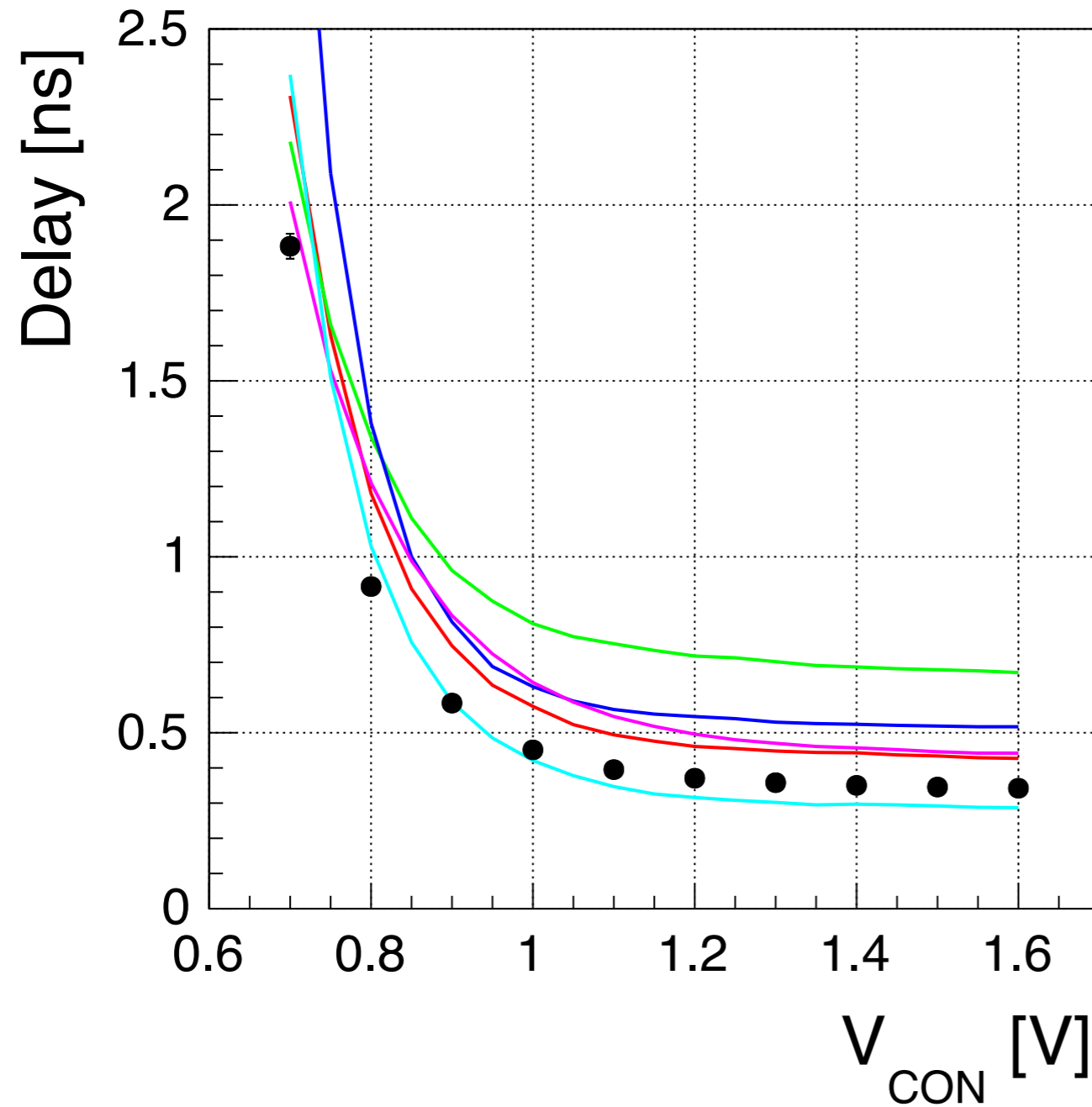
Simulation at V_{CON} = 1.6 V: 0.42 ns (V1)

Measurement at V_{CON} = 1.6 V: 0.48 ns (V0)

Measurement at V_{CON} = 1.6 V: 0.34 ns (V1)

今回も、TT (Typical, Typical)より速く動作している様子。FF (Fast, Fast)くらい。

Delay Comparison



Dots: measurement

Lines: simulation

- Red: TT, RT
- Green: SS, HT
- Blue: SS, LT
- Magenta: FF, HT
- Cyan: FF, LT

SS: Slow, 1.62 V

TT: Typical, 1.80 V

FF: Fast, 1.98 V

LT: -40 °C

RT: 27 °C

HT: 125 °C

25000チップ製作したPP ASIC実機（VI）のうち、666枚のパッケージ後チップを受け取り、初期試験を行った。

試作機（V0）からの変更点（MISOエッジ修正、遅延セル高速化）が、期待通りに反映されている様子。