

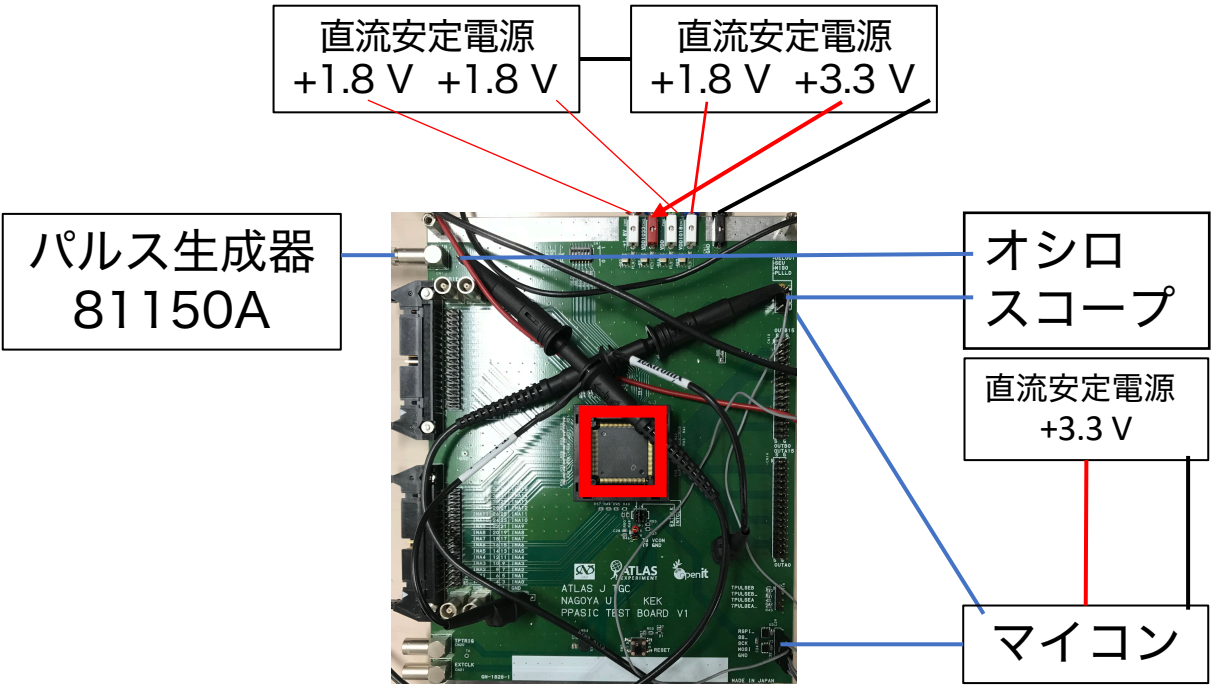
# Variable Delay & PLL

11 June 2019

Nagoya Univ.

Toshihiro Yamada

# 可変遅延のdelay unit数依存 (PLL STEP全ての値に対して)



- CLKSEL : INTCLK
- SW : 000100 (PLL28)
- SPIDATA
  - GroupA&B : 000190BF802FFFFFFFFF0000 (測定開始時)
  - PLL : BF      • Common : 01 94 47

# 測定セットアップ②

- パルスジェネレーターの設定
  - Amp 1.8 V
  - Offset +900 mV
  - 周波数 1.0 ms
  - Delay cycle 40 %

# 測定セットアップ③

- Ch1 – Input (遅延前)
- Ch2 – Output (遅延後)
- 横軸レンジ 50 ns
- 電圧レンジ Ch1,2 共に300 mV

Measure->Time->Delay

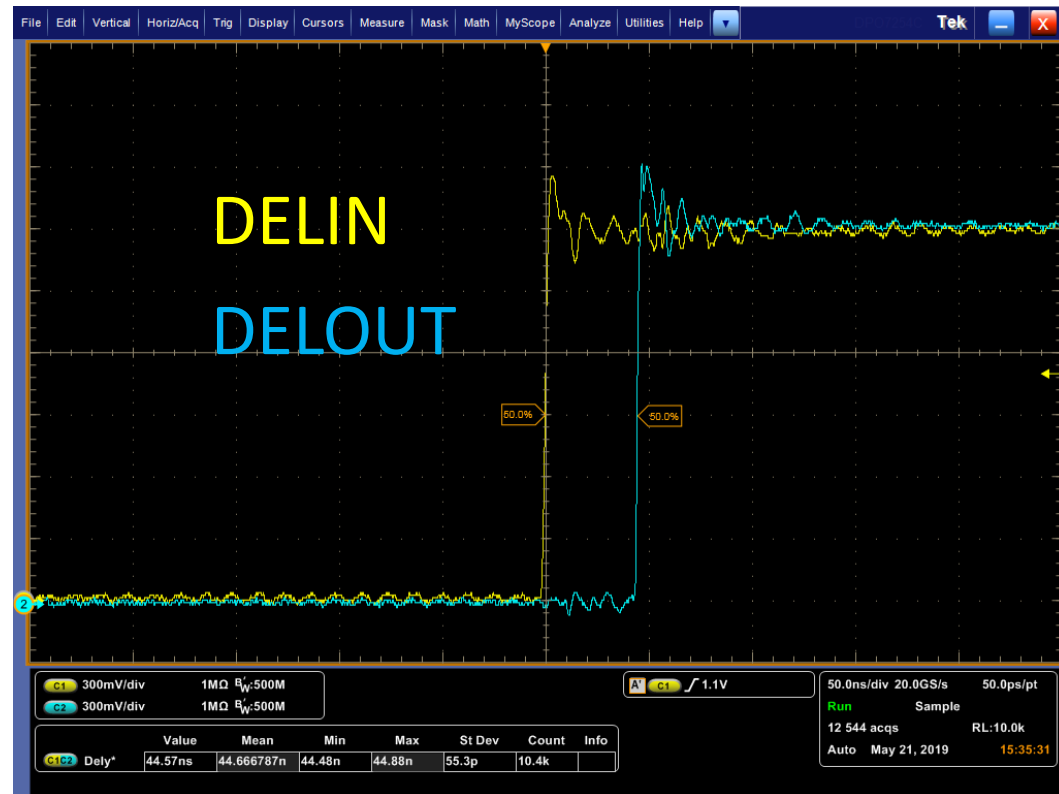
データの記録

Save as->Measurement->

フォルダにデータを保存

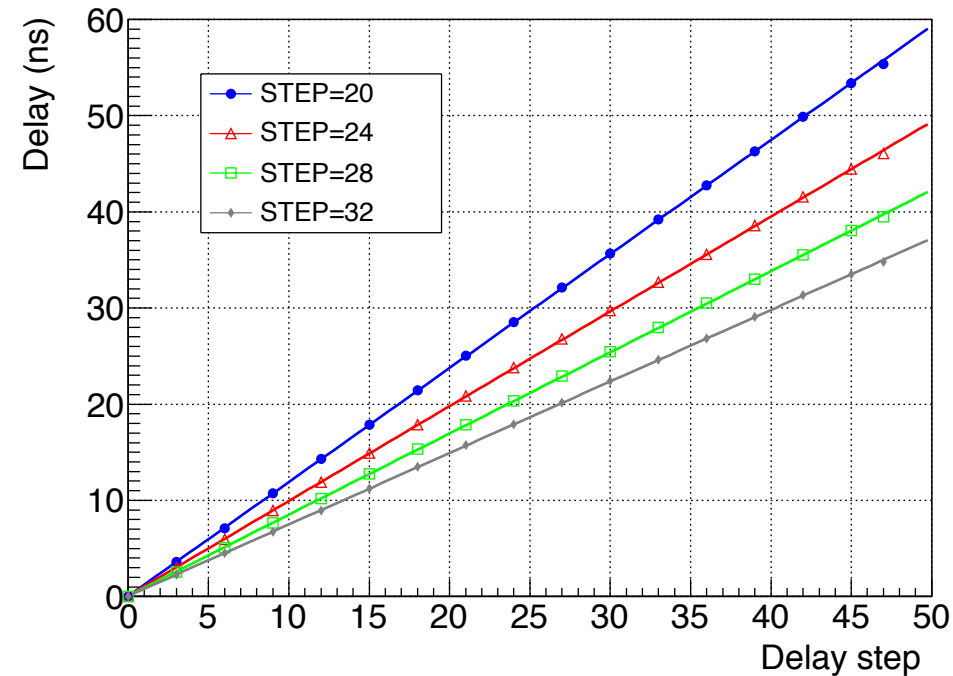
データ量300を超えたらstopを押す

Mean値をプロット





# 結果

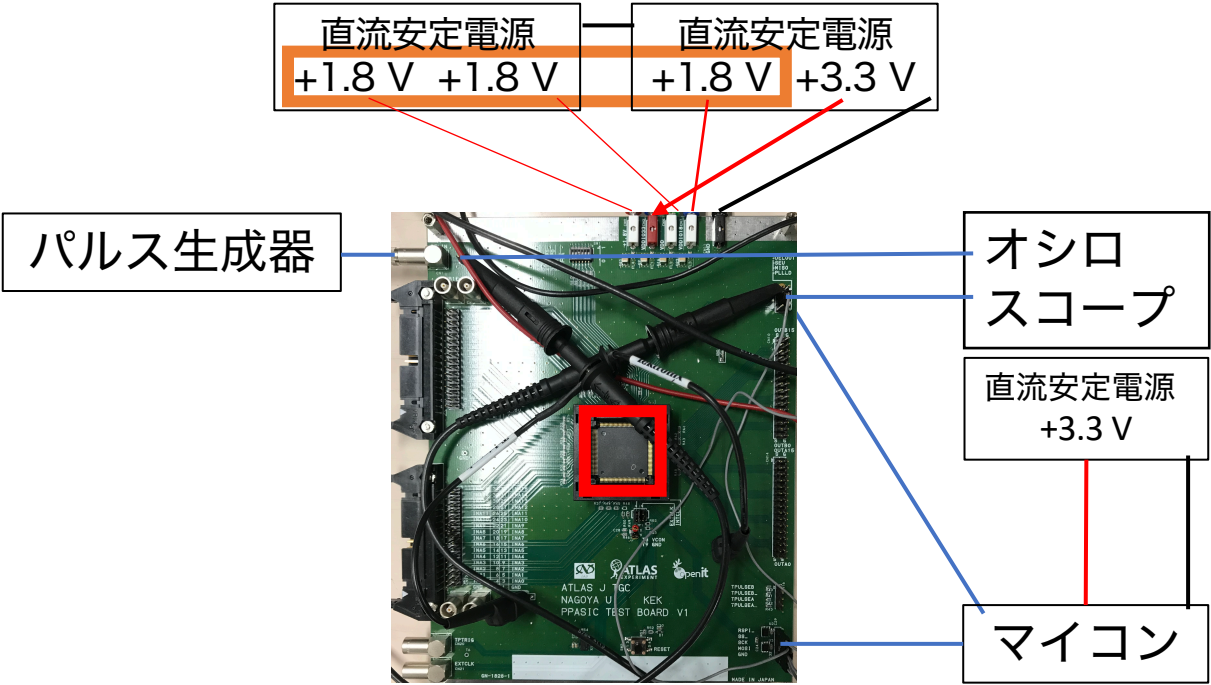


- Delay  
Step=0,3,6,9,12,15,18,21,24,27,30,33,36,39,42,45,47について測定
- 各点の遅延（縦軸）は、Delay step 0に対する遅延を差し引いた値
- 線型性が確認された

Delay stepあたりの遅延

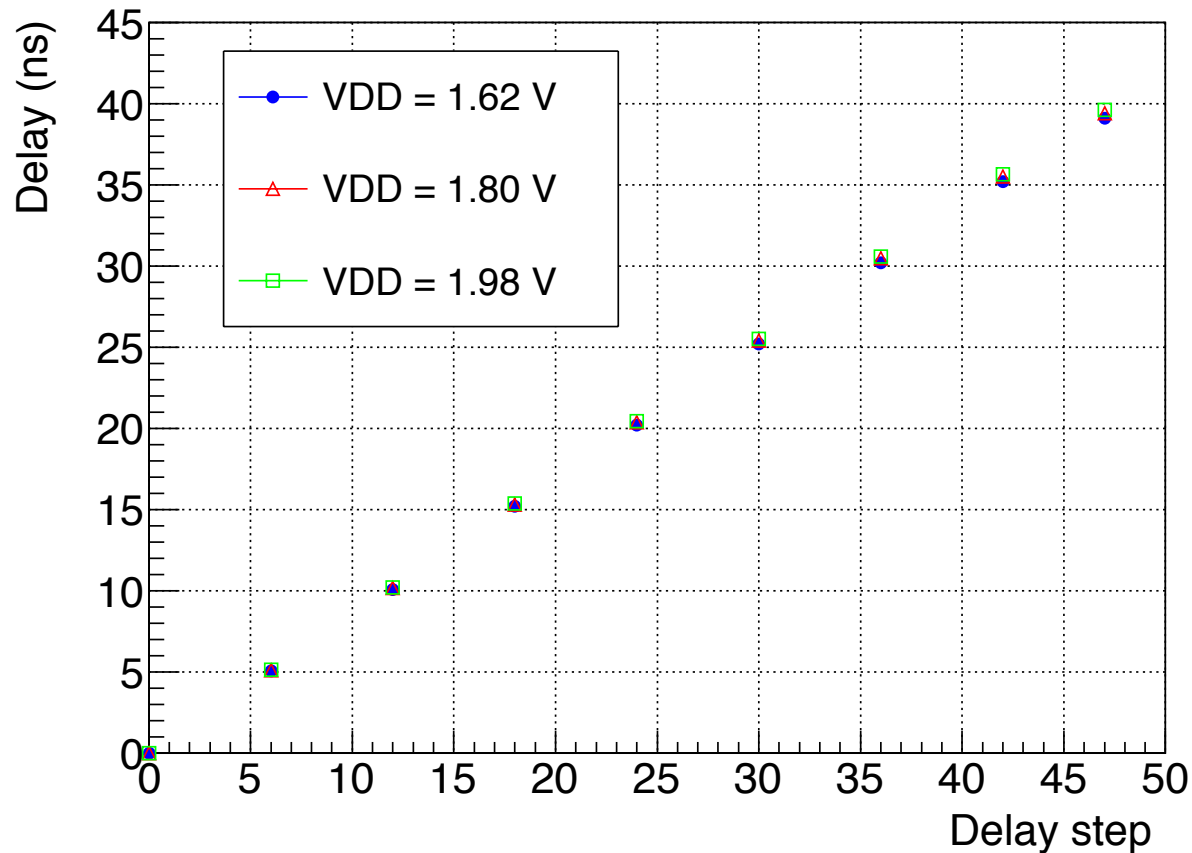
PLL STEP	遅延 [ns]
20	1.2
24	0.99
28	0.84
32	0.74

# 可変遅延のdelay unit数依存 (複数のVDDに対して)



VDDを1.62 V, 1.80 V, 1.98 Vと変化させて測定

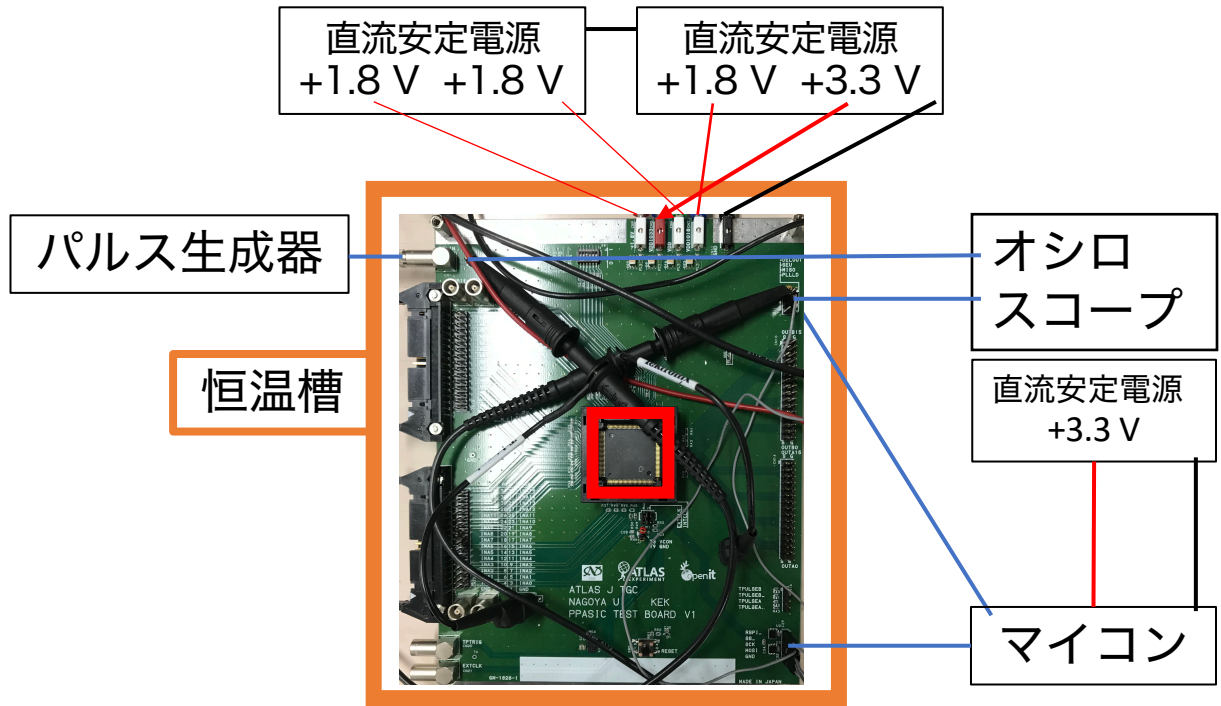
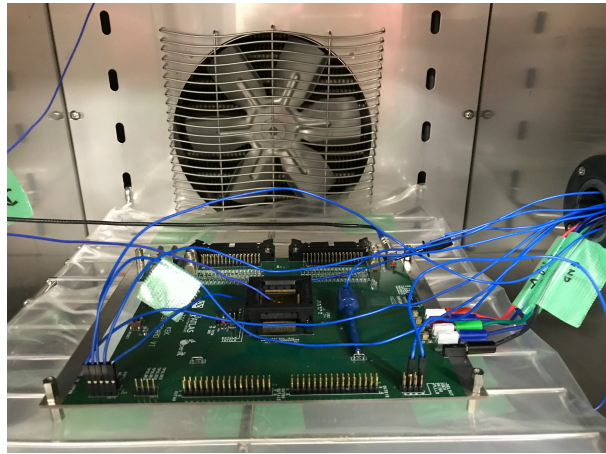
# 結果



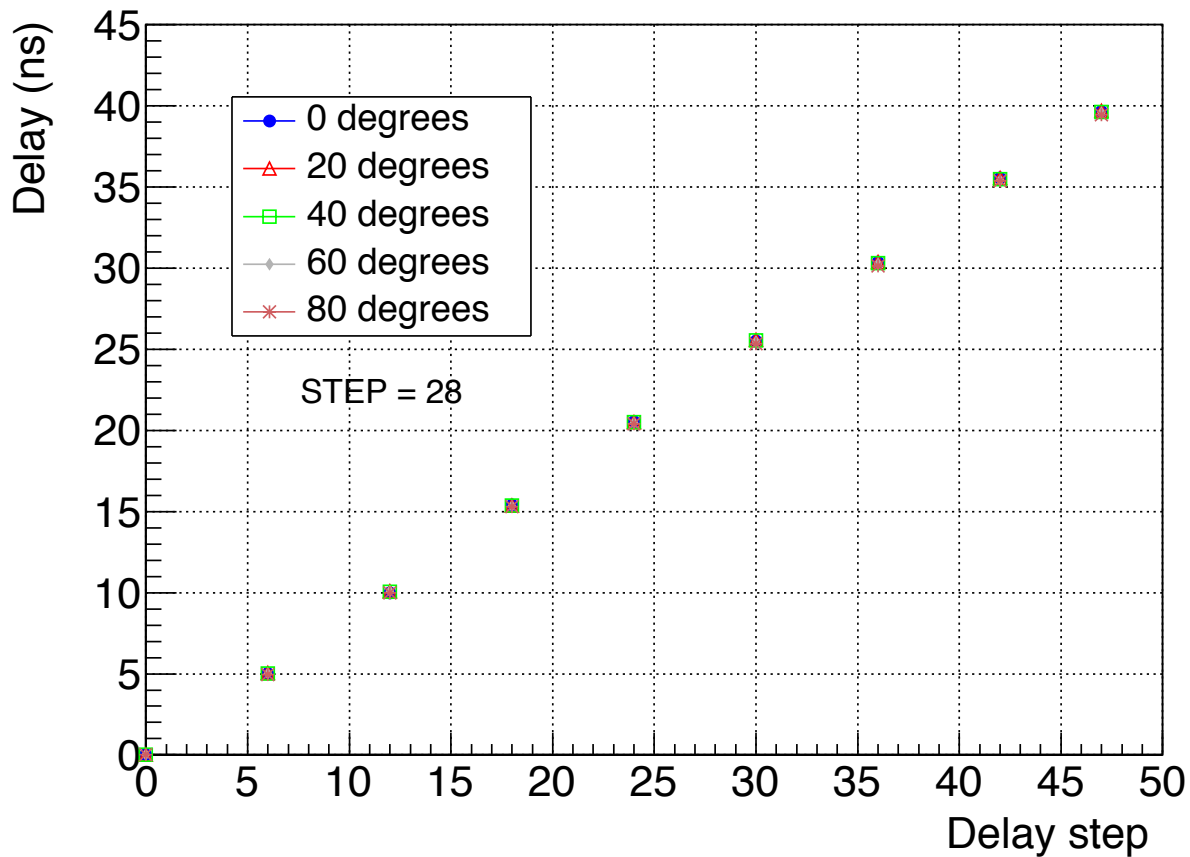
$V_{DD}$  の変化に対して、ほとんど伝播遅延の delay unit 数依存性は変化しなかった (< 0.3 ns)

# 可変遅延のdelay unit数依存 (複数の環境温度に対して)

恒温槽で温度を一定に保つ



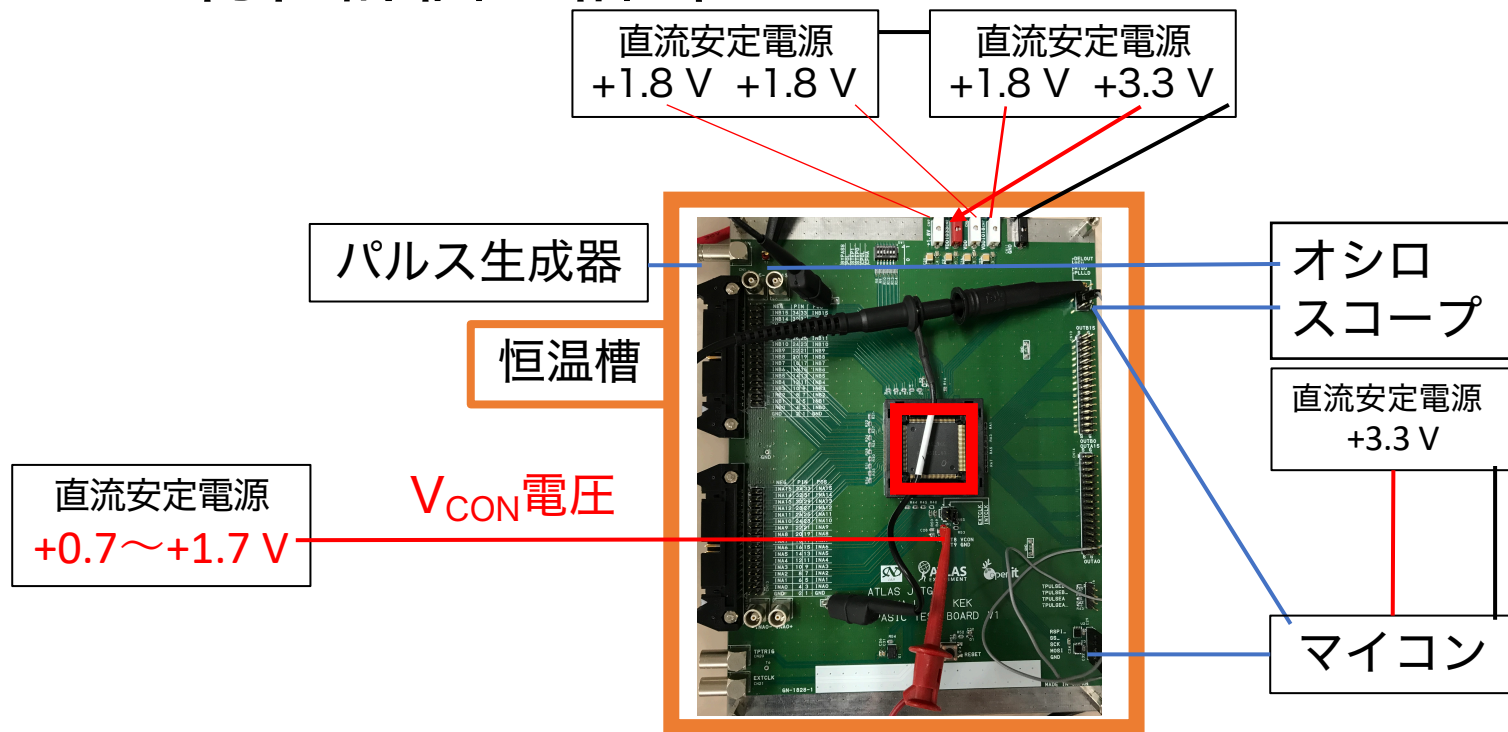
# 結果



環境温度の変化に対して、ほとんど伝播遅延の delay unit数依存性は変化しなかった(< 0.3 ns)

# 1 遅延ユニットあたりの可変遅延の $V_{CON}$ 電圧 (複数の環境温度に対して)

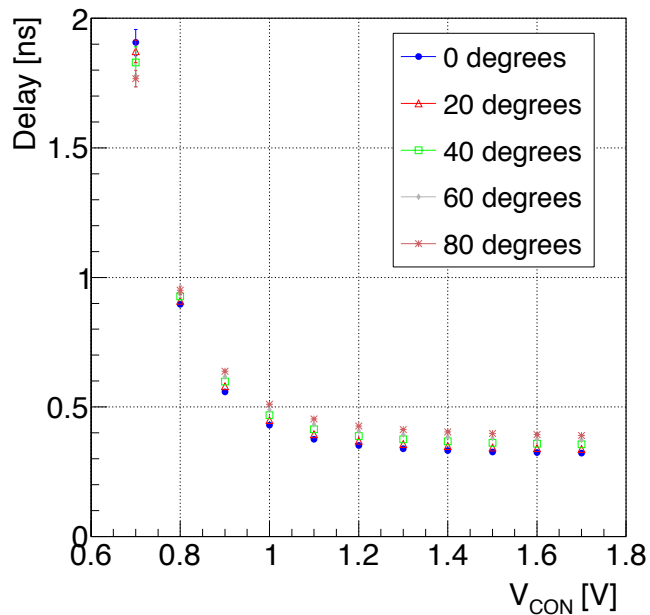
PLLの特性評価に相当



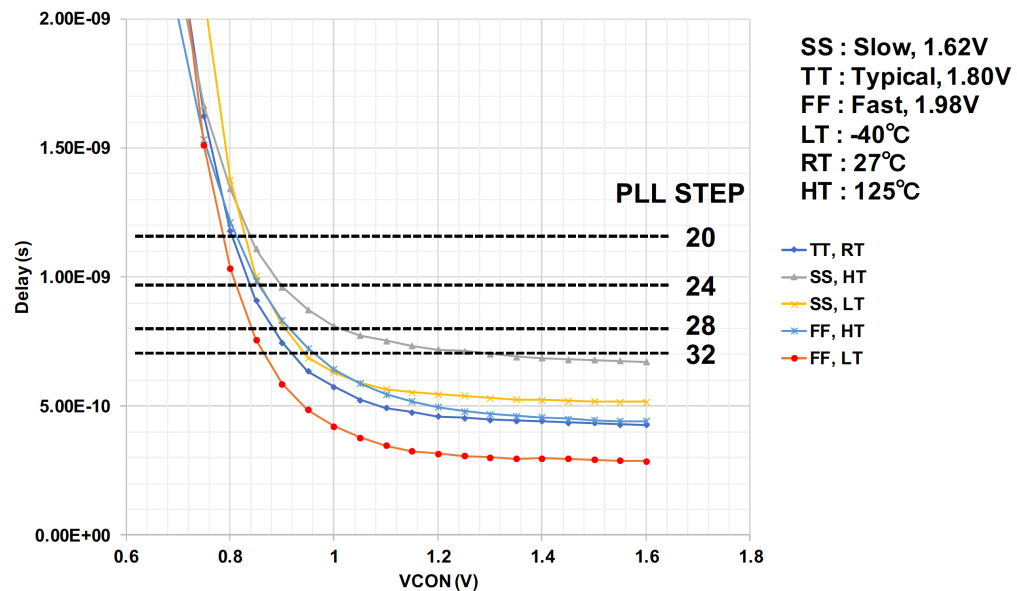
- CLKSEL : EXTCLK

• PLL : 3F

# 結果



今回得られた結果



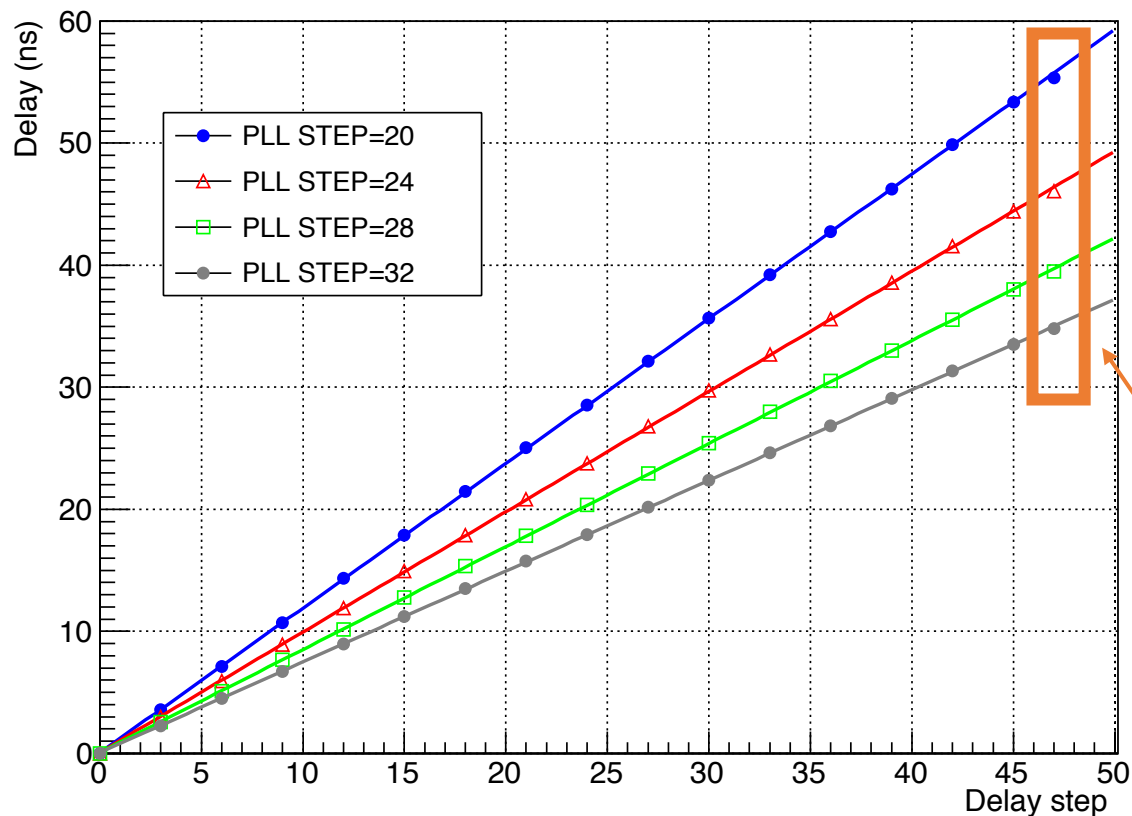
シミュレーション  
FDR 参照

遅延の刻み幅1 nsを余裕を持ってカバーしていること、シミュレーション（FFモデル）と近いことを確認した。

# BACK UP

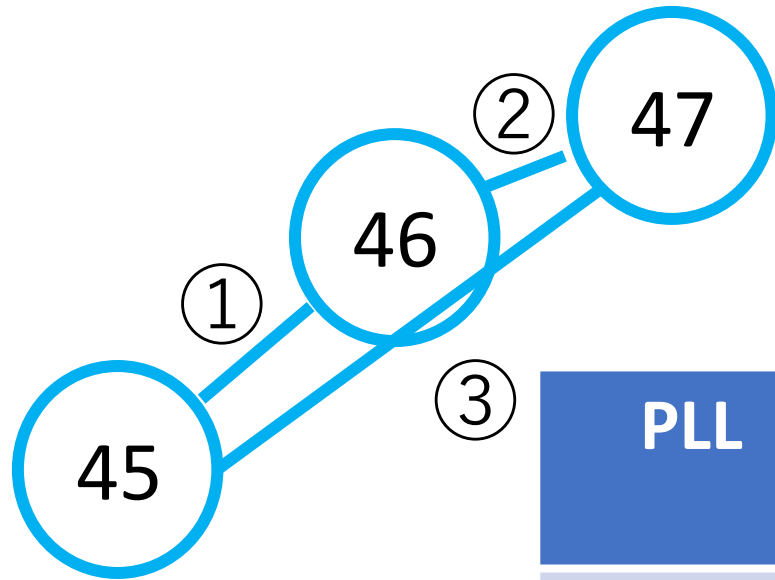


# # of delay unit =47 での 線形性からのズレの検証



このズレが  
delay unit 何個から  
始まるのかを検証した

# # of delay unit $\geq 45$ での検証



PLL	① [ns]	② [ns]	③ [ns]	ALL FIT [ns]
20	1.145	0.8557	1.0005	1.185
24	0.9803	0.6769	0.8286	0.9854
28	0.8742	0.6055	0.7398	0.8436
32	0.7307	0.5187	0.6247	0.7433

# 結論

- # of delay unit =47 の時に線形性からずれる
  - 最後のdelay unit のみ後ろにつなげるdelay unit がないため、負担が軽くなっていることが原因
  - 実用上は問題なし
- >PRRでは回路図が修正された