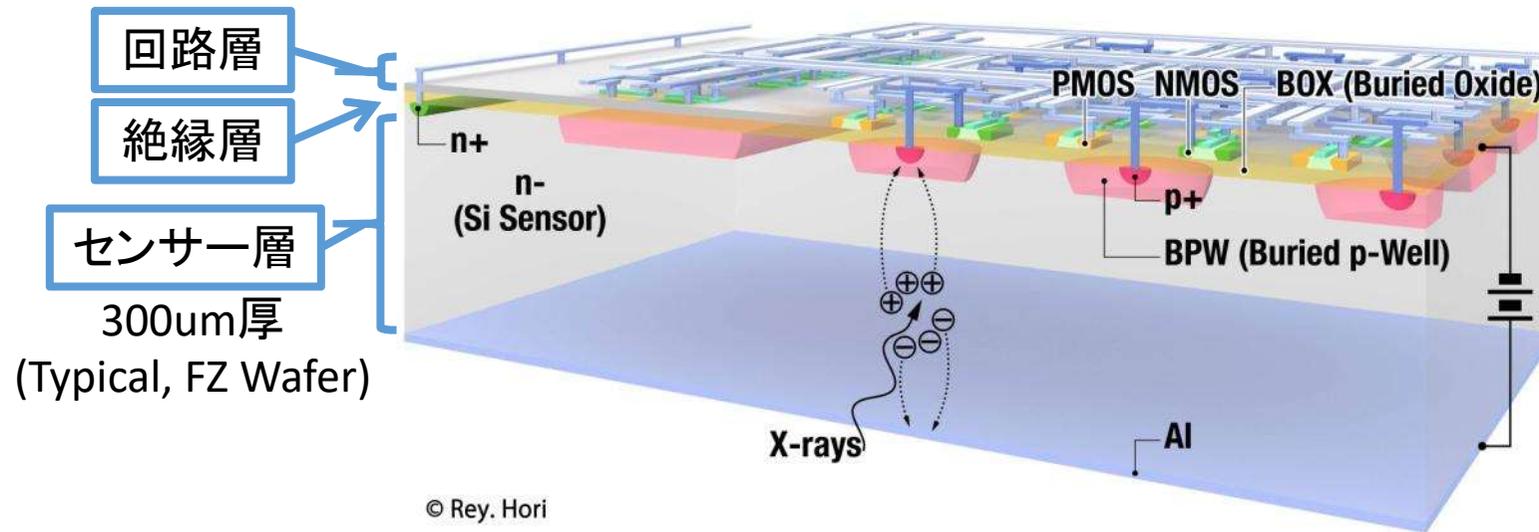




10GbE SiTCP を用いた SOIPIX検出器撮像システムの高度化について

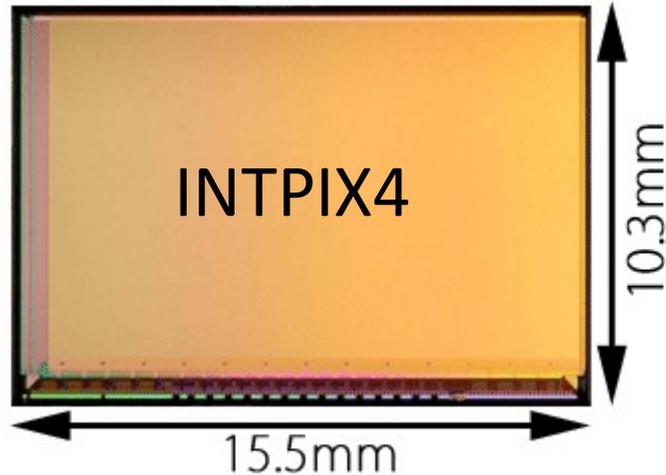
高エネルギー加速器研究機構
物質構造科学研究所 放射光実験施設
西村龍太郎

SOIPIXについて



- ▶ SOI(Silicon-On-Insulator)技術を使用したピクセル検出器
- ▶ センサ層(高抵抗Si)と読出し用LSI層(低抵抗Si)を絶縁層を介して接合
- ▶ 小ピクセル化(8um~)・高速読出しへの対応が可能
- ▶ 現在は電荷積分型・パルス計数型の検出器の2種類を開発中

電荷積分型SOIPIX検出器 INTPIX4



INTPIX4仕様

- ▶ 17 μ m角ピクセル
- ▶ 832 \times 512ピクセル(425,984ピクセル)
- ▶ グローバルシャッター
- ▶ In pixel CDS
- ▶ 13並列出力(64 \times 512ブロック)
- ▶ 設計ゲイン:-14 μ V/e⁻

現在は本検出器について商用化を視野に入れた改良型(仮称INTPIX4NA)が製作されており、

- 回折環形状測定による金属材料の残留応力測定(金沢大学・(株)不二越)
 - PFにおけるMicro-CT向けイメージング
- 等のX線イメージング用途への応用が進められている

KEK放射光実験施設を利用した性能評価・応用利用を実施

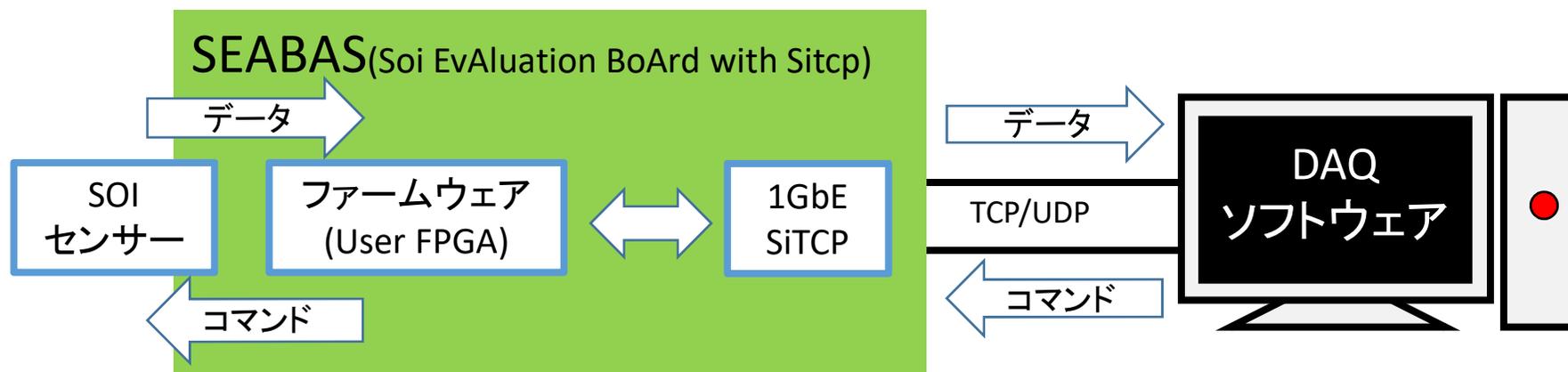
現状のSOIPIX検出器 撮像システムについて

• 現行DAQシステム概要

汎用読み出しボードSEABAS上で動作するファームウェアと
PC上で動作するソフトウェアで構成

汎用読み出しボードSEABASにはファームウェアを動作させるためのFPGA(Field-Programmable Gate Array)をはじめとする各種機能が搭載されている

SEABAS2基板



DAQ ソフトウェア—SEABAS間はSiTCP※によるEthernet(1Gbps)によって接続し
TCP/UDPプロトコルで通信

※SiTCP:

FPGAに搭載可能なネットワークプロセッサIP(Intellectual Property)コア。

比較的回路規模が小さく、FPGA内に他のユーザー回路と一緒に搭載可能な点、ハードウェアベースのため比較的動作が高速な点等が特徴。内田智久氏(KEK ESYS)によって開発され、現在はBee Beans Technologies社で開発・サポートが継続されている。

現状のSOIPIX検出器撮像システムについて

- INTPIX4(832 × 512ピクセル)での最高フレームレートは93fps (634Mbps)
(INTPIX4NAにおいては設計上更なる高速化が可能)
 - 現行システムの帯域幅ではこれ以上の速度・機能向上は難しい
 - 放射光実験で想定されるX線イメージング、CT撮像用途においては高速撮像(1kfps～)、大面積撮像(素子面積増大・タイリング)への対応が必要
- 更なる機能向上のためにはシステム全体のスループット向上が必要
(安定した転送のためには検出器側要求スループットの1.5～2倍程度の帯域幅が欲しい)
- 現行基板搭載のFPGA(Virtex-4、Virtex-5)は一般向けの製造がほぼ終了しており新規製造が難しい
 - 現行システムとの互換性はある程度維持したい
(通信規格の更新のためにシステムすべて作り直しは高コスト)
 - 出来れば1GbE SiTCPと同様にFPGAにネットワークプロセッサを搭載したい



新世代FPGAと10Gb Ethernet対応SiTCPを用いた新たなDAQシステムを構築

なぜ10GbE SiTCPなのか

10Gb Ethernetと他の通信規格との比較

	最高速度	伝送距離	接続形態
10Gb Ethernet (10GBASE-SR)	10 Gbps (1250 MB/s)	~300 m	1 : 1 <u>ハブを介したN : M</u>
PCI-Ex (Gen3 x16)	<u>128 Gbps</u> (16000 MB/s) (片方向)	~30 cm程度 (非推奨)	1 : 1
Camera Link (Extended-Full)	6.8 Gbps (850 MB/s)	10 m	1 : 1
USB 3.2 (Gen 2x2)	20 Gbps (2500 MB/s)	~1 m	1 : 1 ハブを介した1 : M

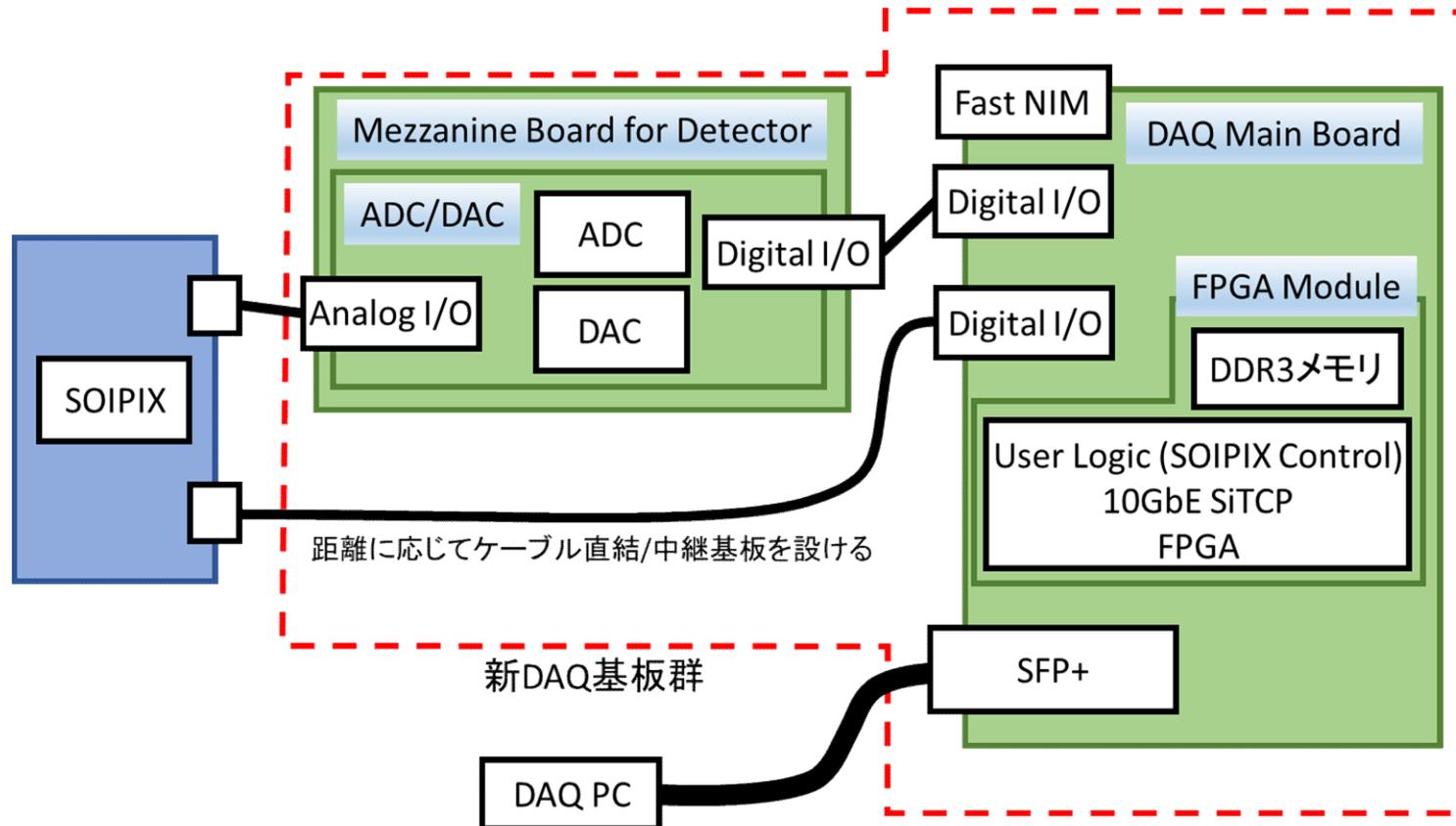


- 検出器とストレージ間の距離が離れている構成
- 複数検出器・ストレージを並列して接続する構成

に高速伝送を行いたい場合に有効

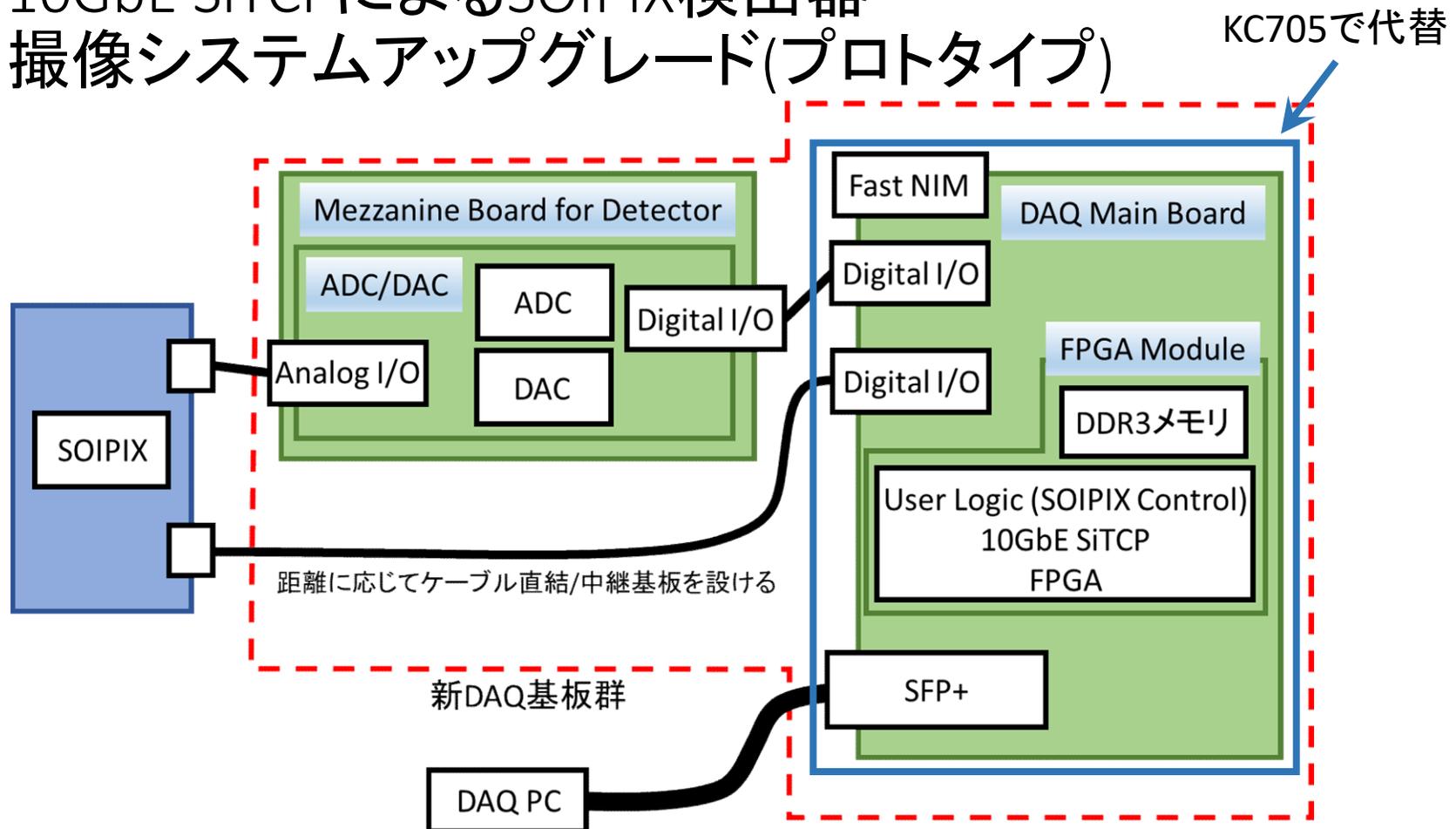
10GbE SiTCPを使用することで
FPGA上にユーザー回路と混載する形で
低コストに10Gb Ethernetのメリットを享受できる

10GbE SiTCPによるSOIPIX検出器 撮像システムアップグレード



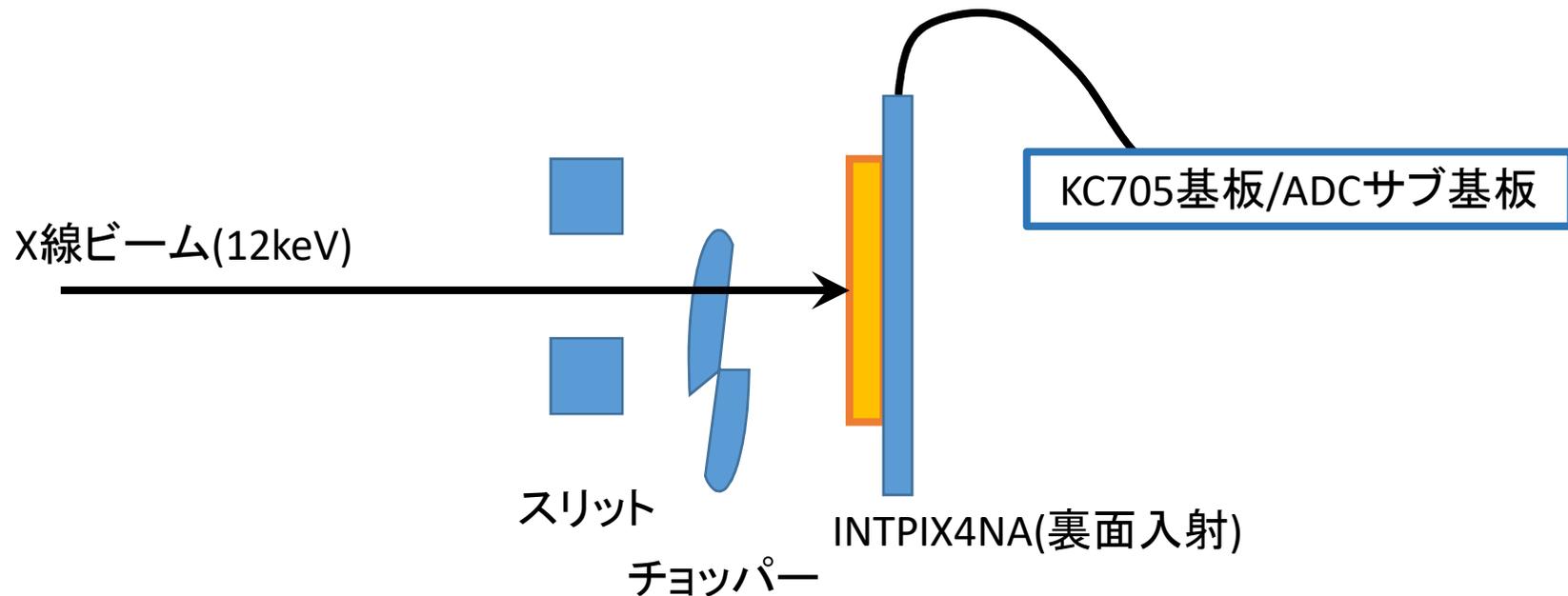
- 現行基板から機能別に2基板(メイン・アナログ信号処理)に分割
- FPGAは既製品モジュール基板として搭載
- FPGA内に検出器制御回路と10GbE SiTCPコアを混載
- 通信プロトコル・コマンドは現行1GbEシステムとほぼ同一

10GbE SiTCPによるSOIPIX検出器 撮像システムアップグレード(プロトタイプ)



- メイン基板部分を汎用FPGA試験基板KC705で構成
- 一旦1GbE SiTCP (安定版)でシステムを構成し、動作を確認した上で10GbE SiTCP(α版)を搭載
- PF BL-14A、BL-14Bにて撮像試験を実施

PF BL-14A 撮像試験 セットアップ概略

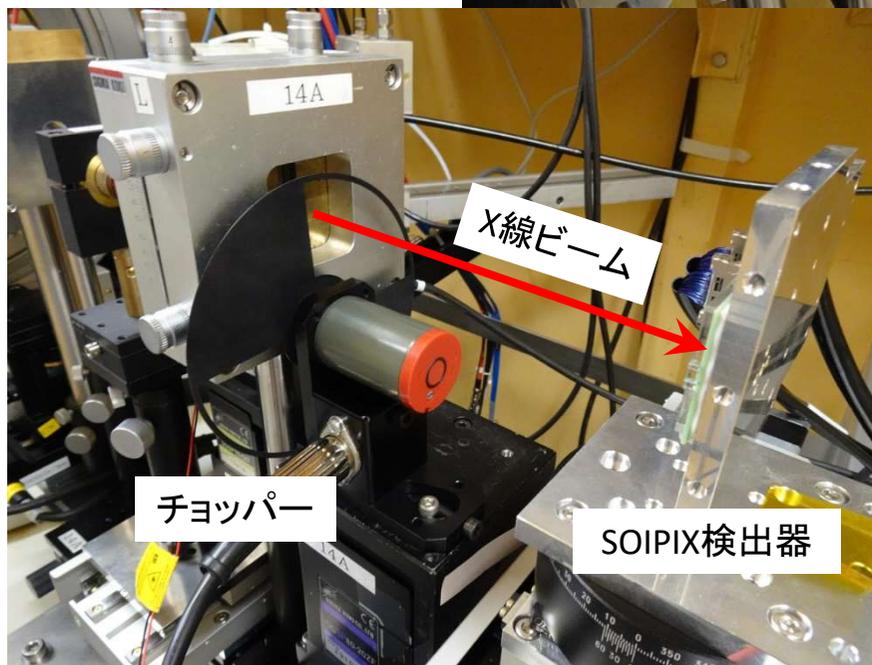
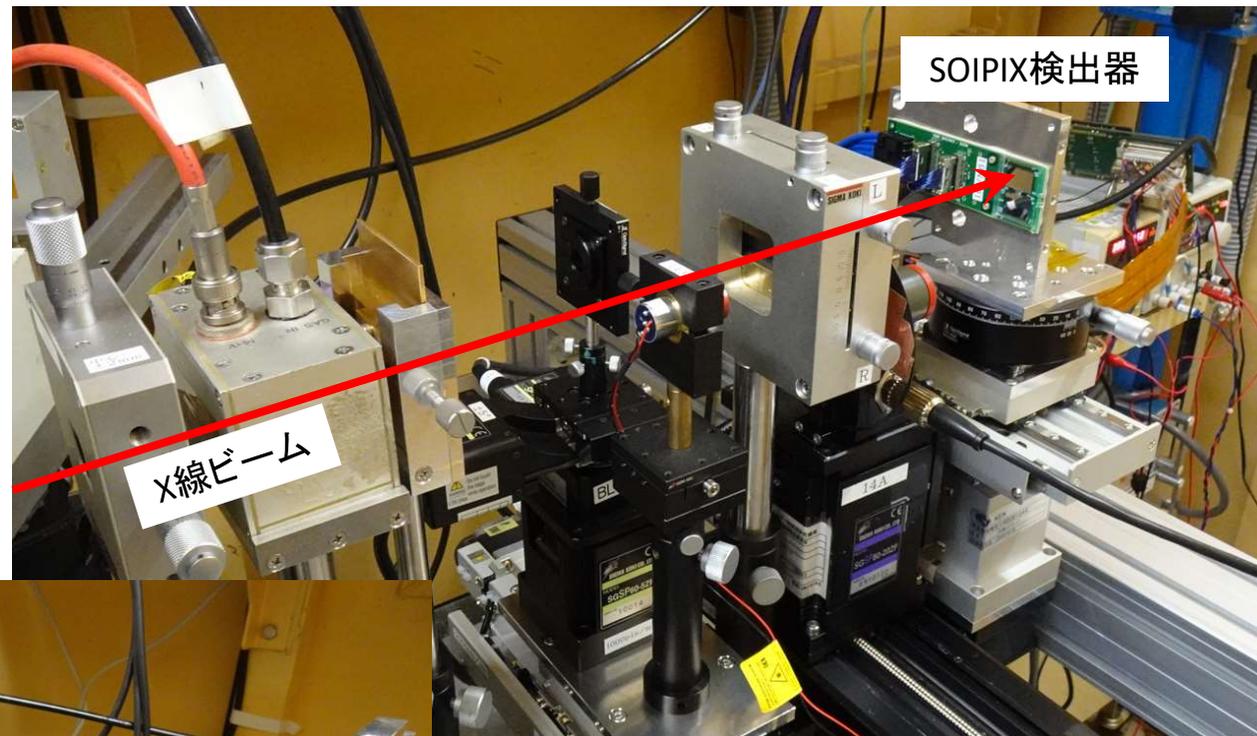


- INTPIX4NAの裏面より12keV単色X線($\phi 1\text{mm}$)を入射※
- 検出器手前でチョッパーによりデューティ比50%でX線をカットし、時間的に変化するプロフィール像を作成
- 1GbE / 10GbE SiTCPを搭載したKC705基板を用いて撮像を実施

※BL-14Bでの撮像試験時は1cm × 1.5cm視野の単色X線を使用

PF BL-14A 撮像試験 セットアップ写真

側方上流寄りから→
側方下流寄りから
↓

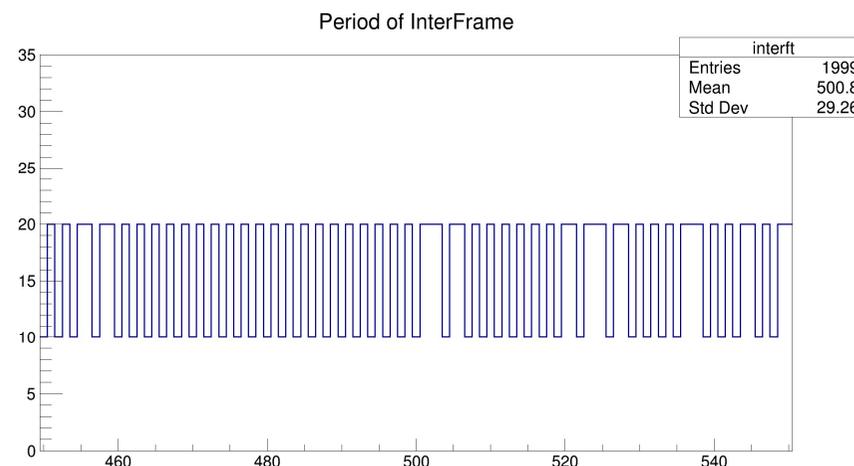
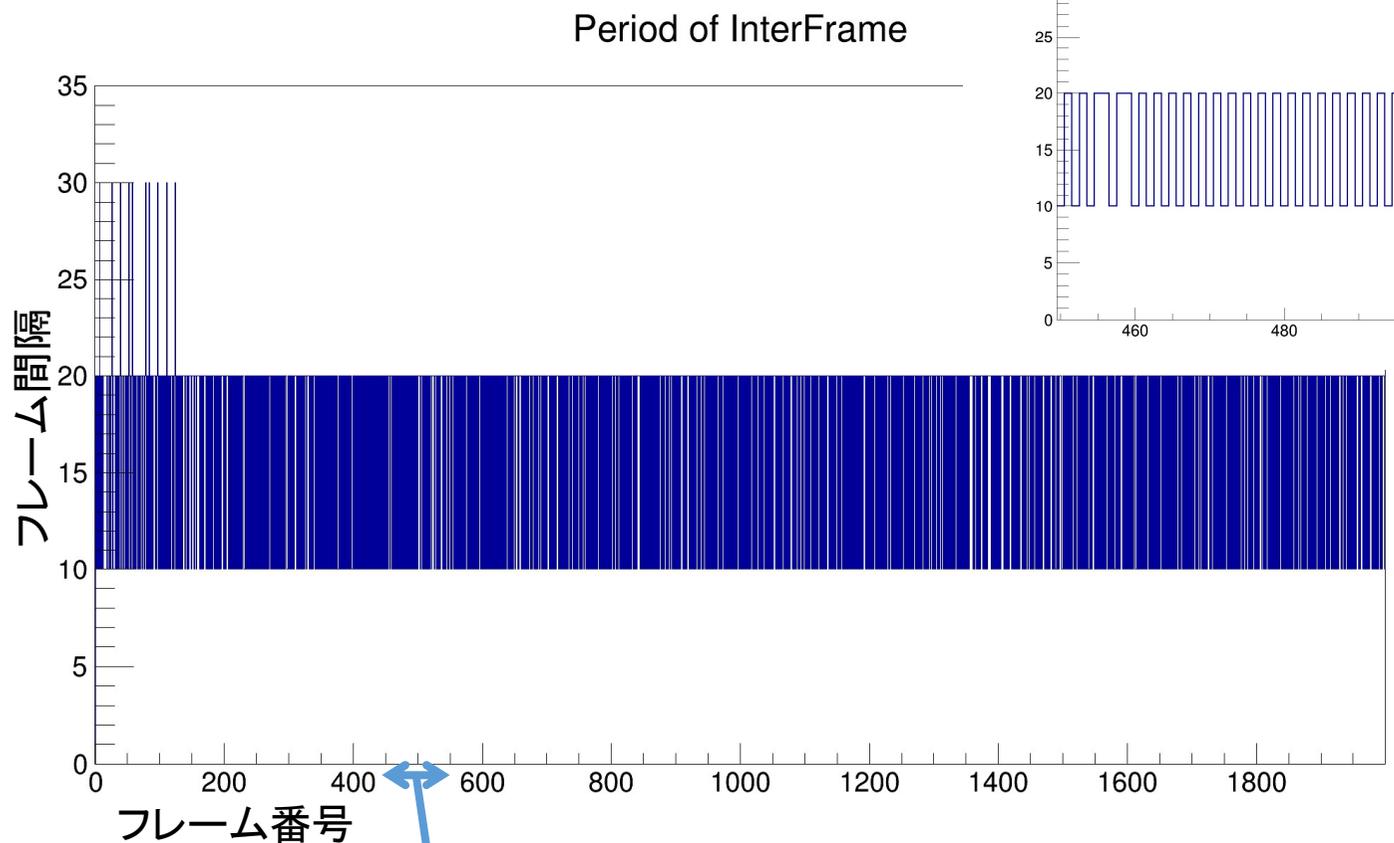


PF BL-14A 撮像試験 フルフレーム100fpsでの動画撮像

200 us/フレーム、ScanTime 240ns/pixで撮像。

ファームウェア内で100Hzでトリガーをかける(フレーム間隔10ms、平均転送量682Mbps)
(データ転送が完了していない場合はトリガーをキャンセルするためフレーム間隔が2倍、3倍になる)

1GbE SiTCP

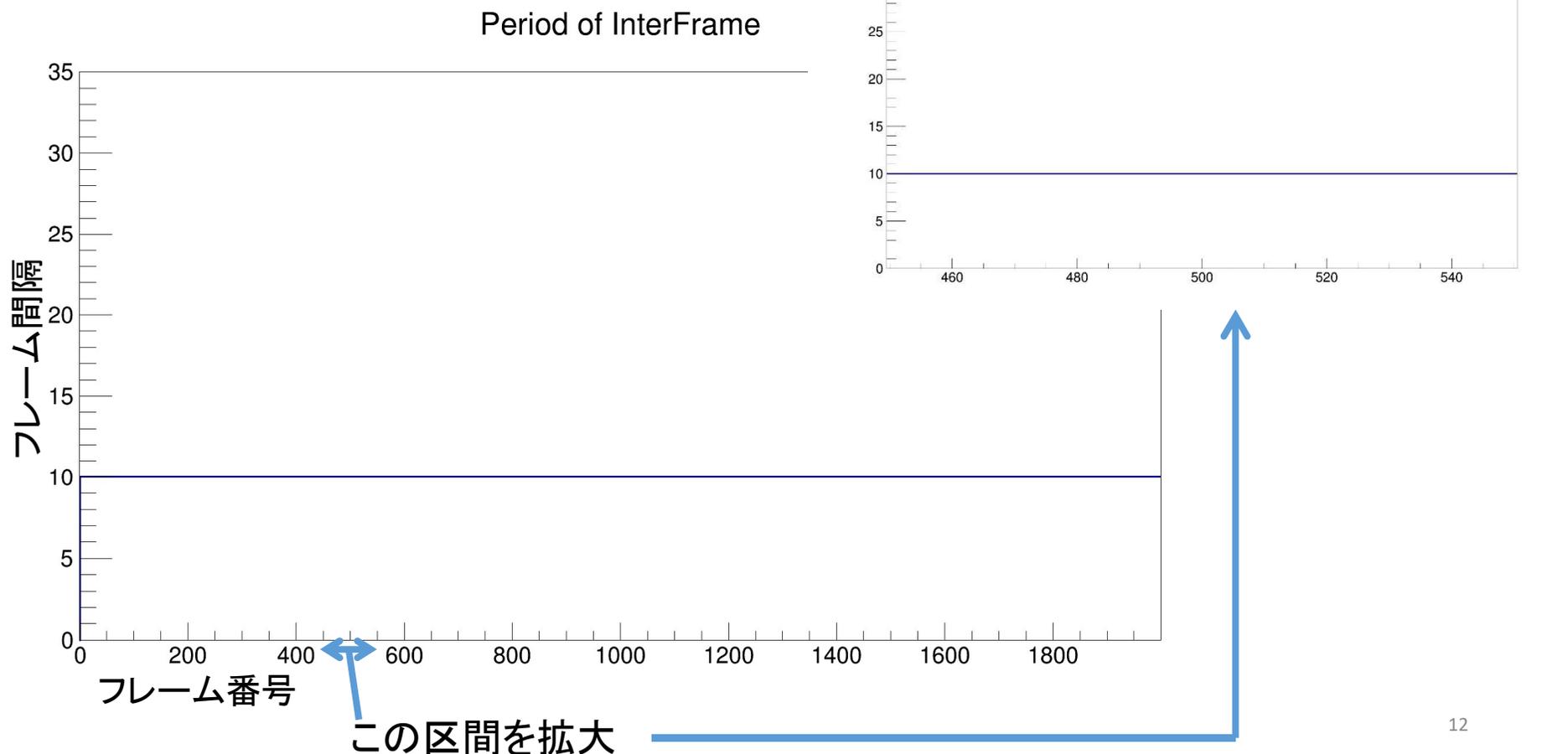


この区間を拡大

PF BL-14A 撮像試験 フルフレーム100fpsでの動画撮像

200 us/フレーム、ScanTime 240ns/pixで撮像。
ファームウェア内で100Hzでトリガーをかける(フレーム間隔10ms、平均転送量682Mbps)
(データ転送が完了していない場合はトリガーをキャンセルするためフレーム間隔が2倍、
3倍になる)

10GbE SiTCP



PF BL-14A 撮像試験 フルフレーム350fpsでの動画撮像

検出器側の性能によるリミット

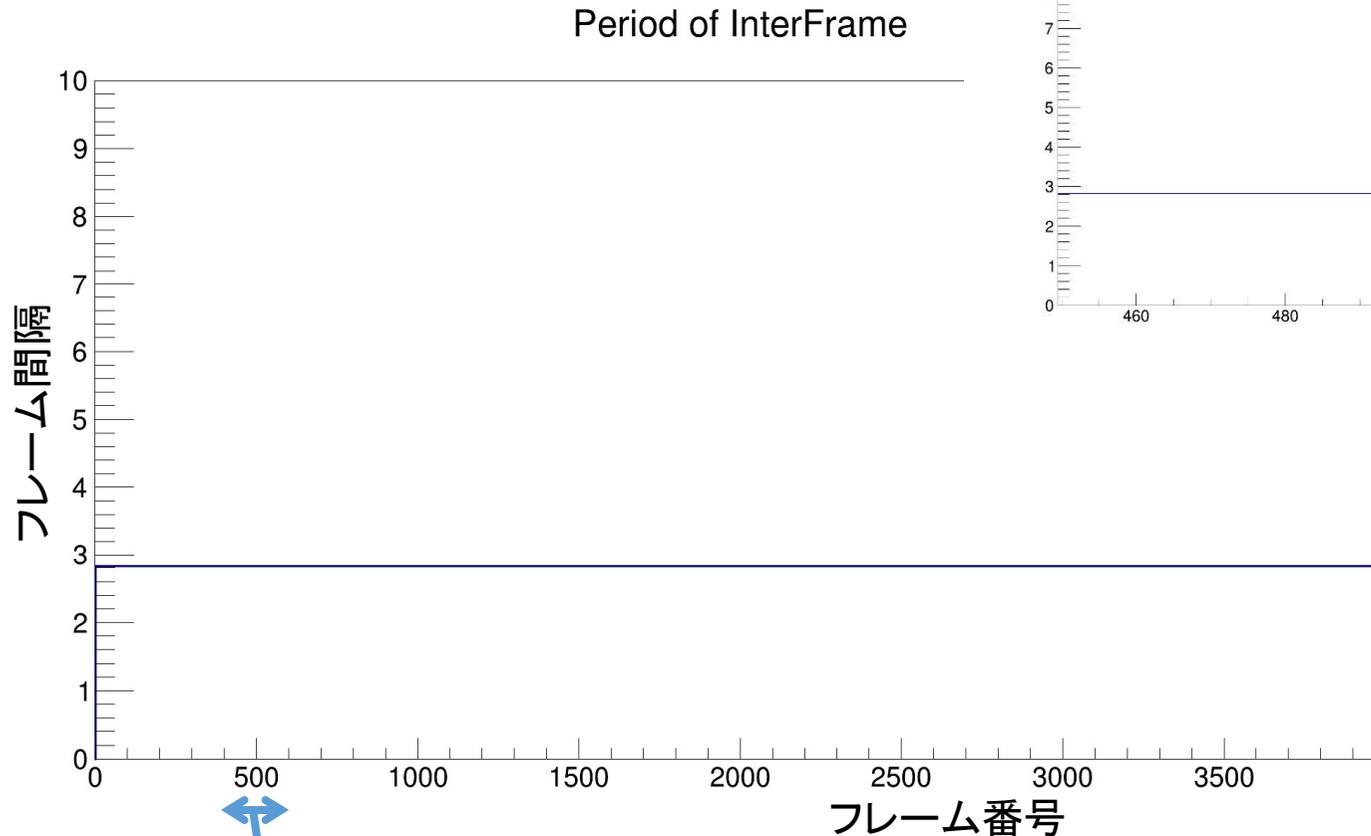
200 us/フレーム、ScanTime 80ns/pixで撮像。

ファームウェア内での律速無し(フレーム間隔2.828ms、平均転送量2.4Gbps)

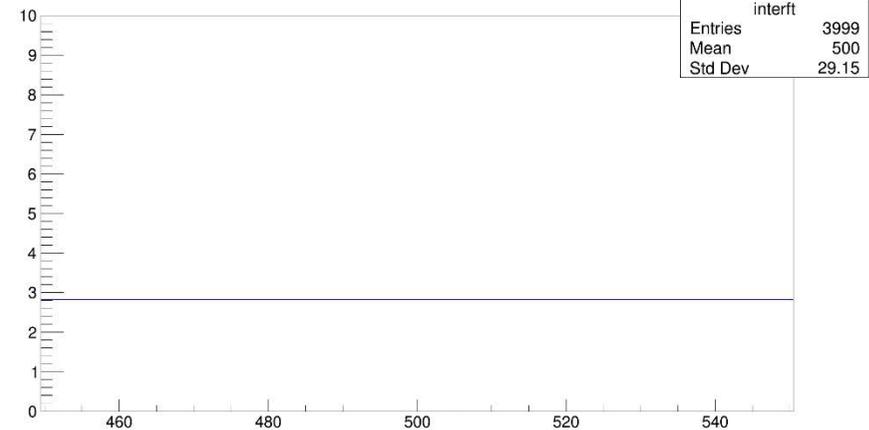
(データ転送が2.828ms以内に完了していない場合は遅延分だけフレーム間隔が伸びる)



10GbE SiTCP



Period of InterFrame

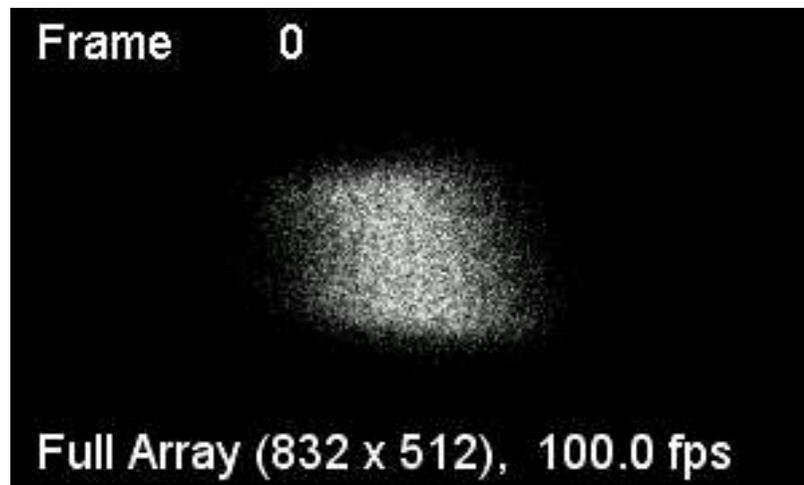


PF BL-14A 撮像試験

100 fps vs 350 fps (Full Array撮像)

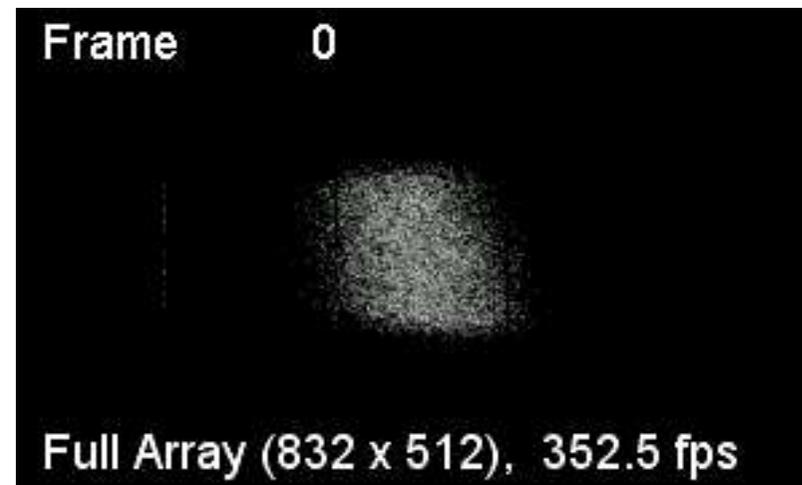
100fps

(FPGA内ファームウェアで律速)



350fps

(内部律速無し)



10GbE SiTCPによるDAQシステムによるINTPIX4NA読み出しデモンストレーション

100Hz、デューティ比50%で明暗が変化するX線プロファイル像を撮像

(100fps撮像の方は明暗の変化がナイキスト周波数の2倍になるため、見かけ上時間変化がほぼ無いように記録される)

露光時間: 200us/frame、センサHV: 250V(300umt FZN Si)

Scan Time(ピクセル出力のセトリング待ち時間): 240ns/pix(100fps)、80ns/pix(350fps)

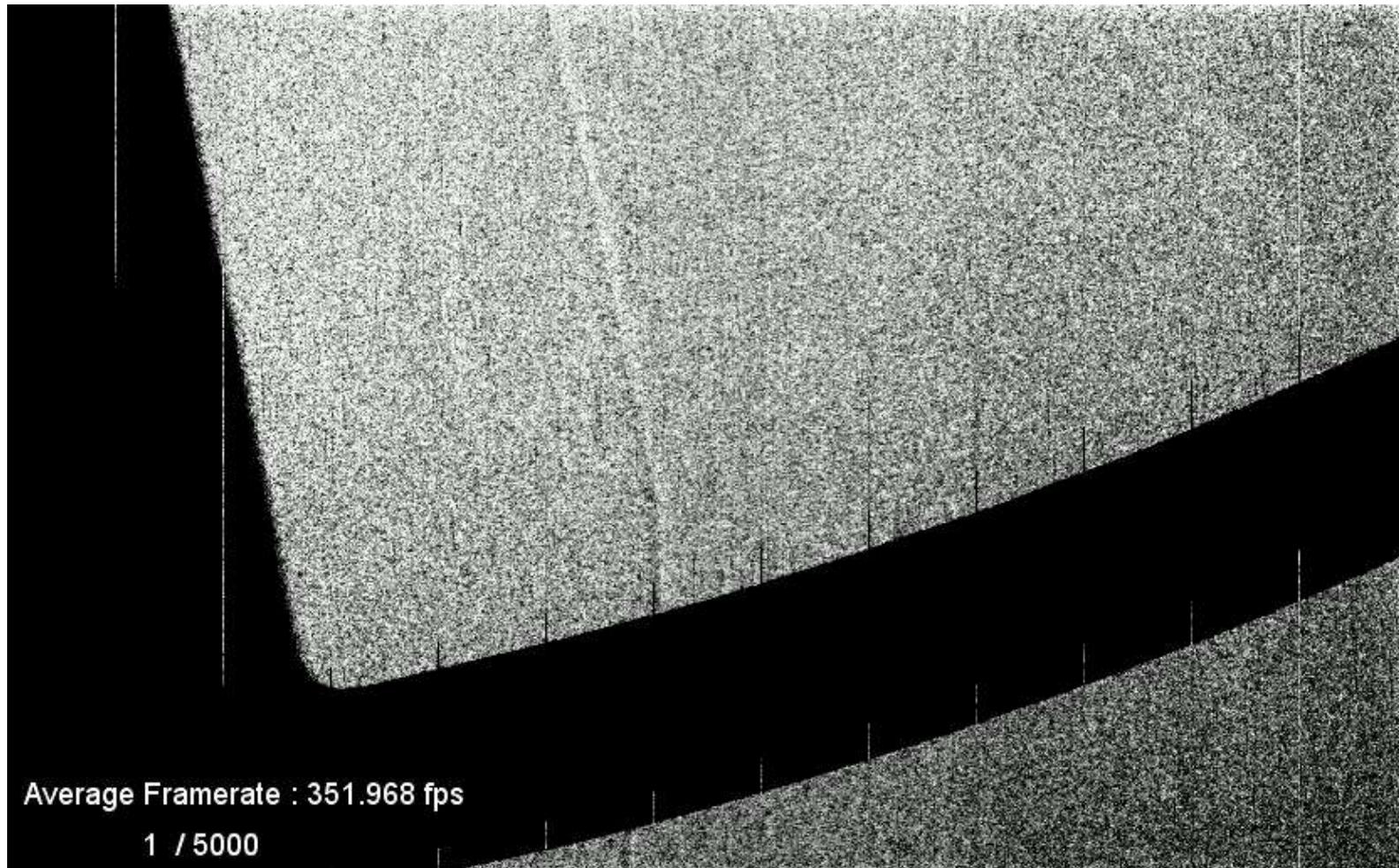
※動画は撮像データよりX線プロファイル像付近を抽出したもの

※350fpsについては内部での律速は行わず、上記設定による上限速度での随時撮像・読み出しを行なっているため、フレーム間隔に若干のバラツキが生じる

(動画内表示は遅延を含めた平均値)

PF BL-14B 撮像試験

※画面から離れてご覧ください



10GbE SiTCPによるDAQシステムによるINTPIX4NA読み出しデモンストレーション
1 × 1.5cmの12keV X線視野中に配置した回転するチョツパの影を約350fpsで撮像

露光時間: 200us/frame、センサHV: 250V(300umt FZN Si)
Scan Time (ピクセル出力のセトリング待ち時間): 80ns/pix

まとめ

- 現行1GbE SiTCPベースの撮像システムでは帯域幅不足によりこれ以上の測定高度化が難しい
- 通信帯域幅の向上は必要な一方でそのためにシステムすべて作り直しは高コスト
- 10GbE SiTCPを使用して撮像システムをアップグレードし、現行検出器の要求を大幅に超える通信帯域幅を確保することを計画
- KC705基板を用いた10GbE SiTCP版撮像システムのプロトタイプを構築
- 構築したプロトタイプシステムにより、1GbE SiTCPの対応帯域を超える撮像レートでの連続撮像について、100fps、350fpsでの安定した連続撮像が可能であることを確認した

→10GbE SiTCPベースシステムによる初のX線撮像に成功!

- 今後は10GbE SiTCP版撮像システムの完成に向けて基板開発・ソフトウェア最適化等を進めていく
 - 本発表で示した新撮像システム用基板の製作
 - 撮像ソフトウェア上でのTCPソケットからのデータ取り出しフローの見直し
 - 撮像ソフトウェア自体の動作速度向上