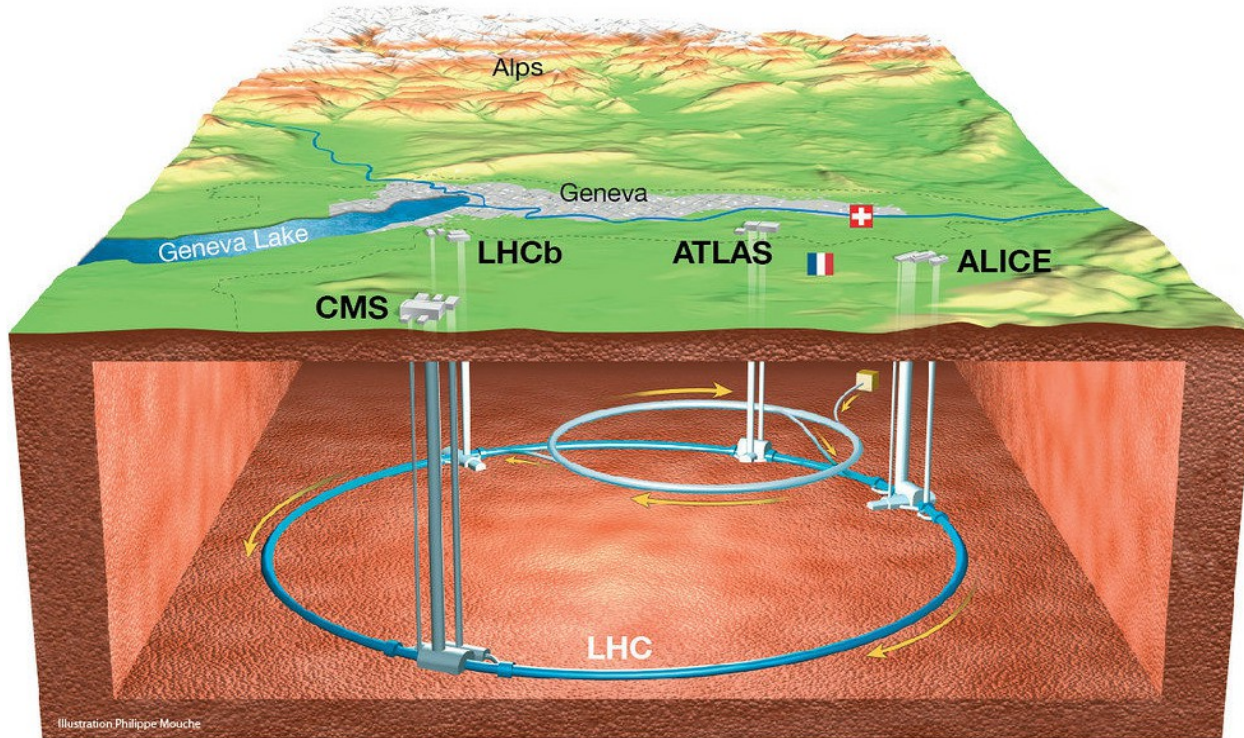


高輝度LHC-ATLAS実験に向けた TGC検出器の前段読み出し回路に 搭載するASICの動作検証

M2 伊藤 秀一^{A,B}

戸本 誠^{A,B}, 堀井 泰之^{A,B}, 稲熊 勇人^A, 佐々木 修^{B,C}, 田中 真伸^{B,C},
内田 智久^{B,C}, 宮原 正也^{B,C}, 池野 正弘^{B,C}, 他ATLAS日本トリガーグループ
名大理^A, Open-It^B, KEK素核研^C

LHCと高輝度LHC



- **Large Hadron Collider (LHC)**

CERNに設置された陽子陽子衝突型加速器。40 MHzで陽子バンチを衝突

重心系エネルギー： $\sqrt{s} = 13 \text{ TeV}$ 、瞬間最高ルミノシティ： $2 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$

積分ルミノシティ(~2018)： 150 fb^{-1}

- **高輝度LHC (2026~)**

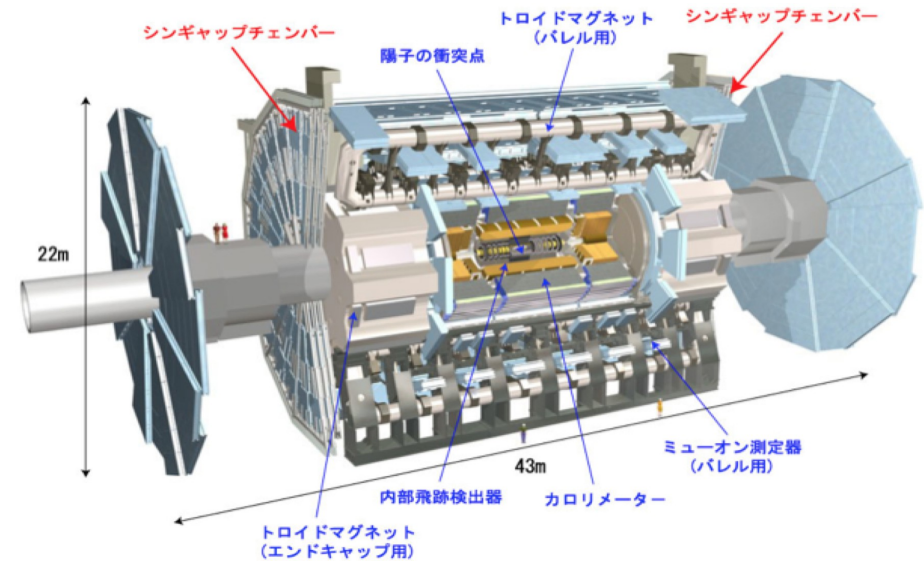
重心系エネルギー： $\sqrt{s} = 14 \text{ TeV}$ 、瞬間最高ルミノシティ： $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$

積分ルミノシティ： 4000 fb^{-1}

高輝度LHC-ATLAS実験とトリガーシステム

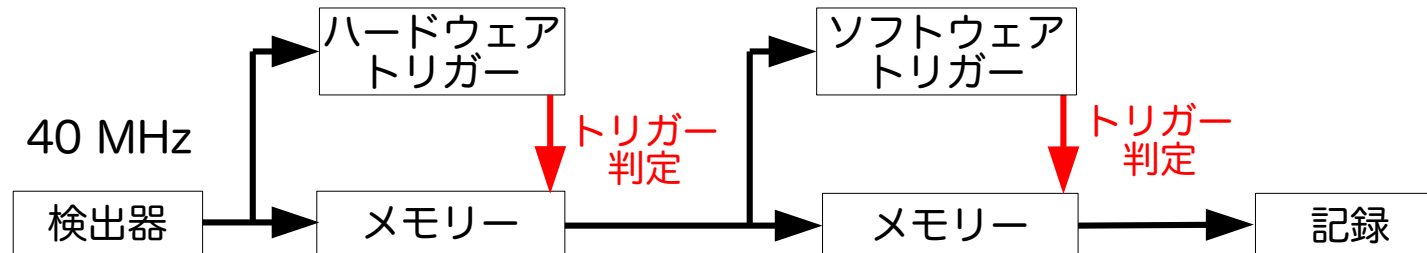
• ATLAS実験

LHCの衝突点に設置された
汎用検出器 ATLAS を用いた実験



• トリガーシステム

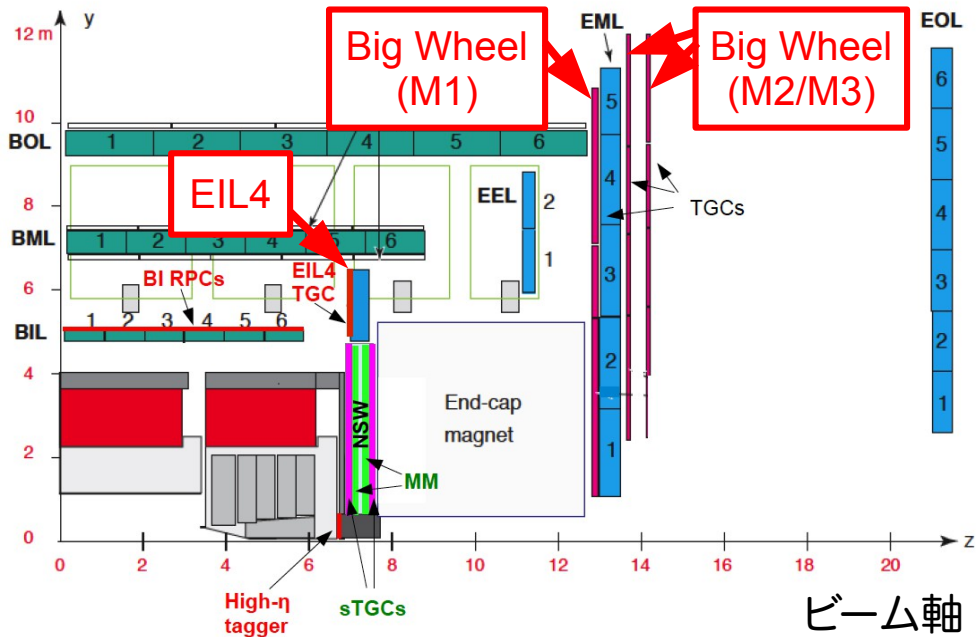
- 膨大なデータの中から、興味のある事象を高速選別



| | ハードウェア トリガー判定時間 | ハードウェア トリガーレート |
|----------------------|--------------------|-------------------|
| LHC ATLAS (2010~) | 2.5 μ s | 100 kHz |
| 高輝度LHC ATLAS (2026~) | 10 μ s | 1 MHz |

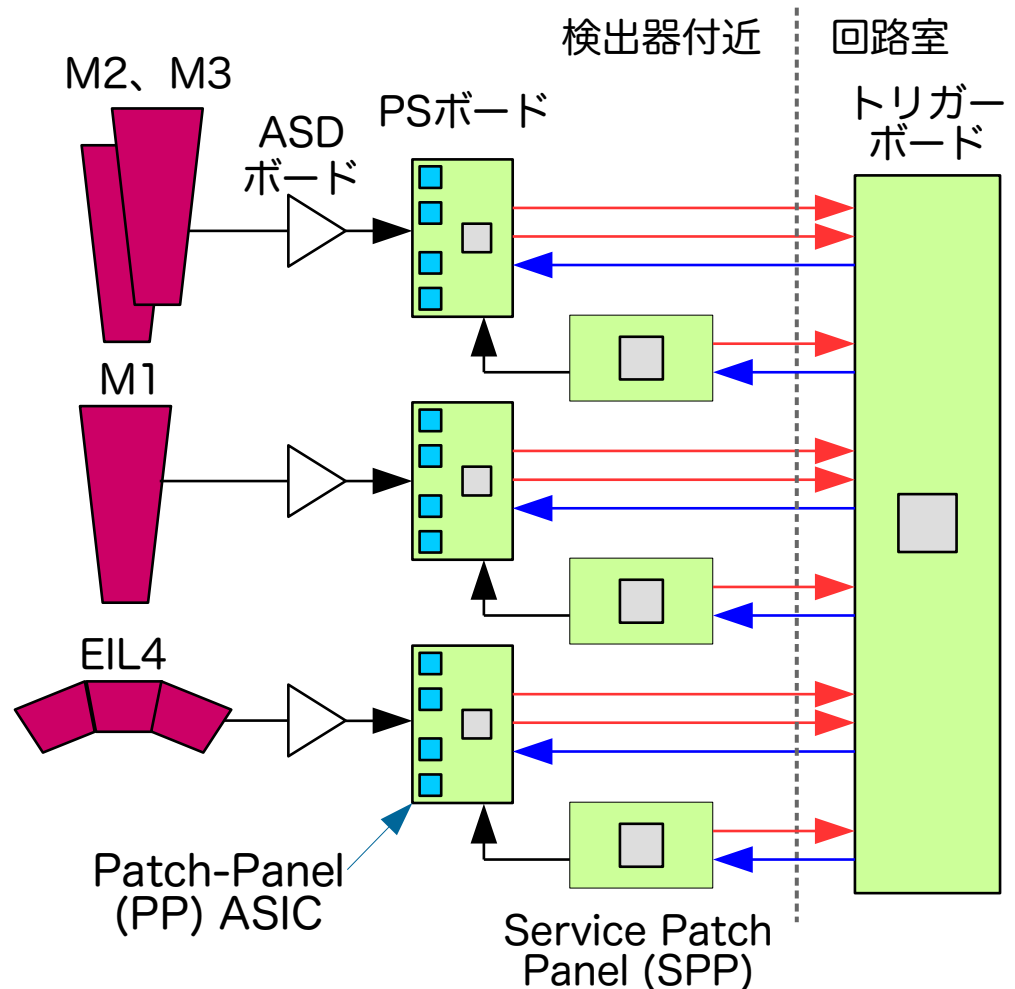
エンドキャップ部ミュオントリガーシステムの改良

- EIL4領域のチェンバーの取り替え
 - 2層のチェンバーを3層のチェンバーに取り替えて、冗長性を向上させる。



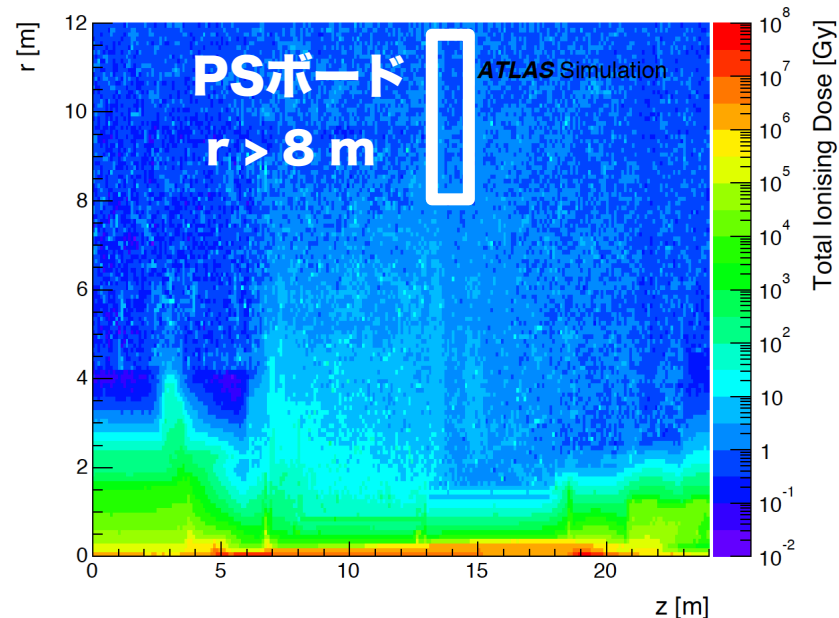
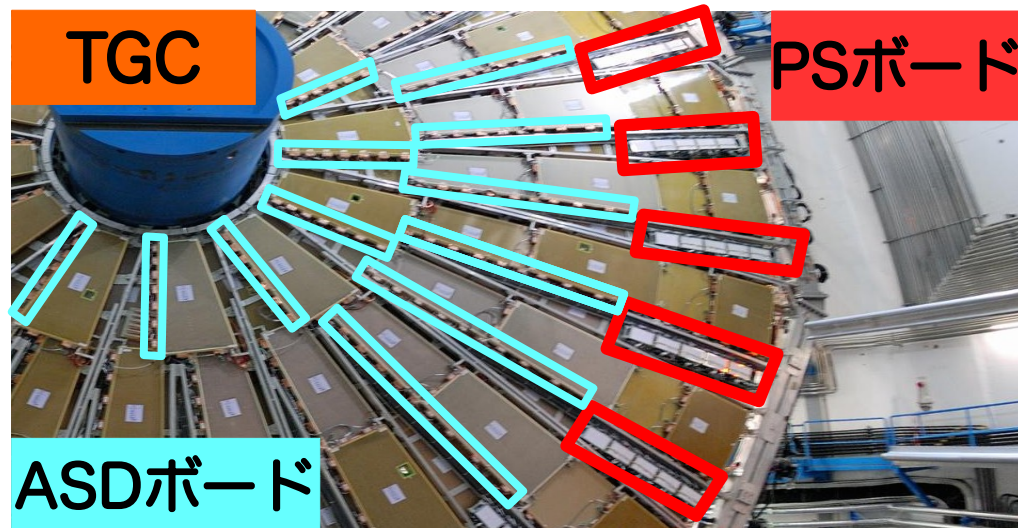
新しいTGC検出器用のASDボードが必要。

- トリガー・読み出し回路の取り替え
 - バッファー及びデータ転送幅を拡張
 - 全てのヒット情報を後段へ送る



全TGC検出器に対して新しいPSボードが必要

高輝度LHCにおけるTGCの前段回路の放射線の見積もり



- **Total Ionising Dose (TID)**

- 積分ルミノシティ4000 fb⁻¹で、ASDボード : 31 Gy、PSボード : 6 Gy が予想される。

- **1-MeV neutron equivalent flux (NIEL)**

- 積分ルミノシティ4000 fb⁻¹で、

- ASDボード : 2.2×10^{12} n/cm²、PSボード : 1.5×10^{11} n/cm²が予想される。

- **Flux of hadrons above 20 MeV (SEE)**

- 瞬間ルミノシティ 7.5×10^{34} cm⁻²s⁻¹で、

- ASDボード : 9.0×10^3 cm⁻²s⁻¹、PSボード : 9.8×10^2 cm⁻²s⁻¹が予想される。

放射線の種類や素子の種類に応じて安全係数を1.5 ~ 30に設定する。

本講演の内容

- **新しいTGC検出器用のASDボードの開発**

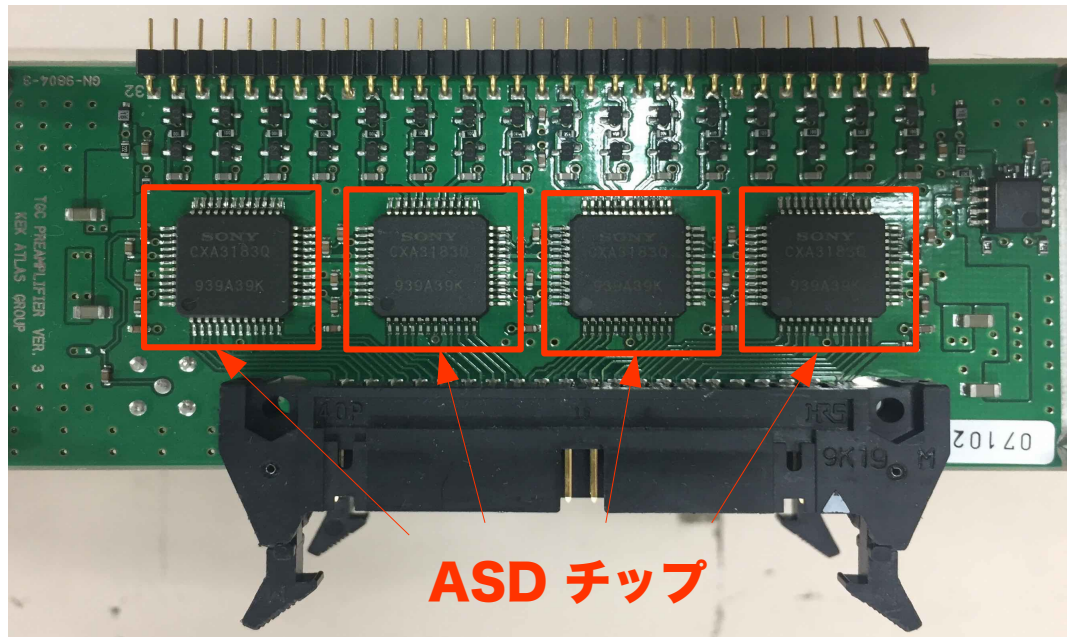
- 生産と動作検証の現状を報告する。

- **全TGC検出器用のPSボードの開発**

- PP ASICの開発の状況及び放射線による影響の対策の方針を報告する。

新しいTGC検出器用のASDボードの開発 - 方針 -

現行のASDチップの予備が十分にあり、性能も高輝度LHCの要求を満たすので、同チップを搭載したボードを製作する。



TGCからの信号に対し、

- ・ 電荷電圧変換
- ・ 増幅
- ・ 波高弁別

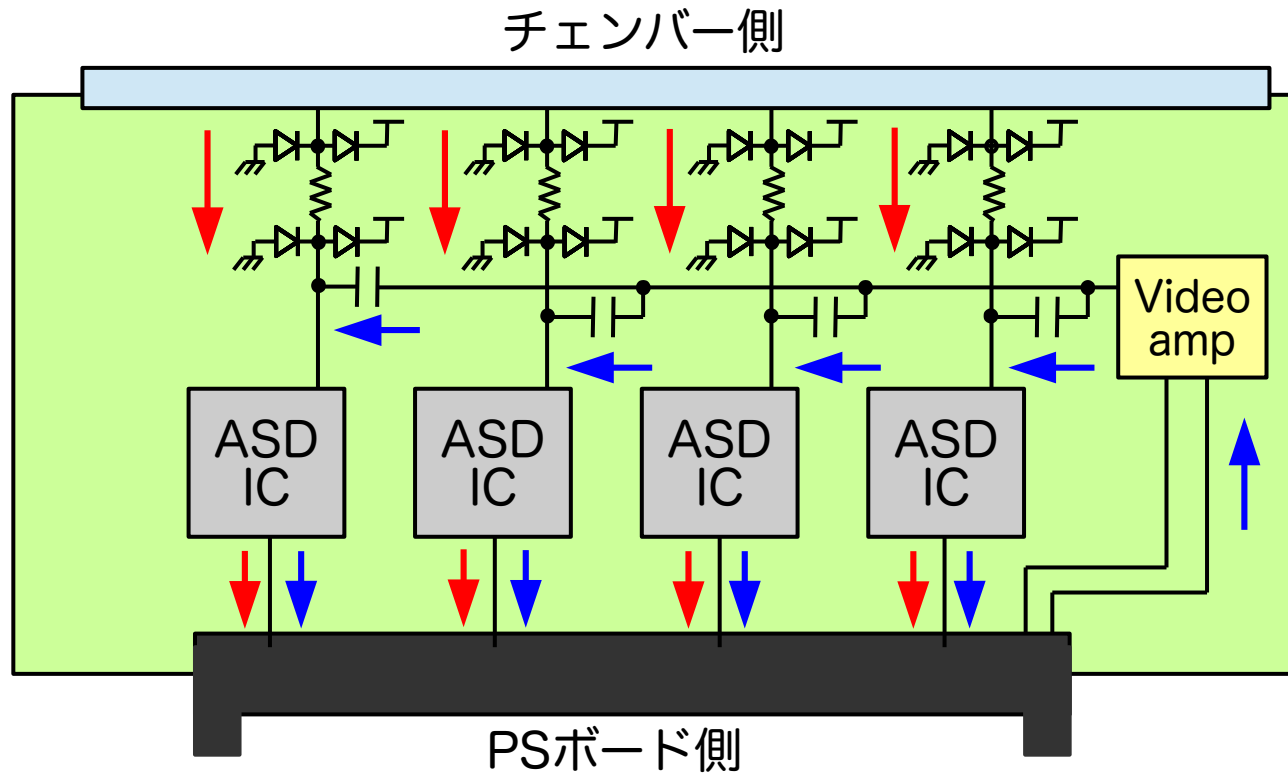
を行う。

LHC開始以前のガンマ線照射試験で要求値170 Gyを超えるレベルまで検証済み。
2016年末までの実験で使用され、低レートでの照射されたASDチップの性能に劣化がないことも確認済み。

日本物理学会2018年3月伊藤 23aK205-1

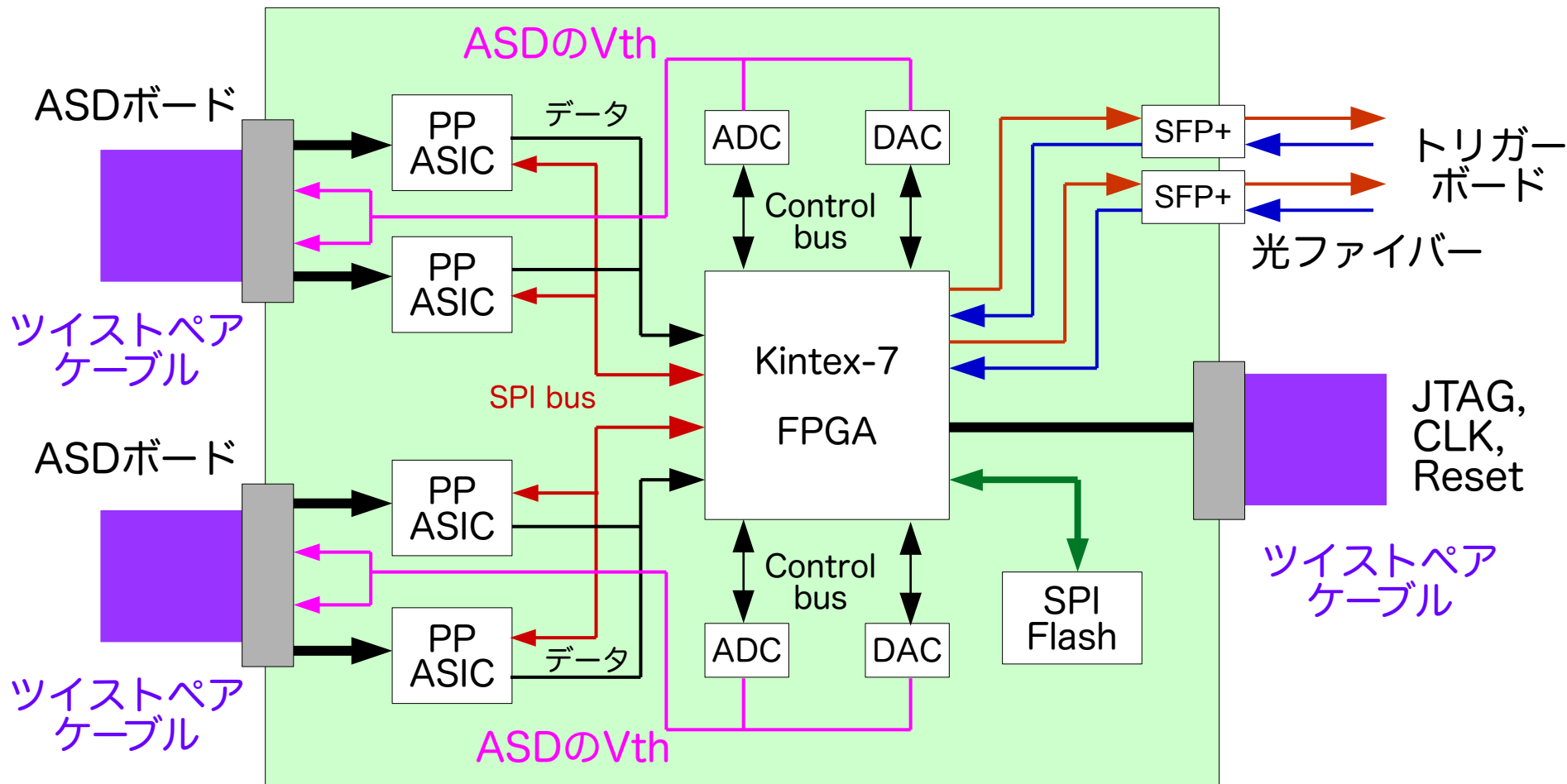
新しいTGC検出器用のASDボードの開発 - 現状 -

- EIL4チェンバー取り替えにより、ASDボードが ~500枚必要
→ 1000枚の生産が完了
- ASDチップはSONYの生産ラインでテストされており、
欠陥ボードの主な原因はハンダ不良
- 動作試験は、**検出器信号経路**と**テスト信号経路**の導通チェックに着目



これまでに600枚を試験し、不良ボードは1枚のみ

新しいPSボードの概要



- **PP ASIC**

ASDボードからの信号のタイミング調節、40 MHzで発生する陽子衝突の識別

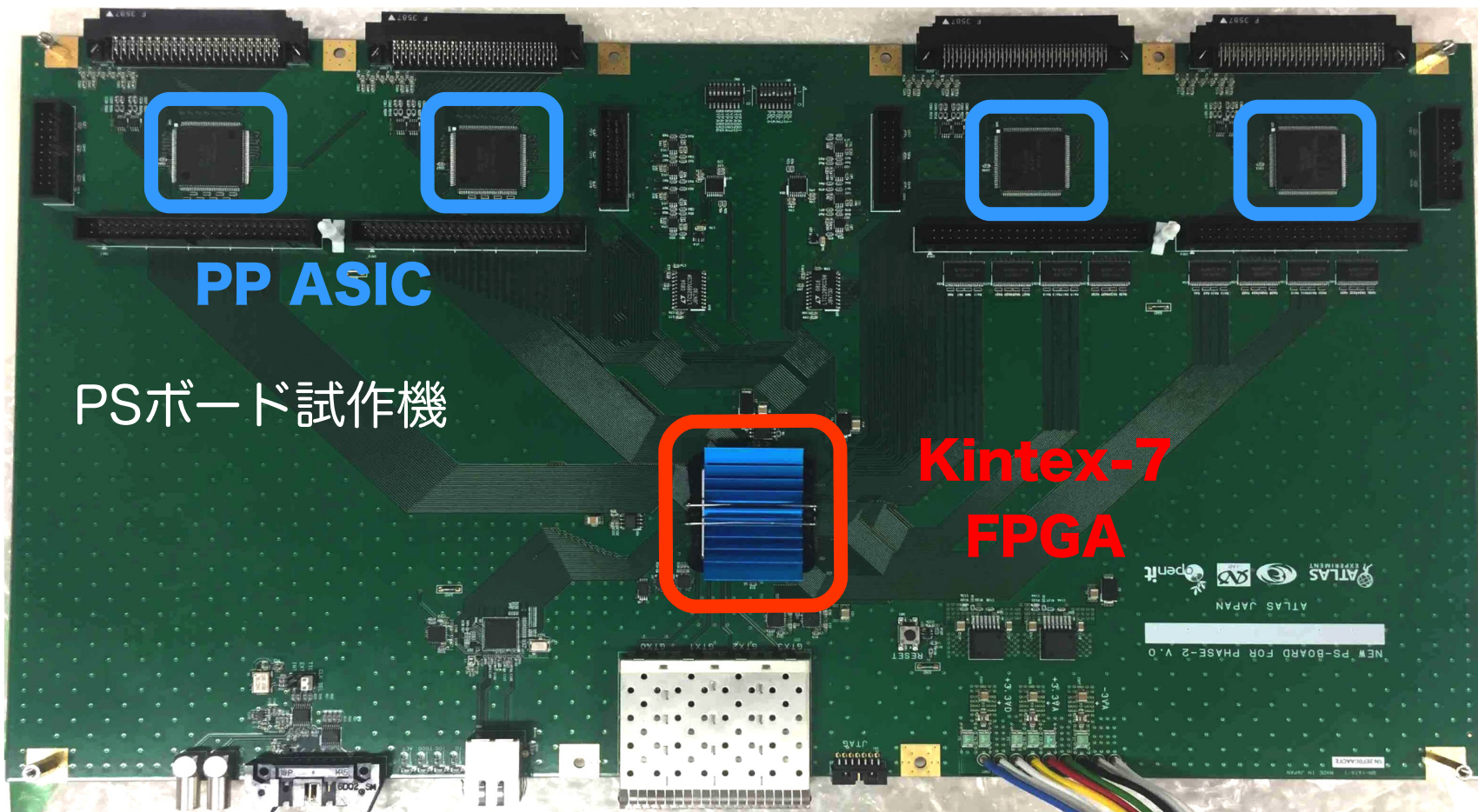
- **FPGA**

PP ASICからの256チャンネルの信号と64ビットの回路設定値を40 MHzで高速転送
→ 転送レート 16 Gbps (8 Gbpsを2レーン)

PSボード開発の現状及び課題

- 従来のPP ASICを搭載した試作機を作成し、基本動作試験は完了した。

日本物理学会2017年3月宿谷琴子 20pA12-9



- 新しいPP ASICの開発、放射線の対策

PP ASIC試作機の開発状況

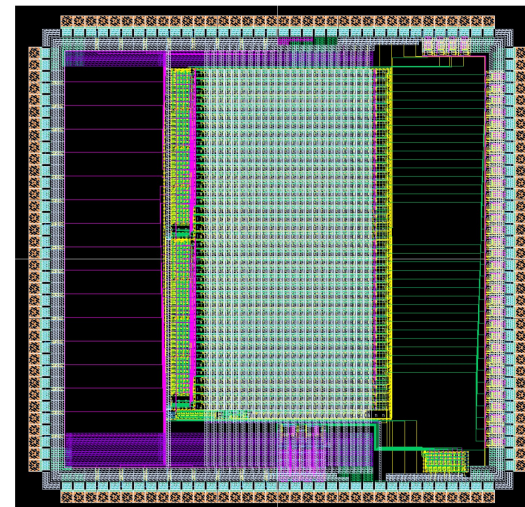
従来のPP ASICはスペアがないため、機能を改善させた新しいPP ASICを開発する。

共著者の宮原さんがASICの設計を行った。9月中旬に納品予定。

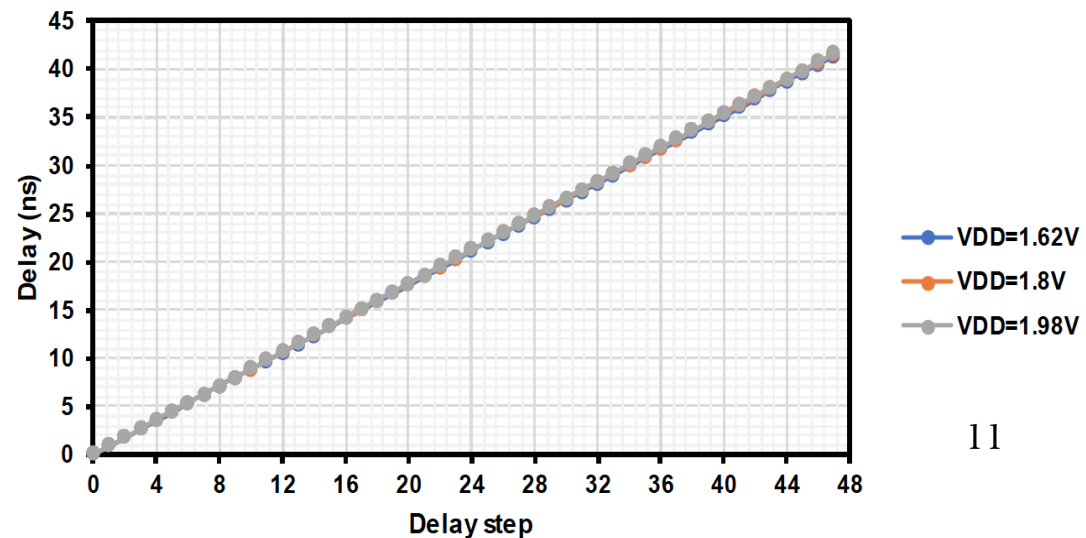
• 機能と特徴

- Silterra Malaysia社 180 nm CMOSプロセス
(従来は、ローム社 350 nm CMOS プロセス)
- コア電圧 1.8 V (従来は、3.3 V)
- SPIプロトコルでのコントロール
(従来は、JTAGコントロール)
- LVDS入力 / 1.8 V CMOS出力
(従来は、LVDS入力 / 3.3V CMOS出力)
- 1ns刻みの可変遅延
 - 遅延幅を安定させるため位相同期回路を使用
 - 40 ns 以上まで遅延可能
(従来は、25 ns程度まで)
- 40MHzで発生する陽子衝突の識別
- ASDボードに対するテストパルス生成
- SEUの影響を軽減させる多数決論理

2.5 mm × 2.5 mm



可変遅延回路のシミュレーション結果



PP ASIC試作機の動作試験の準備状況

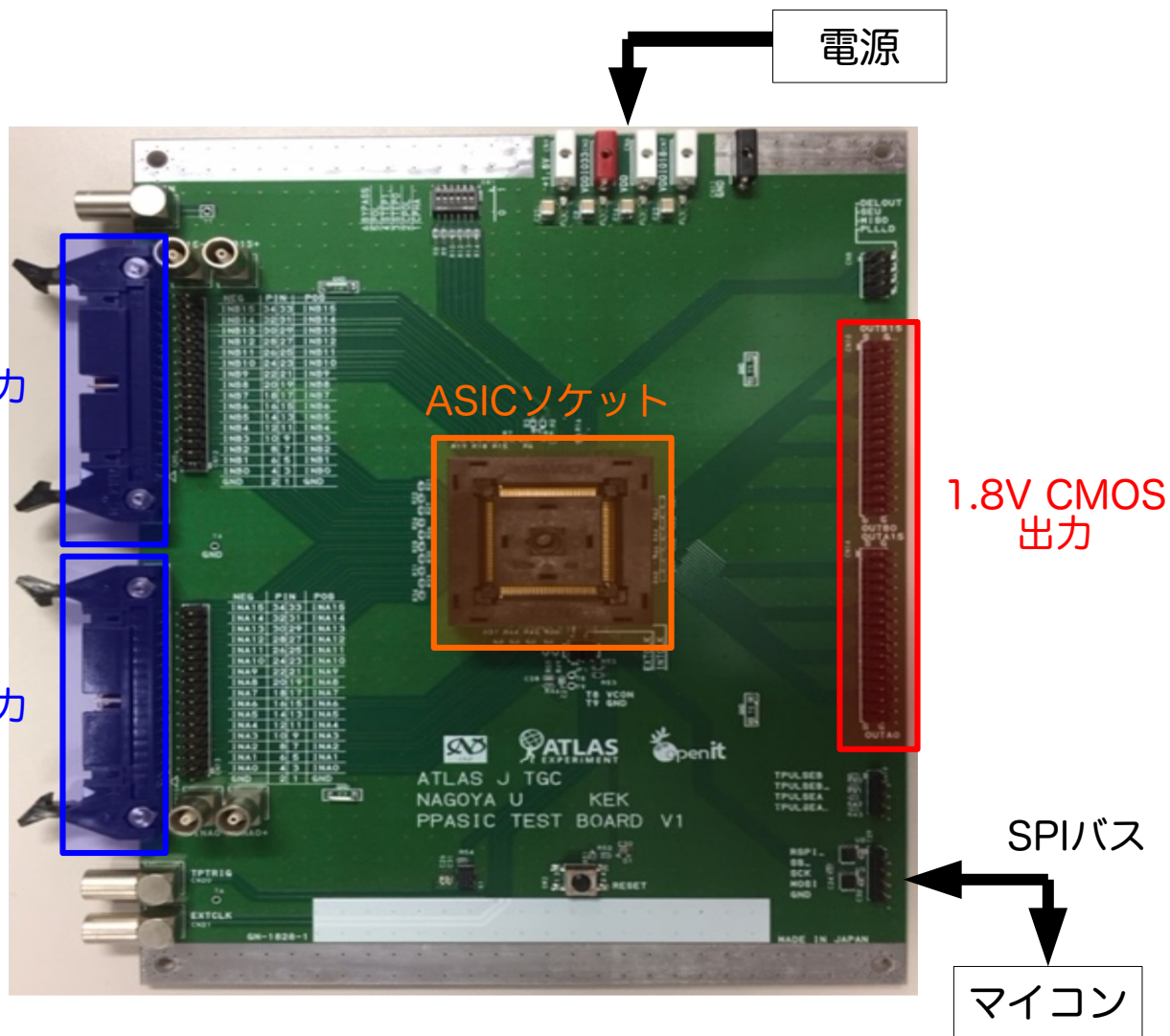
● 試験項目

各回路の動作検証

- 全てのSPIレジスタ
- LVDSレシーバー
- 可変遅延回路
- 陽子バンチ識別回路
- テストパルス回路

LVDS入力

LVDS入力



試験用ボードは完成。

9月末からボードにパッケージされたPP ASICを搭載して測定予定。

PSボードの放射線の対策の方針

- FPGAで生じるSEUを軽減させるシステムを開発。 稲熊 14pS13-4
- ガンマ線と中性子を要求値を超えるレベルまで照射して、耐性をもつ素子を選定。

ガンマ線

- 要求値は、ASICに対して27 Gy。民生品に対して180 Gy。

中性子

- 要求値は、ASICに対して 6.1×10^{11} n/cm²。民生品に対して 9.2×10^{11} n/cm²。

2018年11月ごろに以下の素子のガンマ線照射試験を予定している。

- PP ASIC
- ADC : ADS7953
- DAC : DAC7578/7678
- DC/DCコンバーター : TPS60500
- LDO : TPS7A8500
- Voltage reference : REF2025/5040

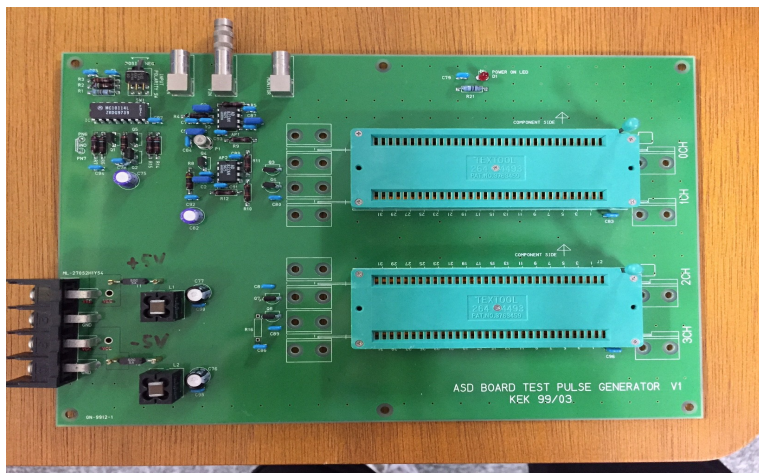
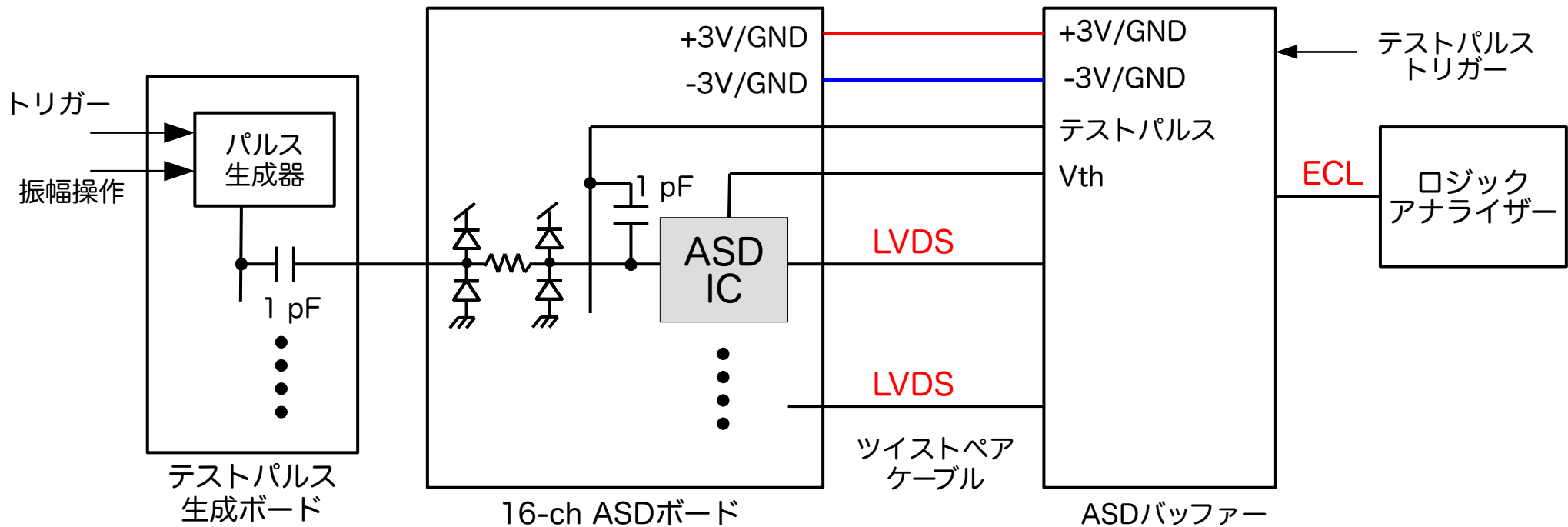


まとめ

- 2026年開始予定の高輝度LHC-ATLAS実験では4000 fb⁻¹の統計を目標とし、新粒子の探索を目指す。
- エンドキャップミュオントリガーシステムのアップグレードを予定。
- ASDボード
 - 新しいTGC検出器用に生産した1000枚のASDボードの動作試験が進行中。
 - 600枚の測定を終え、不良は1枚のみ。
- PSボード
 - 新しいPP ASICの開発
 - 試作ASICは9月中旬に納品予定。
 - 試験用ボードの製作は完了した。
 - 9月末から試作機の動作試験を開始する。
 - 放射線の対策
 - 今年の11月にガンマ線照射試験を予定している。

Backup

ASDボードの動作試験のセットアップ

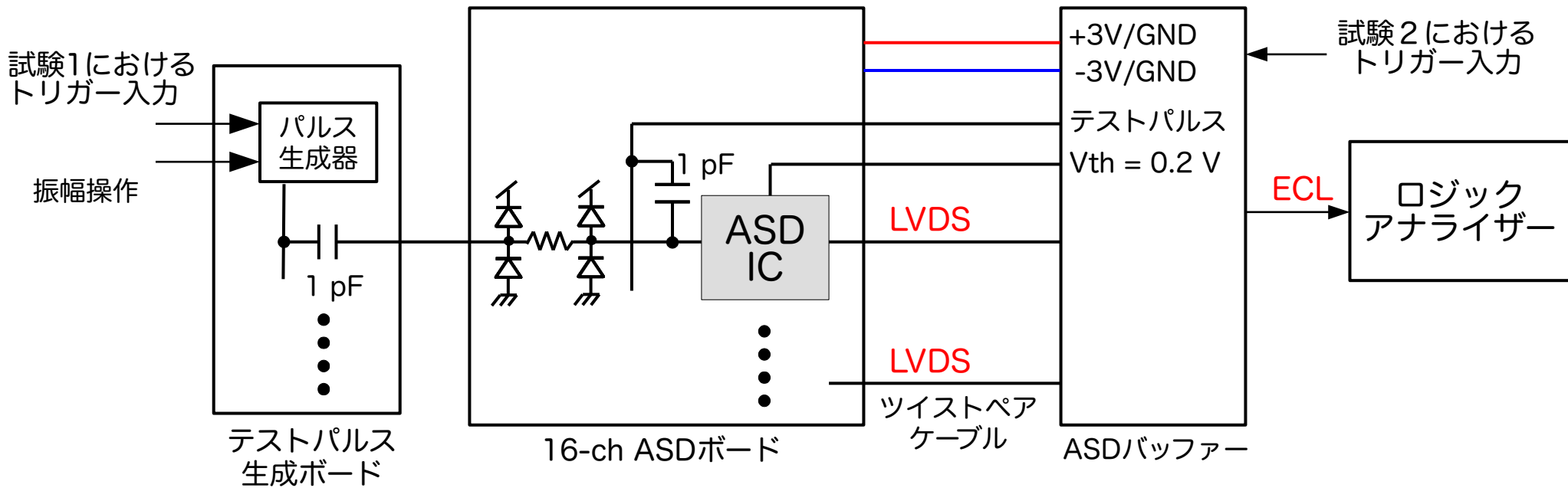


1999年製 テストパルス生成ボード



NIM CXA3183 ASDバッファー

ASDボードの動作試験



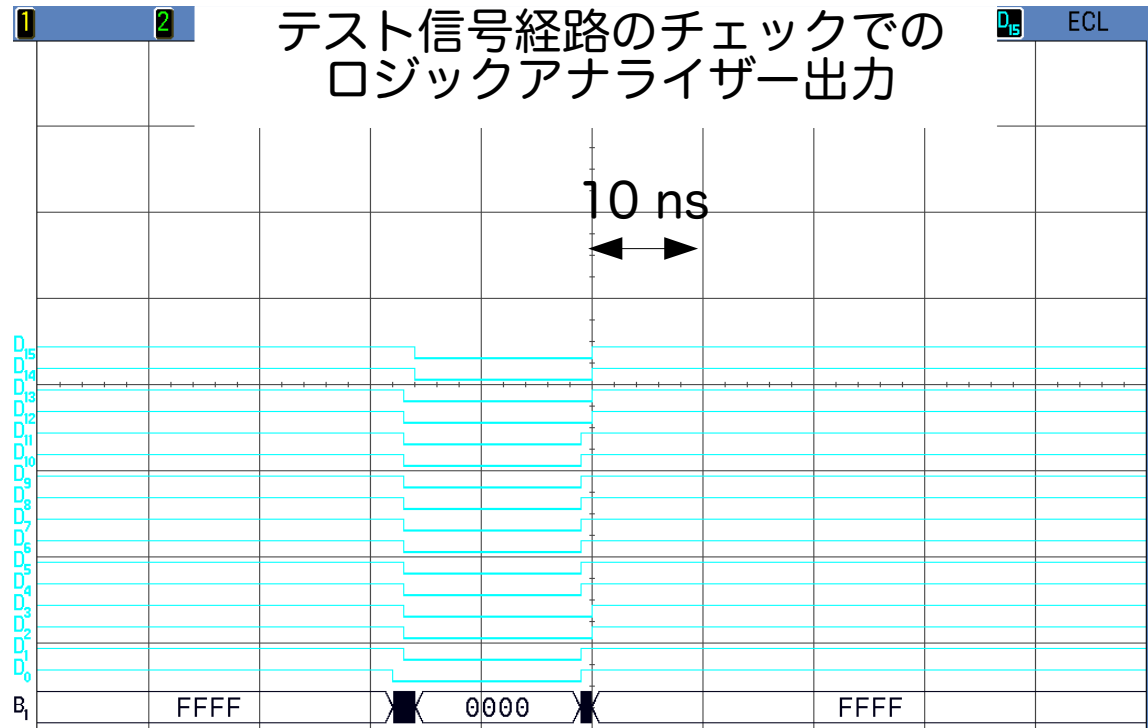
1. 検出器信号経路のチェック

- テストパルス生成ボードへトリガー入力
- 全チャンネルのECL信号をチェック

2. テスト信号経路のチェック

- ASDバッファへトリガー入力
 - 全チャンネルのECL信号をチェック
- テストパルスの波高: 0.4-0.5 V

これまでに600枚を試験し、
不良ボードは1枚のみ。

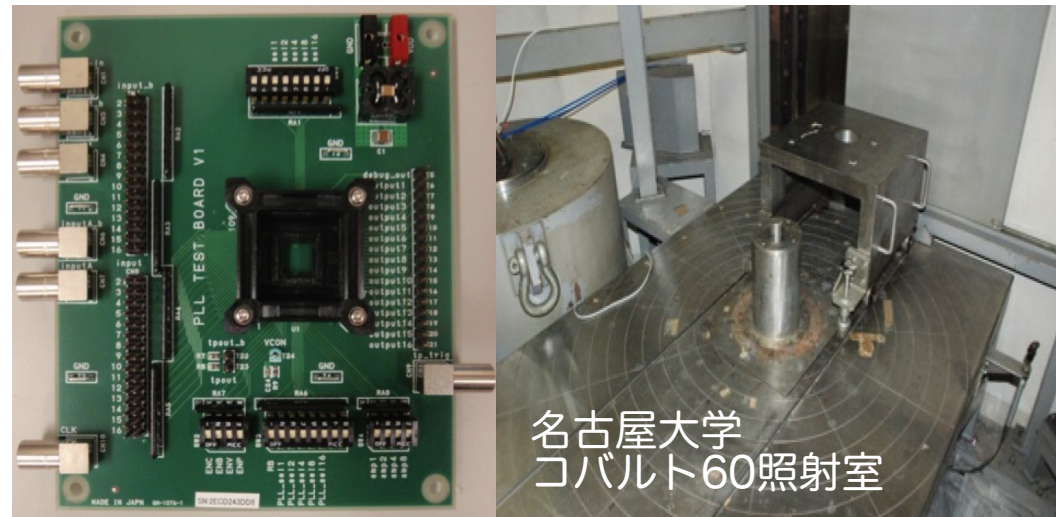
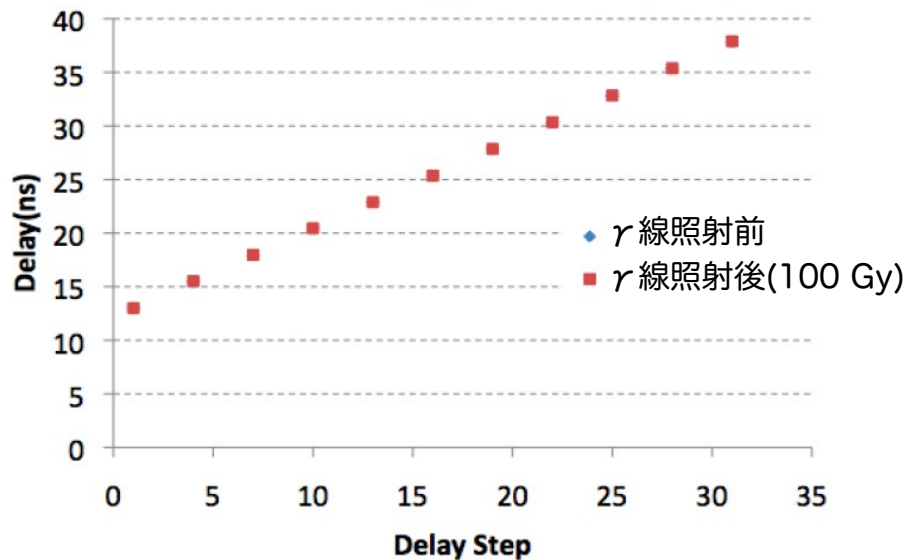


PP ASICのTID耐性

積分ルミノシティ4000 fb⁻¹で、6 Gy程度。安全係数を考慮すると、要求値は27Gy。

2010年に製作されたUMC社の250 nmプロセスの試作機では、耐性が確認。

可変遅延回路の各ステップの遅延時間



今回のSilterra Malaysia社の180 nmプロセスの試作機は、十分な耐性が期待できる。

けれども確認のため、ガンマ線照射試験は予定している。

PSボードの放射線の影響

- Total Ionising Dose (TID) 効果
 - 半導体に入射した粒子が生成した電荷がゲート下の酸化膜に捕獲されることで、ゲート電圧の閾値の変化などの影響を与える。
- Displacement Damage Dose 効果
 - 入射粒子が半導体の結晶格子を構成する原子を定常位置からはじき出すことで、諸特性が劣化する。バルク損傷とも呼ばれる。
- シングルイベント効果
 - 1個の高エネルギー粒子の入射が半導体に引き起こす効果。
一時的な効果(Single Event Upset (SEU))と
永久的な効果(Single Event Latchup (SEL) 等)がある。