

COMET実験用ストローチューブトラッカー 読み出し用エレクトロニクス (ROESTI) の開発

大阪大学大学院理学研究科 林達也

青木正治、久野良孝、仲井裕紀、Tran Nam Hoai
KEK素核研 西口創、三原智、吉村浩司
KEK Open-It 池野正弘、内田智久、田中真伸

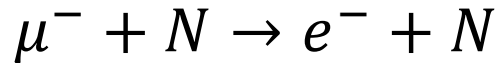
日本物理学会2011年秋季大会@弘前大学

目次

- ・イントロダクション
- ・ストロー飛跡検出器
- ・ROESTI
- ・ROESTIプロトの開発状況
- ・まとめ

イントロダクション

μ -e転換現象



標準理論

観測不可能: 分岐比 $< 10^{-54}$

標準理論を超える理論

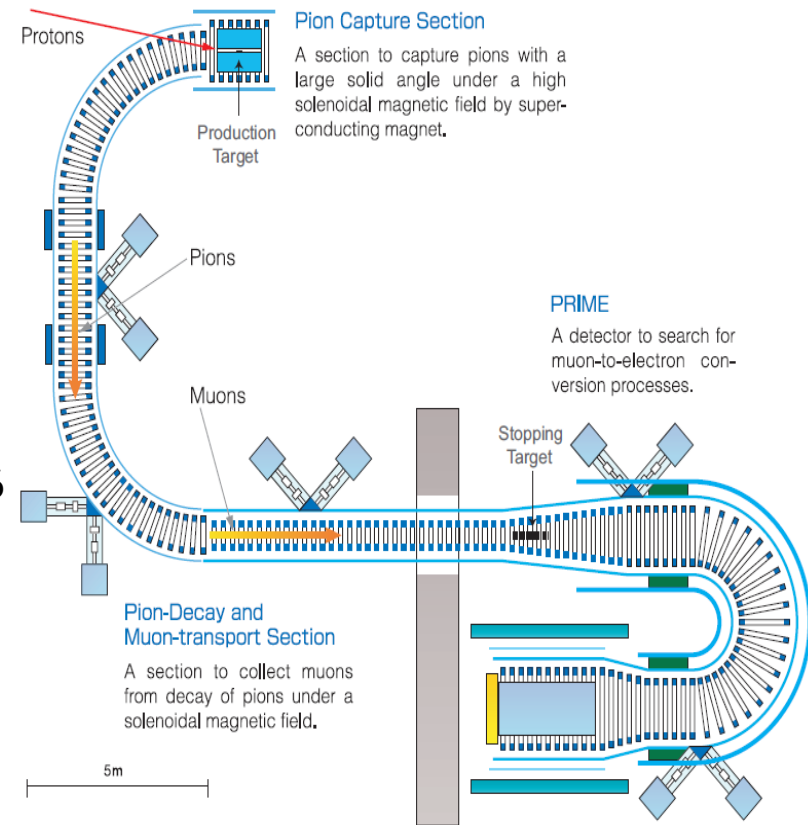
(超対称性大統一理論など)

観測可能と予測: 分岐比 $\leq 10^{-16}$



μ -e転換現象が見つければ
新しい物理につながる

COMET実験装置レイアウト図



COMET実験: μ -e転換現象の探索

- ・ μ -e転換由来の105MeV/c付近の電子のみを検出
- ・ 10^{-16} より良い感度での実験を目指す

COMET実験の工夫

・大強度パルス化ビーム

ミュオン原子中のミュオンの寿命
~1 μ sec

遅延成分のみを見ることで
プロンプトBGを抑制

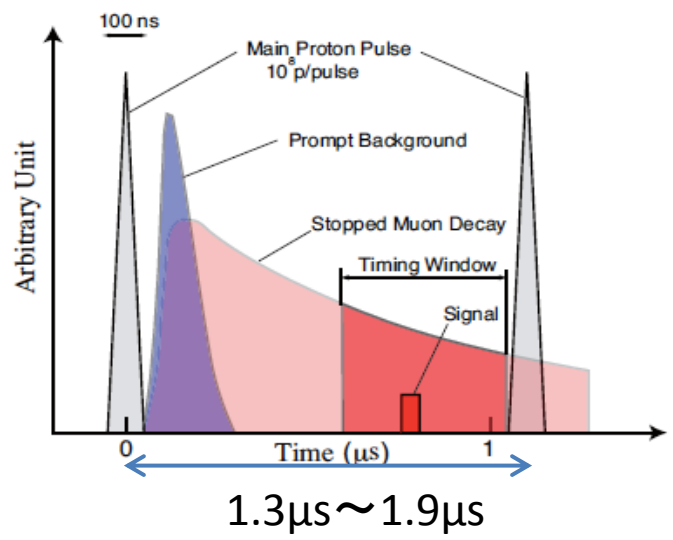
パイルアップを防ぎつつ統計を稼ぐ
(実際パイルアップは起きてしまう)

・検出器

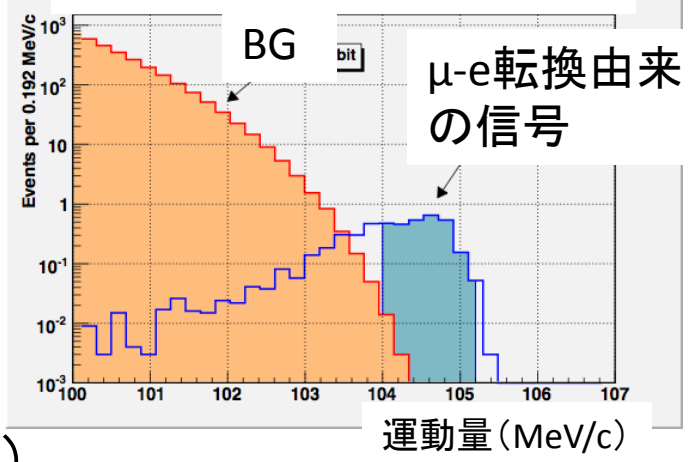
105MeV/c付近の電子を1%の
分解能で測定

↓ 1つの対策として
多重散乱の効果を減らす
(物質量を小さくして、真空中に配置)

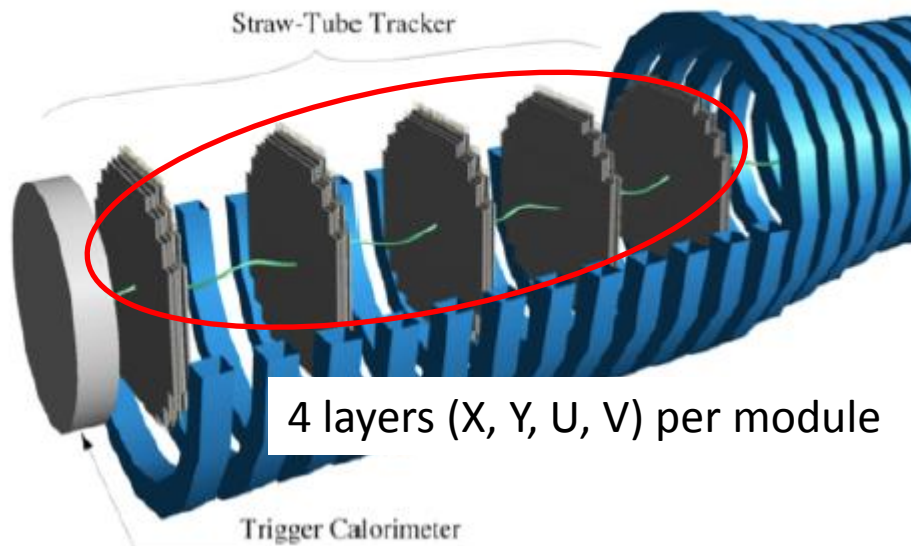
ビームプロファイル



電子の運動量ヒストグラム



ストロー飛跡検出器



ストローチューブの主な仕様

直径	5mm
厚さ	25 μ m
チャンネル数	4160ch
位置分解能	100~200 μ m
ドリフト速度 (Ar/C_2H_6)	4.8cm/ μ sec
想定最低電荷量	16fC

- ・検出器は真空中に設置
一般的なドリフトチェンバーでは真空中での動作が不可能

ストローチューブを使用
(物質質量が小さく真空中でも
使用可能)

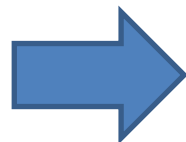
低消費電力

時間分解能: 2nsec

電荷増幅

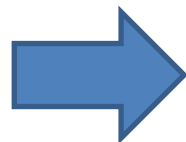
信号処理システムへの要件(まとめ)

・高計数率計測

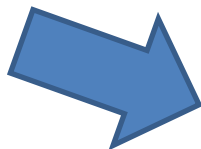


パイルアップの処理

・チャンネル数の多さ
・真空中での動作

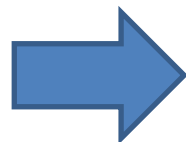


低消費電力



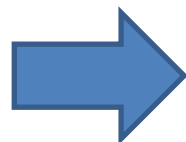
フィードスルー数の最小化

・位置分解能



時間分解能

・最低電荷量

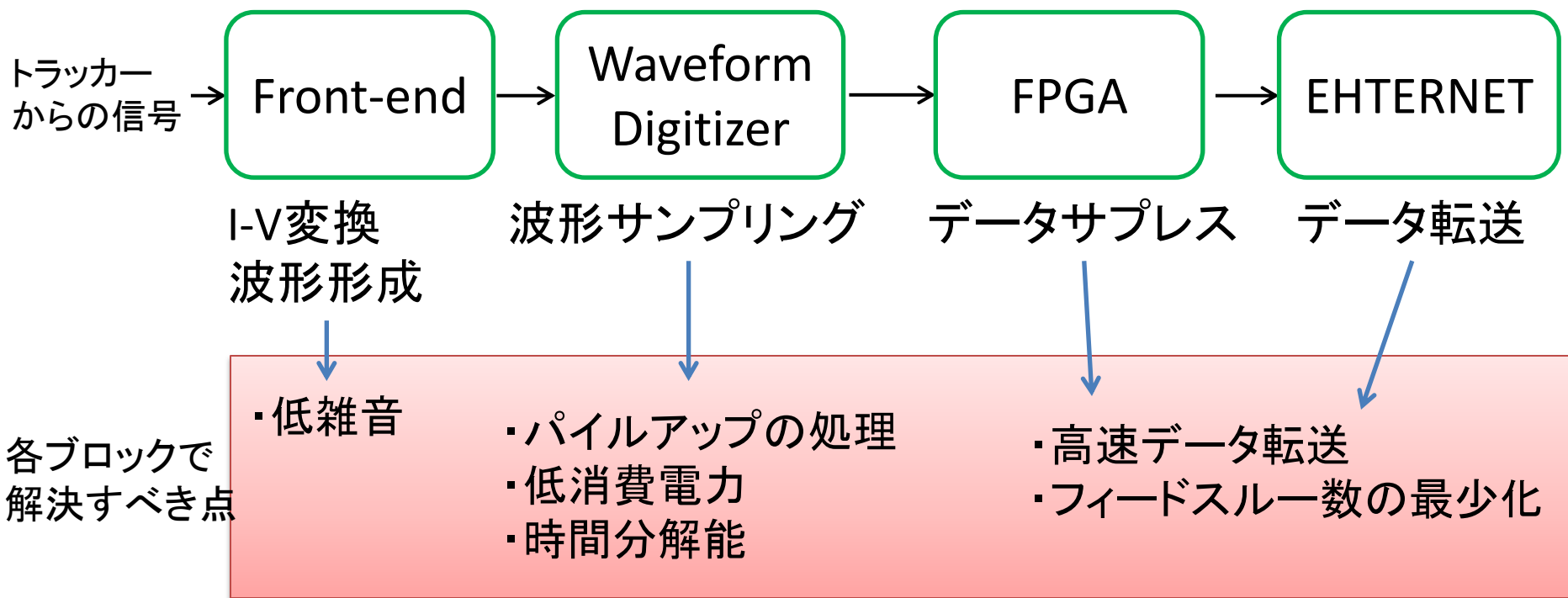


電荷増幅

ROESTI (Read-Out Electronics for Straw Tube Instrument)

ストロートラッカーの読み出し回路として
Waveform Digitizer (波形サンプリング) を採用

全体ブロック図



機能説明

Front-end

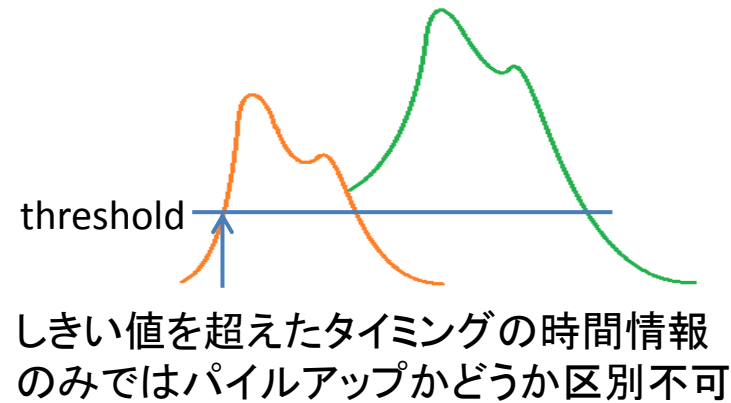
- ・低ノイズ ⇒ AMP/Shaperを実装することで達成

Waveform Digitizer

波形をサンプリング

波形情報が残っているとオフライン解析でパイルアップの処理が可能

パイルアップ時の信号



- ・サンプリングスピードは500MSPS～1GSPSで読み出し回路の性能の最適化を検討
時間分解能も満たせる
- ・アナログメモリとADCの併用で低消費電力化
アナログメモリ: 波形をサンプリング (速くサンプリング)
ADC: サンプリング情報をデジタル化 (ゆっくり読み出し)

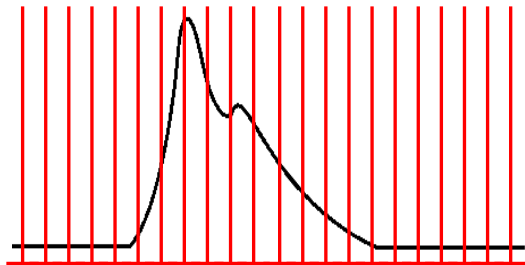
機能説明(続き)

FPGA

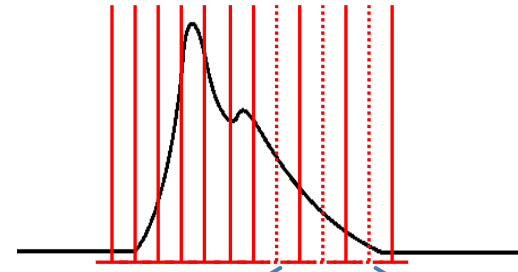
- ・波形情報デジタル化に ⇒ データのサプレスが必要
よるデータの多量化

(例: サンプルング500MSPS, ADC分解能8bitではデータ量が0.5GByte/sec)

データサプレスの例



読みだす範囲の限定



時間の精度がいないところは
細かく読み出さない

GbE

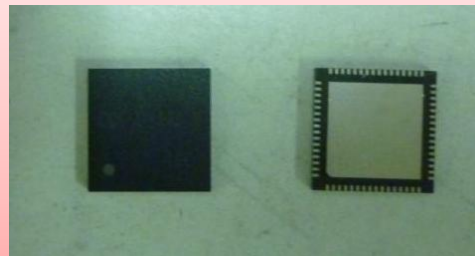
- ・高速でのデータ転送 ⇒ 1Gb/sec(ギガビットイーサ)

読み出し回路プロトタイプ

Front-end

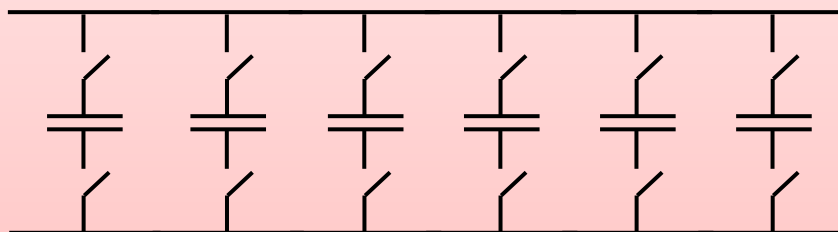
ASD (Amplifier Shaped Discriminator)
ゲイン: $1\text{pC} \rightarrow 1.1\text{V}$

ASD



Waveform Digitizer

アナログメモリ: DRS4 (S.Ritt(PSI)のサポート)
・スイッチキャパシタが1024個並列に接続



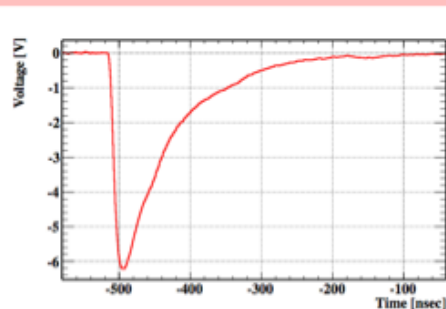
FPGA

・サンプリングスピード 700MSPS~5GSPS
ADC: 分解能12bit (カロリメータ読み出しも想定)

EHTER
NET



DRS4



MEGキセノン検出器 DRS4波形 1.6GSPS
T. Iwamoto 2010物理学会

読み出し回路プロトタイプ(続き)

Front-end

Waveform
Digitizer

FPGA

EHTER
NET

ファームウェア

- ・ボード全体の制御
初期化
トリガータイミング
データサプレス
イーサネットとの接続

ファームウェアは現在開発中

ギガビットイーサチップ
SiTCP の使用



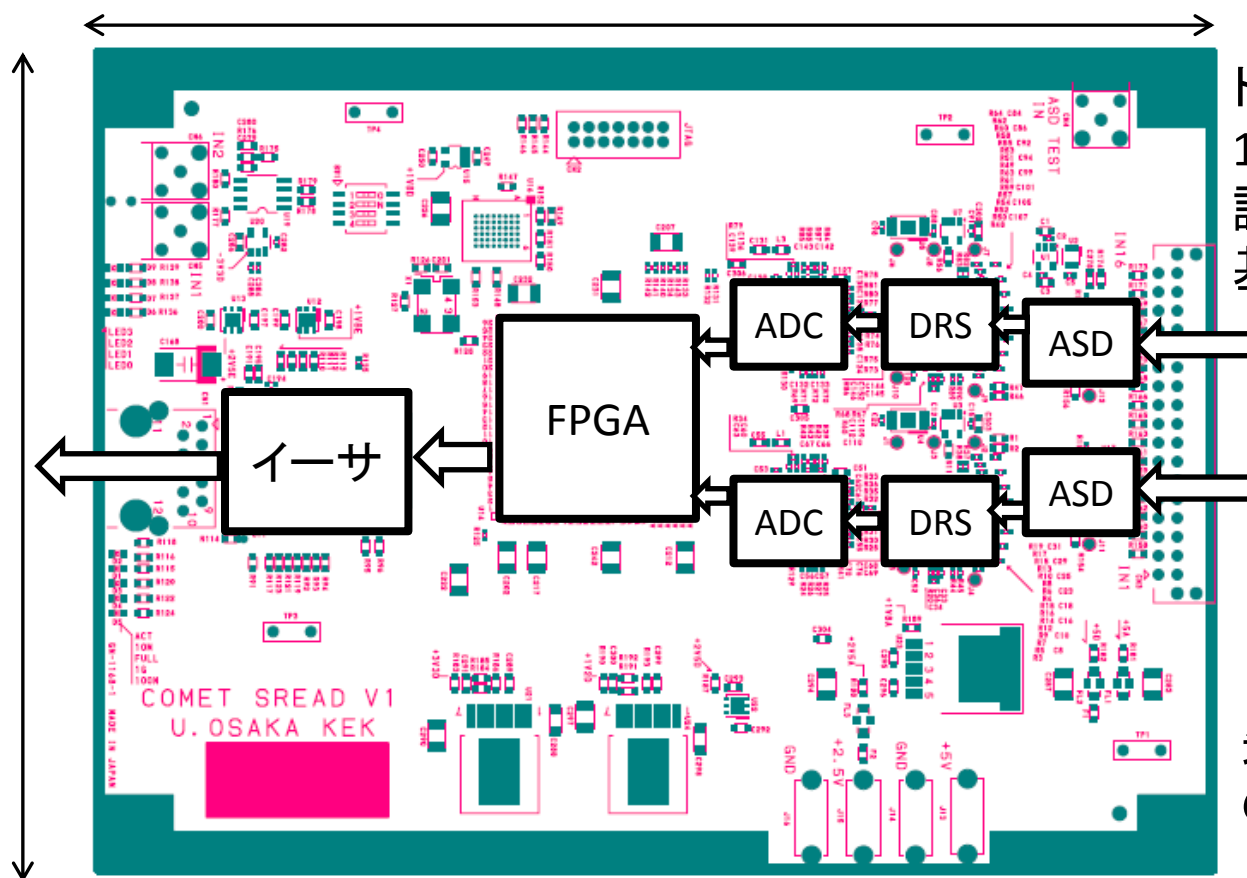
ROESTI プロトの開発状況

基板は業者に発注中、11月完成予定

基板レイアウト図

150mm

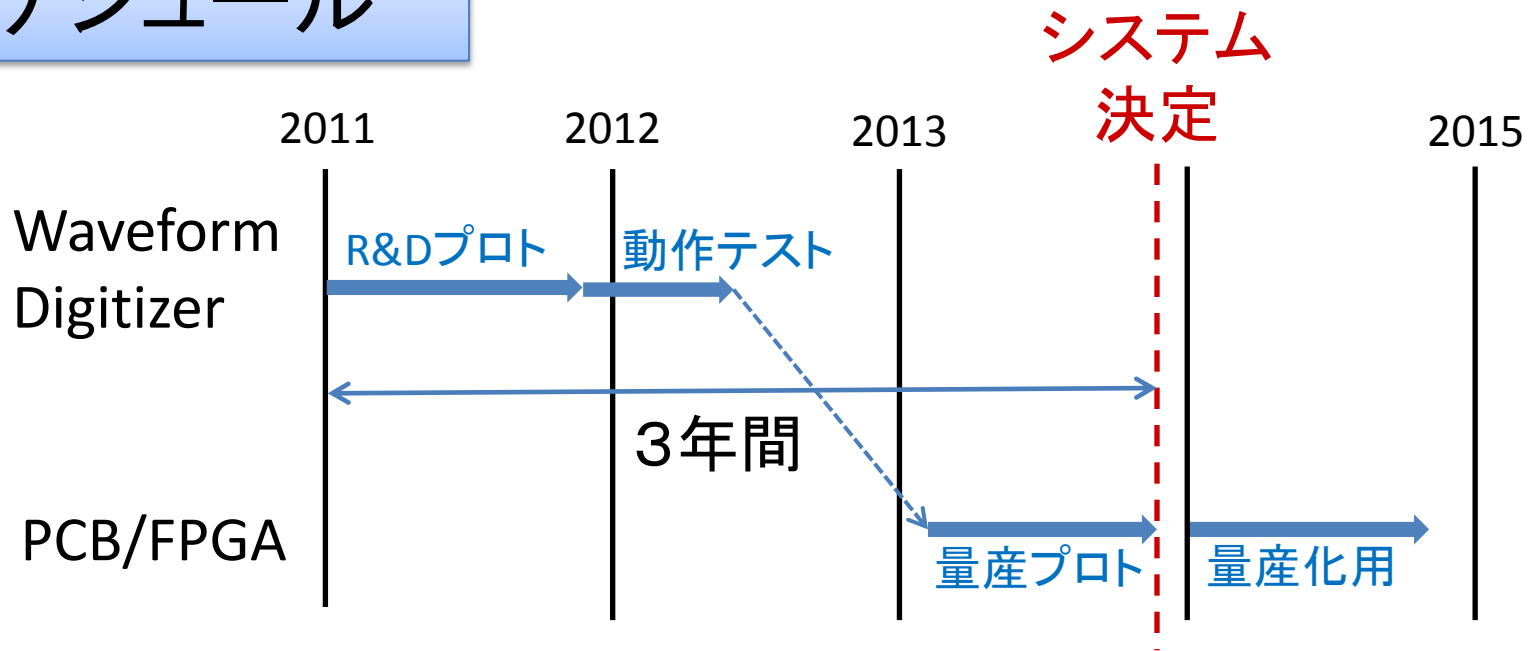
110mm
↑
最終的に
80mmを
目指す



トラックより信号
16チャンネルの
読み出し(1枚の
基板あたり)

矢印はデータ
の流れを示す

スケジュール



短い期間で開発が可能



Open-Itの協力

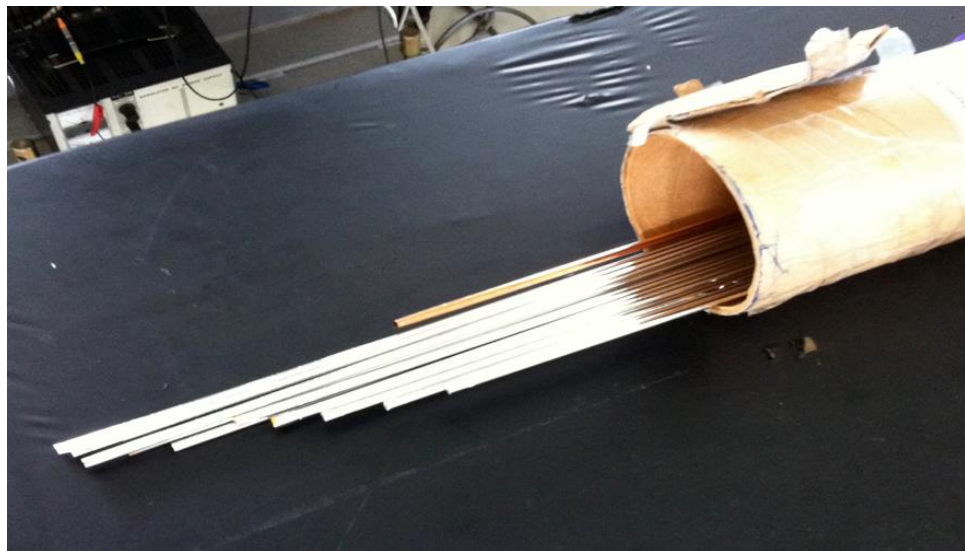
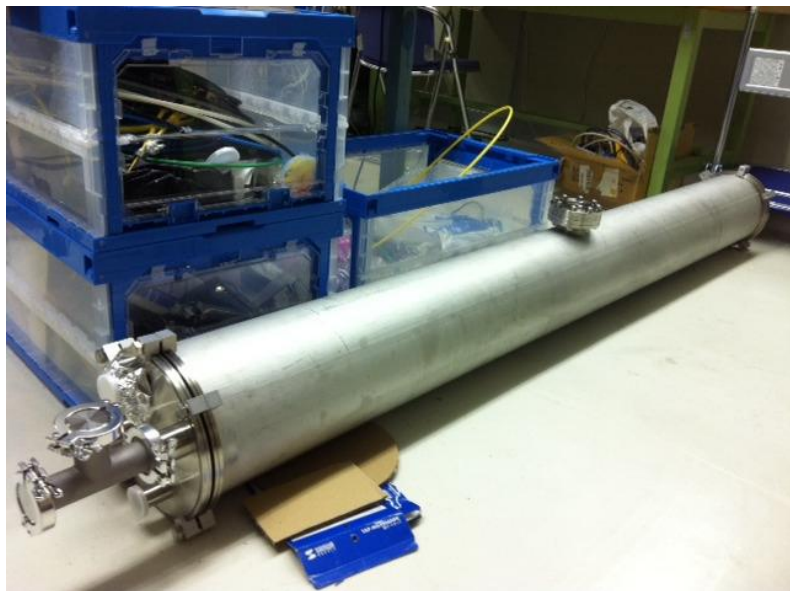
<http://openit.kek.jp/>

ROESTIもOpen-Itのプロジェクトとして開発

まとめ

- μ -e転換現象の発見は標準理論を超える理論を示唆するため重要である
- μ -e転換現象を探索するCOMET実験のR&Dが進行中
- 実験要求を満たすため飛跡検出器用の1GSPSのサンプリング性能を持つFront-end Electronics (Waveform Digitizer)を開発中
- 現在はファームウェアを開発中
基板の完成は11月下旬予定
 ストロートラッカープロトタイプで試験予定
 → 大阪大 仲井が準備中

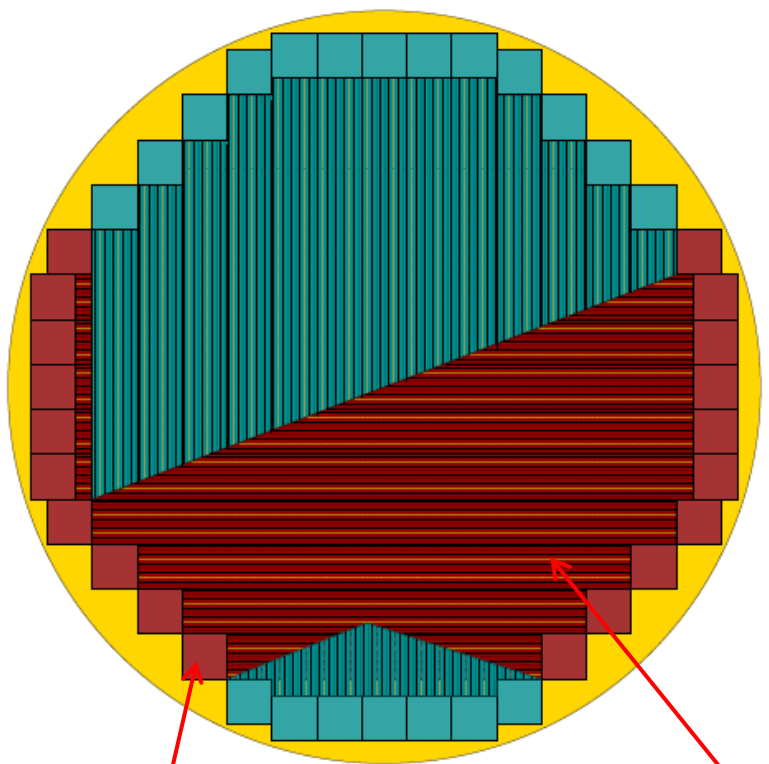
ストロー飛跡検出器のR&D状況



End

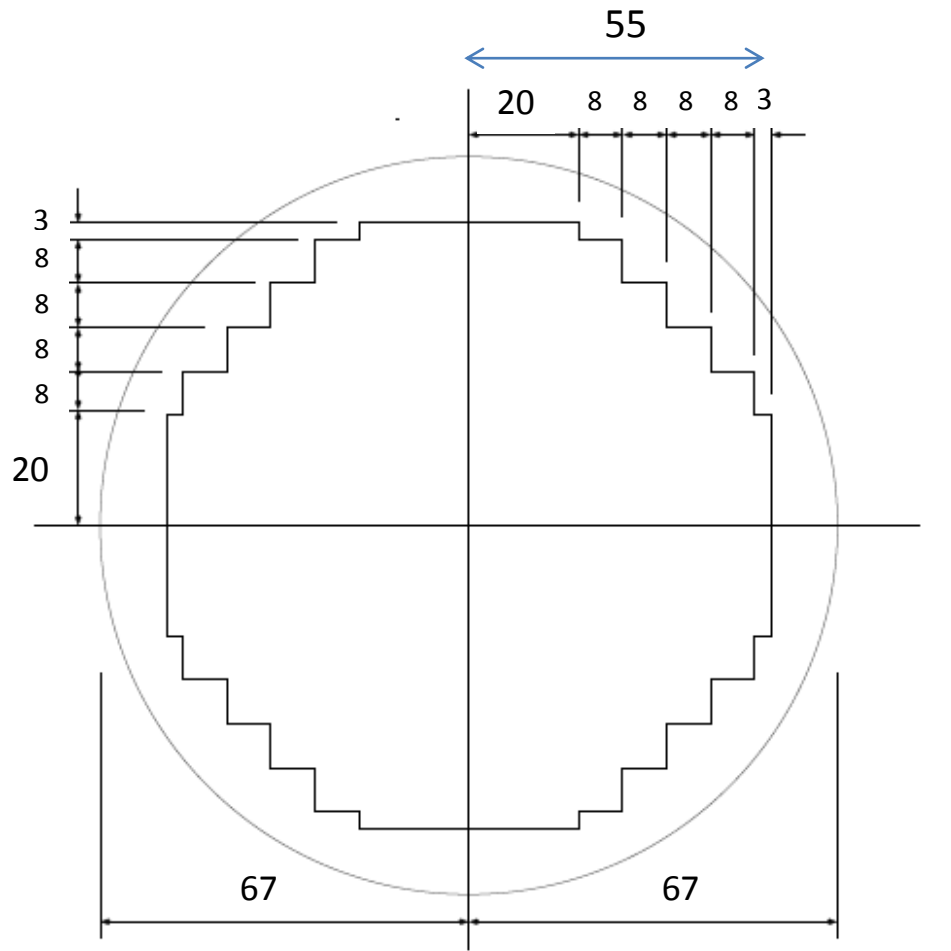
Back Up

ストロトラッカーのレイアウト図



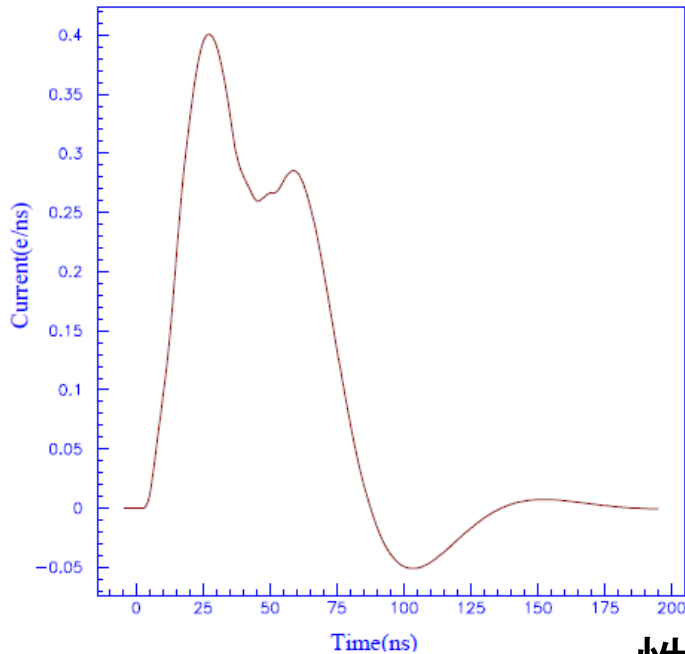
Straw tubes

Front-end
Electronics
+ gas manifold



単位: cm

サンプリングスピードの決定



ストローチューブの性能評価にも
利用するので余裕を持たせておく

アノードシグナルのシミュレーション
(直径5mm、時定数15ns)

- ・信号幅: ~100nsec
- ・立ち上がり: 数nsec ~ 十数nsec



性能を出すためのサンプリングスピードを
最適化するために500MSPS~1GSPSで検討

パイルアップのレートについて

1チューブあたりのレート: 約3.6kHz 信号幅: ~100nsec



ビーム由来のパイルアップレート

$$3.6\text{kHz} \times 3.6\text{kHz} \times (100\text{nsec} + 100\text{nsec}) \approx 2.6\text{Hz}$$

このほかにも宇宙線の影響などでレートは10倍程度になると見積もられている(厳密な評価は行われていない)

1GSPSでのチップ比較

	ADC12D500RF (national semiconductor)	ADC081000 (national semiconductor)	DRS4+AD9222 (PSI、Analog Devices)
分解能(bit)	12	8	12
消費電力(mW/ch)	2020	1450	130
サイズ	27mm × 27mm	20mm × 20mm	9mm × 9mm(DRS4) 9mm × 9mm(ADC)
チャンネル/チップ	1	1	8

MEG実験で実際にDRS4を使用したモジュールの
消費電力: 340mW → 使われていない素子の影響が大きい

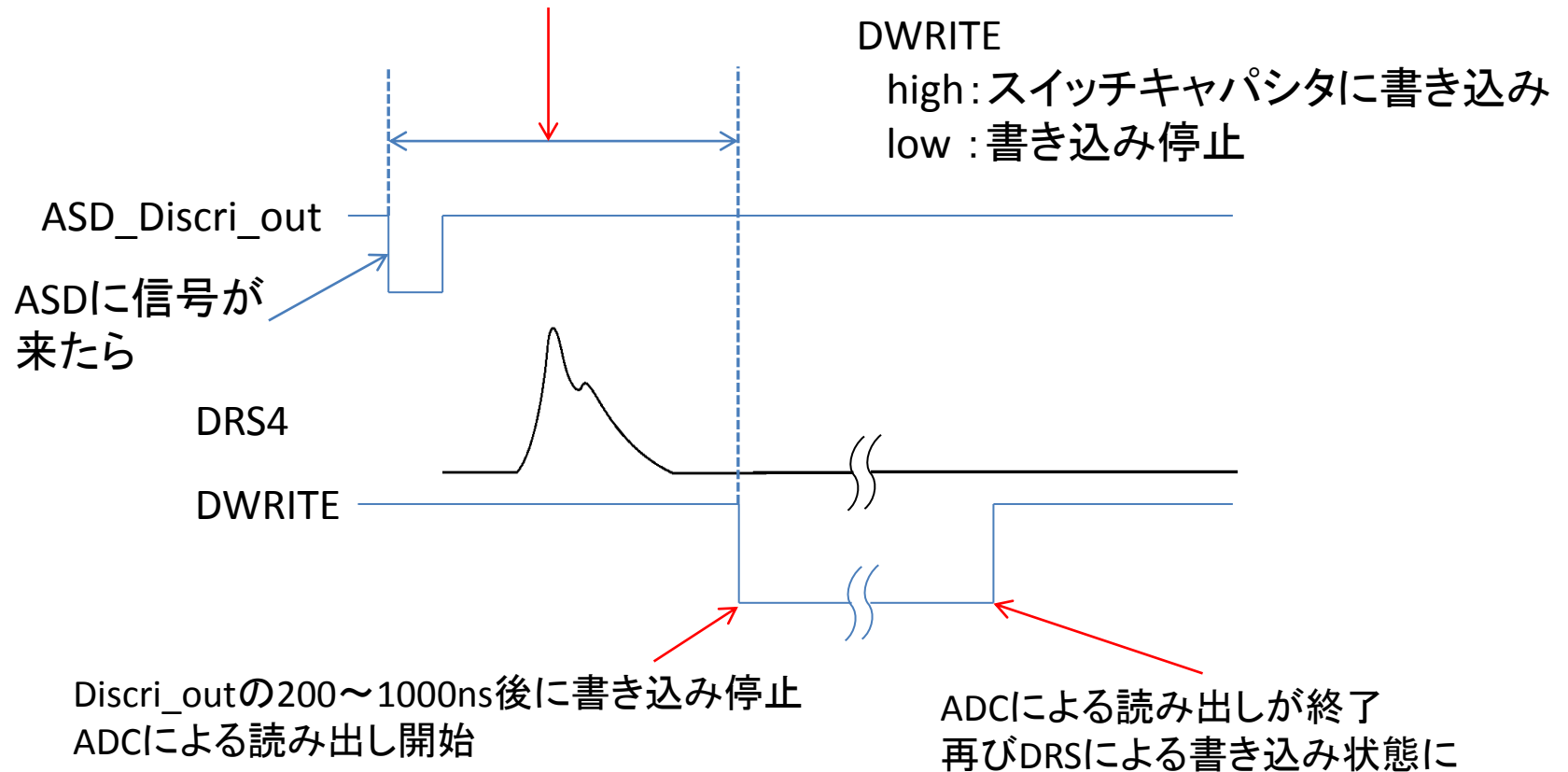


開発者によるとDRS4のサンプリングのみの使用に絞ると
消費電力は50mW程度まで落とせる模様

DRS,ADCの処理

この遅延について

- ・短すぎるとDRSに信号を書き終える前に書き込みを停止してしまう
- ・長すぎると上書きされてしまう



データの流れ

ストロー → ASD → DRS → ADC → FPGAのFIFO → SiTCP(イーサネット)

Network based Trigger-less DAQ

