

# COMET実験用ストローチューブトラッカー 読み出しエレクトロニクス (ROESTI) の開発状況

大阪大学大学院理学研究科 林達也

青木正治、久野良孝、仲井裕紀

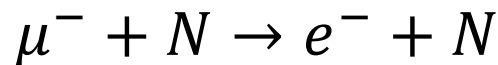
KEK素核研 西口創、三原智、吉村浩司

KEK Open-It 池野正弘、内田智久、田中真伸

日本物理学会2012年春季大会@関西学院大学

- COMET実験概要
- ストロー飛跡検出器
- ROESTI
- ROESTIプロトタイプ
- まとめ

## μ-e転換現象



### 標準理論

観測不可能: 分岐比  $< 10^{-54}$

### 標準理論を超える理論

(超対称性大統一理論など)

観測可能と予測: 分岐比  $\leq 10^{-16}$

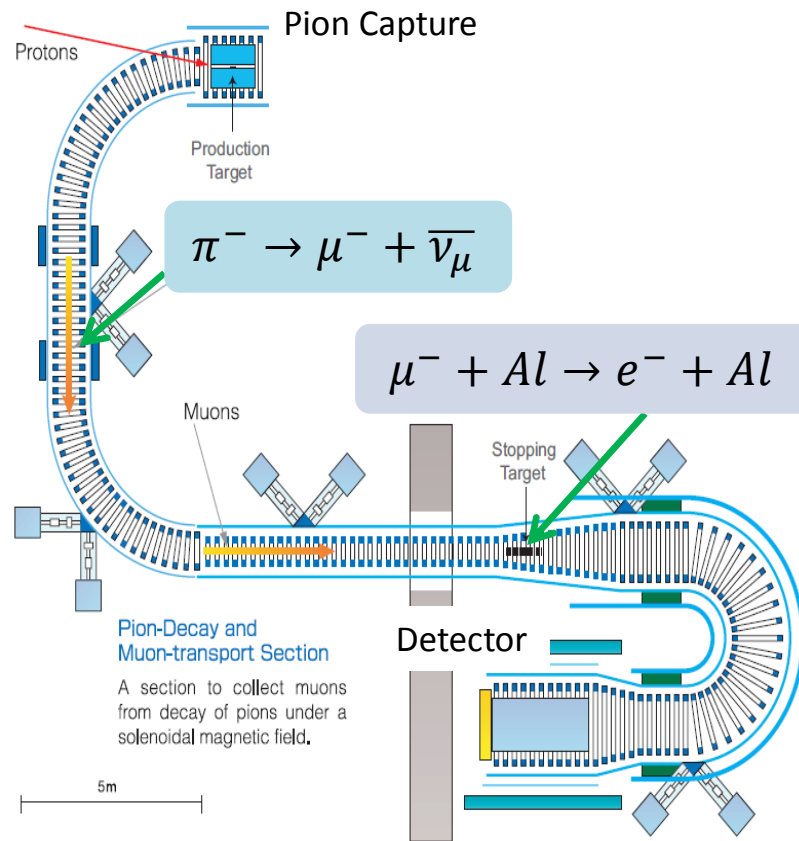


μ-e転換現象が見つかれば  
新しい物理につながる

## COMET実験: μ-e転換現象の探索

- μ-e転換由来の105MeV/c付近の電子のみを検出
- $10^{-16}$ より良い感度での実験を目指す

## COMET実験装置レイアウト図



J-parc ハドロンホールにて  
実験予定

- 飛跡検出器で運動量分解能 $1\text{MeV}/c$ よりも良い精度を目指す



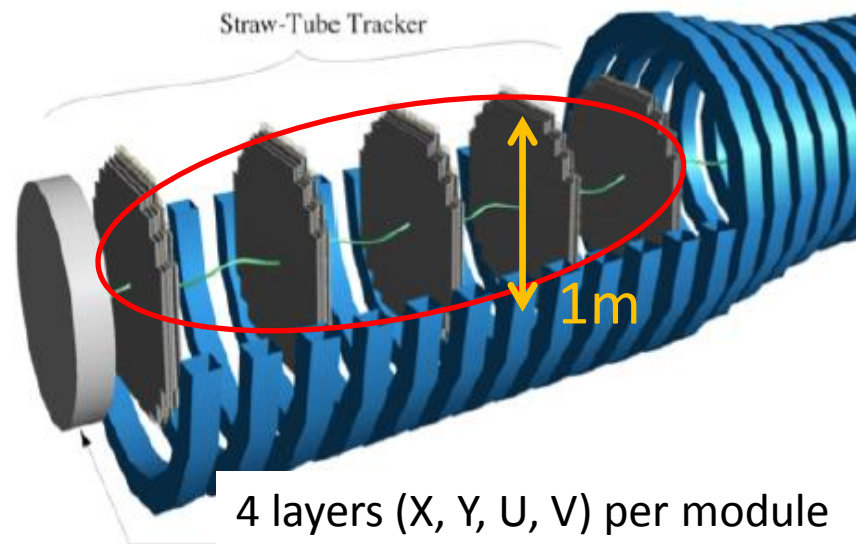
対策の一つとして

- 多重散乱効果を減らす(真空中実験、低物質検出器)

ストローチューブ(ドリフトチェンバー)を使用  
(物質質量が小さく、真空中でも使用可能)

ストロー飛跡検出器の主な仕様

ストローチューブの直径	5mm
ストローチューブの厚さ	25 $\mu\text{m}$
チャンネル数	4160ch
位置分解能	100~200 $\mu\text{m}$
ドリフト速度( $\text{Ar}/\text{C}_2\text{H}_6$ )	4.8cm/ $\mu\text{sec}$
想定最低電荷量	16fC



ストロー飛跡検出器に適した読み出し回路を製作する

- 高計数率計測 → パイルアップの処理
- チャンネル数の多さ  
▪ 4000ch以上 → 真空フィードスルーの数の最少化(最低でも3桁台)
- 位置分解能  
▪ 100~200 $\mu$ m → 位置分解能を制限しない  
時間分解能として2nsec
- 最低電荷量  
▪ 16fC → 電荷増幅
- ガスマニホールド内での動作 → 熱を抑えるために  
低消費電力  
(240~480mW/ch)

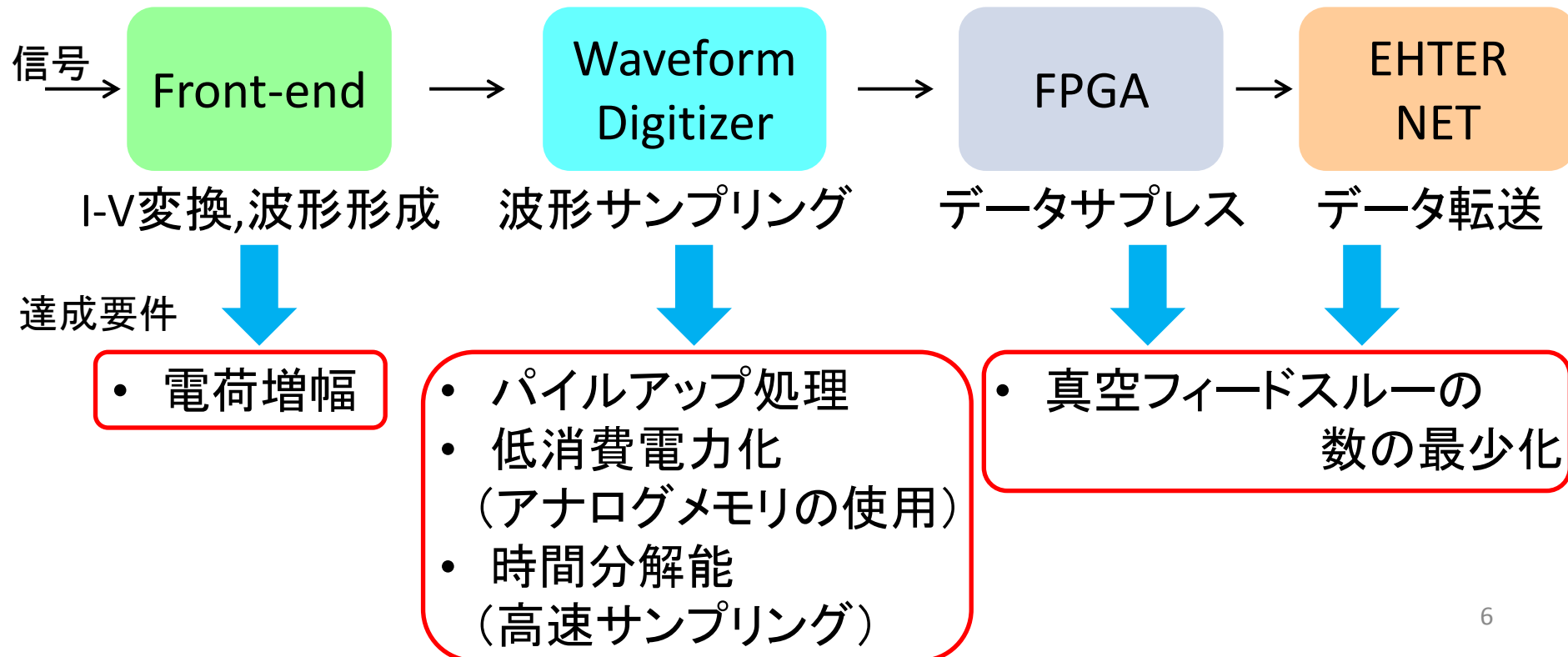
# ROESTI (Read-Out Electronics for Straw Tube Instrument)

ストロートラッカーの読み出し回路として

Waveform Digitizer (波形サンプリング) を採用

- 波形のオフライン解析でパイルアップ事象を識別し  
バックグラウンドを除去する

全体ブロック図



# ROESTI プロトタイプ

## プロトタイプの仕様

Front-end: ASD

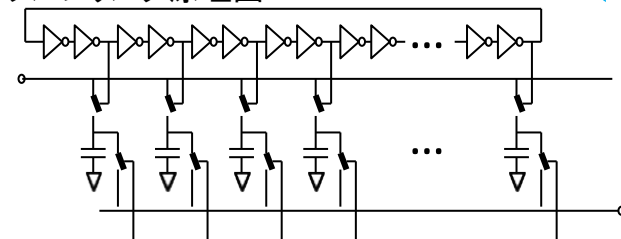
(Belle実験用に開発)

- 1pC → 1.1V
- 8ch/1chip

アナログメモリ(波形のサンプリング): DRS4

- 1024個のスイッチキャパシタが並列接続
- 700MGPS~5GSPSのサンプリングスピード
- 8ch/1chip

サンプリング原理図



ストローからの  
の信号

16ch読み出し/board

ADC (AD9222)

- 分解能12bit
- 8ch/1chip

FPGA

- Spartan-6  
(LX100-2fgg676)

Ether Net

- 1G bit/sec
- SiTCP

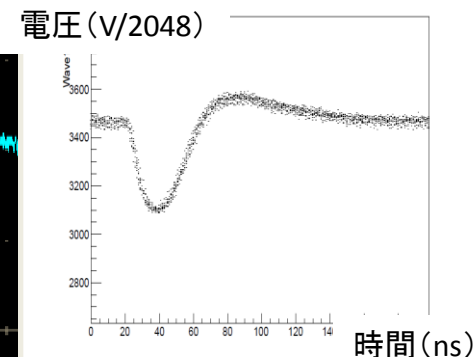
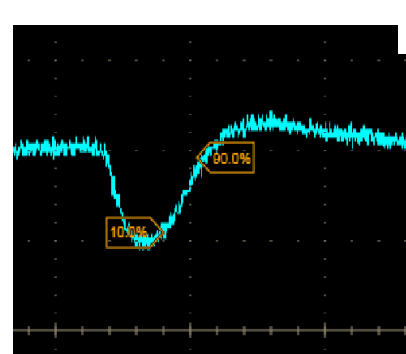
パソコンへ

今回は製作したプロトタイプを使って、アナログメモリによる波形サンプリングのスキームの評価を行った

## • 波形測定

左図: ASDからのアウトプット  
(アナログメモリに実際に  
入力されている信号)

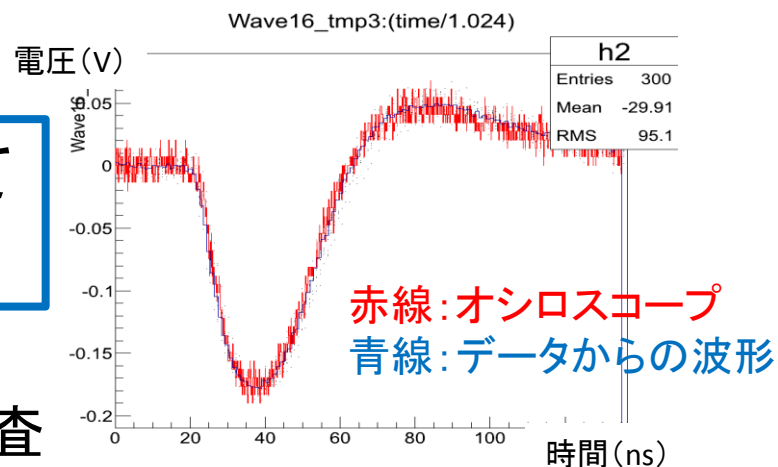
右図: 転送されたデータからの波形



2つの波形の重ね合わせ

• 定性的に波形が正しく取り込まれていることを確認

• オーバーシュート付近等で最大10mV  
程度のずれも見て取れる → 今後詳しく調査



2つの波形の重ね合わせ

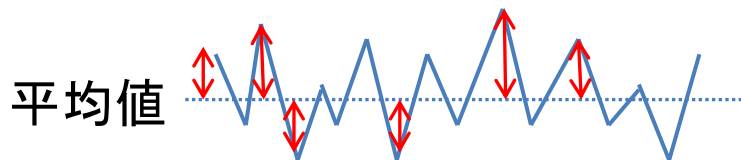


## ノイズの評価

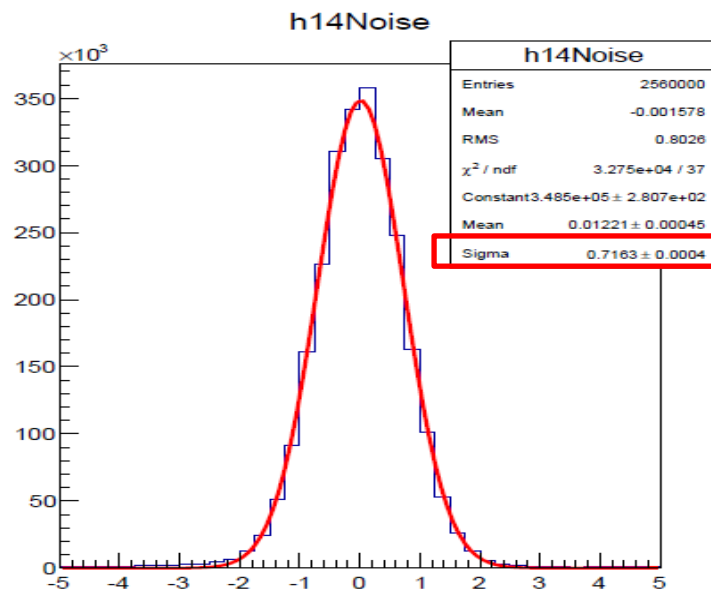
信号を入れていないときのベースラインの波形を取得し、ノイズについて評価した

### ノイズの定義

ベースライン波形の一例



- ・ベースライン波形の平均値からの各点での差をヒストグラムに詰める
- ・ヒストグラムのシグマをノイズとする



ノイズ: 0.72mV mV

想定最低電荷16fCに対してS/N比が22

現状で数chしか評価できていない → 今後調査が必要

- 評価のまとめ・今後の検討

今回確認できたこと

- 波形サンプリングを組み合わせたプロトタイプボードの動作

読み出し回路の仕様要求	現状の進行状況
• パイルアップ処理	• 波形サンプリングの定性的な確認
• 真空フィードスルーの数の最少化	• 1枚のボードで16ch読み出し 4160->260に削減できる見込み
• 時間分解能	• サンプリングスピード: 1GSPS
• 電荷増幅	• S/N比は確認
• 消費電力	• 現状で700mV/ch

- 評価のまとめ・今後の検討

- 今後の課題として
  - ・消費電力
  - ・電荷増幅のゲイン
  - ・時間分解能

については、実験に最適化されるように次のプロトタイプの仕様を検討していく必要がある

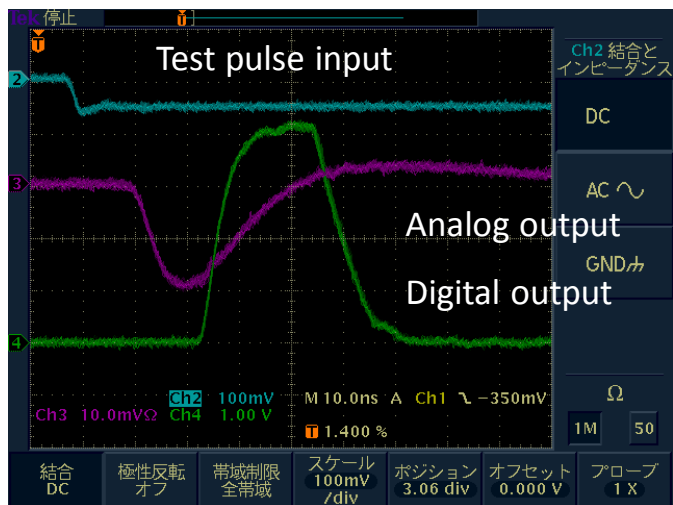
- 同時に
    - ・波形の取り込みの定量的な評価
    - ・データ転送レートの確認
    - ・ノイズのさらに詳細な評価
- 等の評価も進めていく必要がある

- $\mu$ -e転換現象の探索により標準理論を超える物理の検証を目指す
- COMET実験は $\mu$ -e転換現象を $10^{-16}$ の感度で探索する
- 飛跡検出器用の読み出し回路ROESTIのプロトタイプを製作し、評価を行った
- 波形サンプリングを組み合わせたプロトタイプの動作を確認することができた(さらに詳しい評価も必要)
- 今回の評価をもとに次のプロトタイプの仕様について検討していく

End

## • 実装チップの詳細1

ASDの実測値およびオシロスコープ図  
 (2012春季物理学会 26pFB-9  
 ドリフトチェンバー用ASDチップ開発と  
 その性能 島崎昇一 より引用)



parameter	Specification
Gain (Analog output)	-1V/pC
Gain (Comparator input)	-15V/pC
Peaking time	8nsec
Max drive current	8mA
Noise	4000e (20pF)
Digital output	CMOS (3.3V)
Time walk	<700psec
Digital-Analog cross talk	<<0.5%
Power consumption	34mW/ch
Process	BiCMOS 0.8um
Chip size	4.1mm × 4.1mm
Number of ch	8

## • 実装チップの詳細2

### DRS4 (Domino Ring Sampler)

パラメーター	仕様
サンプリング スピード	700MSPS~5GSPS
帯域	950MHz
ノイズ	0.35mV (オフセット補正後)
消費電力	17.5mW/ch (2GSPS)
ゲイン	0.982~0.988V/V
読み出しスピード	10~40MHz
レンジ	0.1~1.5V (1V p-p)
サイズ	9mm × 9mm

PSI DRS4\_rev09

9 Channel, 5 GSPS Switched Capacitor Array  
より引用

### ADC (AD9222-65)

パラメーター	仕様
クロック	10~65MHz
アナログ帯域	325MHz
S/N比	70dB (Nyquist)
消費電力	114mW/ch (65MHz)
分解能	12bit
読み出しスピード	10~40MHz
レンジ	2V p-p
サイズ	9mm × 9mm

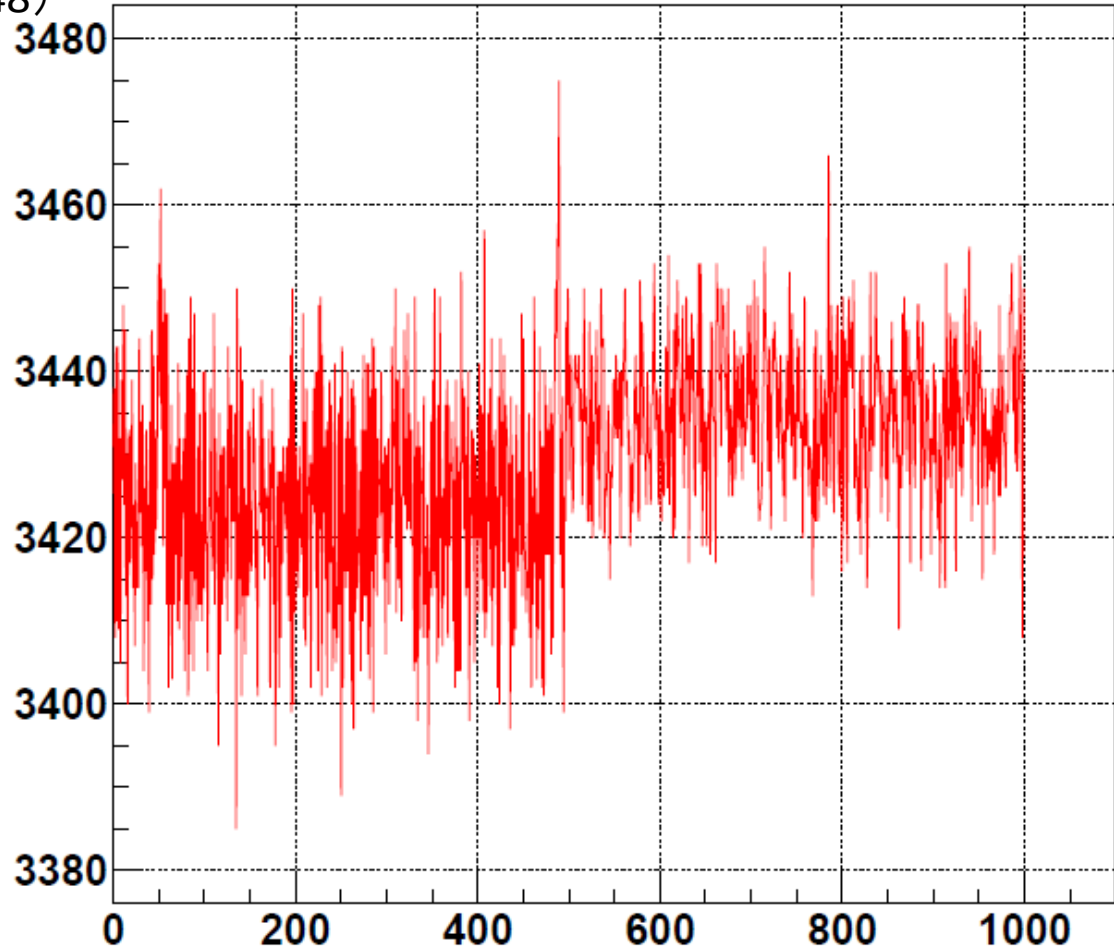
ANALOG DEVICES

Octal, 12-Bit, 40/50/65 MSPS Serial LVDS  
1.8V A/D Converter より引用

# ノイズ

Graph

電圧 (V/2048)



ベースラインの波形の一例

時間 (ns)



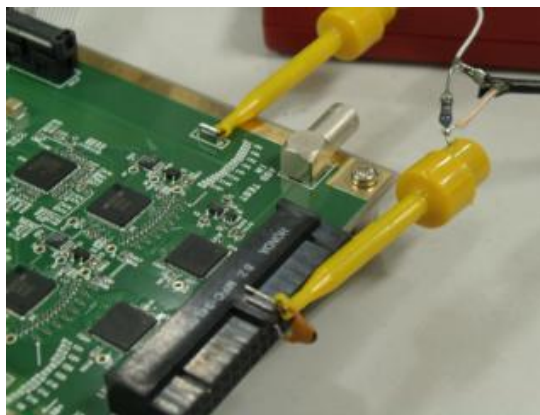
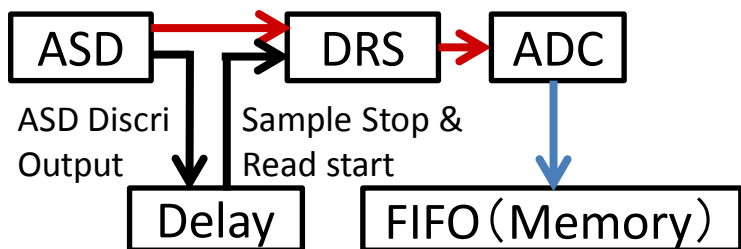
## 測定方法

サンプリングスピード: 1.024GSPS

## ロジックダイアグラム

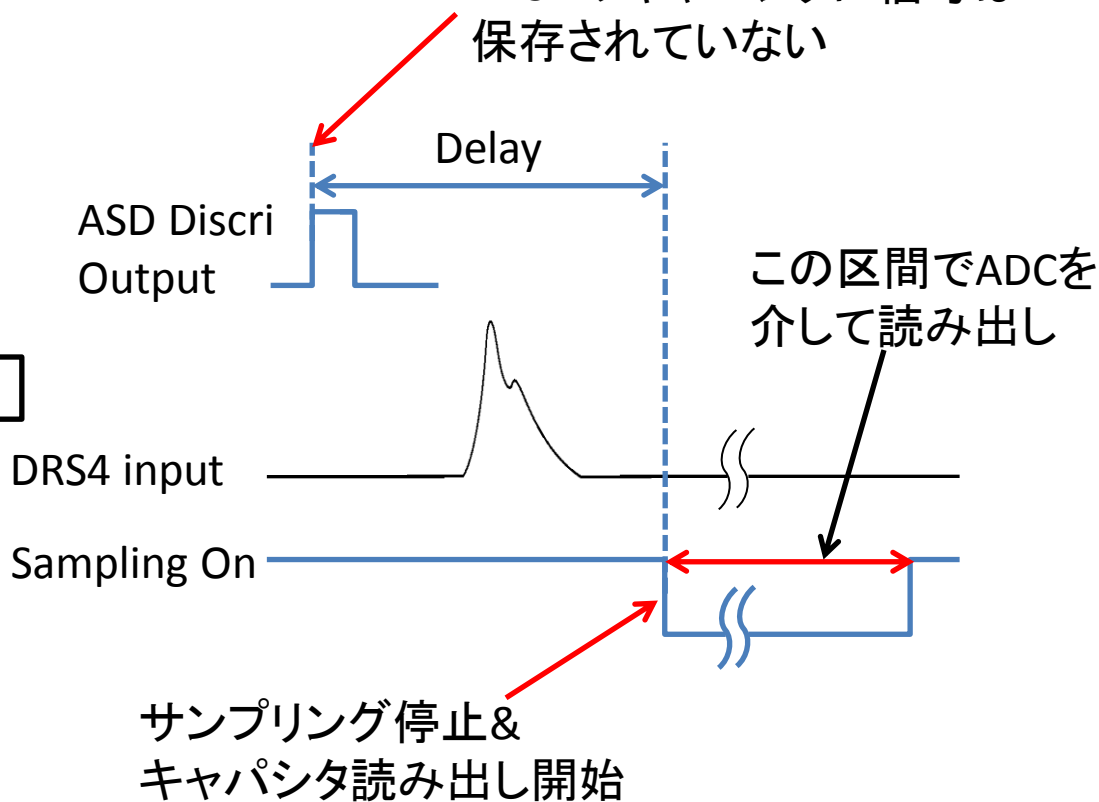
Analog Signal Output

Digital Signal Output



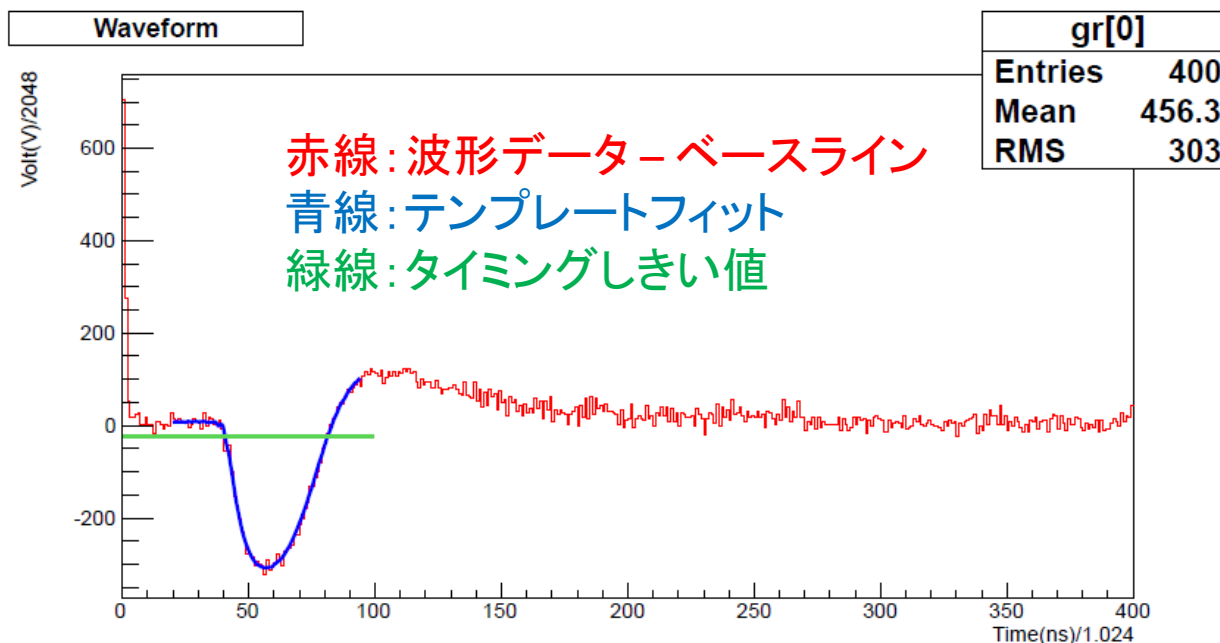
## データ取得の動作

このタイミングではまだ  
DRS4のキャパシタに信号は  
保存されていない



## フィッティング・解析方法

1. 測定した波形の平均値を求める 波形テンプレートの作成
2. 波形テンプレートで実際の測定された波形をフィッティング
3. ピーク位置や面積、タイミングなどをフィッティング結果から求めることができる



# 1GSPSにおけるチップ比較

	ADC12D500RF (national semiconductor)	ADC081000 (national semiconductor)	DRS4+AD9222 (PSI, Analog Devices)
分解能 (bit)	12	8	12
消費電力 (mW/ch)	2020	1450	130
サイズ	27mm × 27mm	20mm × 20mm	9mm × 9mm (DRS4) 9mm × 9mm (ADC)
チャンネル/チップ	1	1	8

MEG実験で実際にDRSを使用したモジュールの  
消費電力: 340mW → 使われていない素子の影響が大きい



開発者によるとDRS4のサンプリングのみの使用に絞ると  
消費電力は50mW程度まで落とせる模様