

# COMET実験用ストローチューブトラッカー 読み出しエレクトロニクス (ROESTI) の 開発状況 (2)

大阪大学大学院理学研究科 林達也

青木正治、久野良孝

KEK Open-It 池野正弘、内田智久、田中真伸

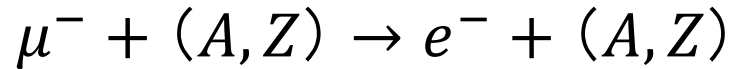
KEK素核研 西口創、三原智、吉村浩司

日本物理学会2013年春季大会@広島大学

- COMET実験概要
  - ストロー飛跡検出器
- ROESTIについて
- プロトタイプ評価
  - ゲイン
  - ノイズ
  - 時間分解能
- まとめ

# COMET (COherent Muon to Electron Transition) 実験概要

## $\mu$ -e転換現象



標準理論

観測不可能: 分岐比  $< 10^{-54}$

標準理論を超える理論

(超対称性大統一理論など)

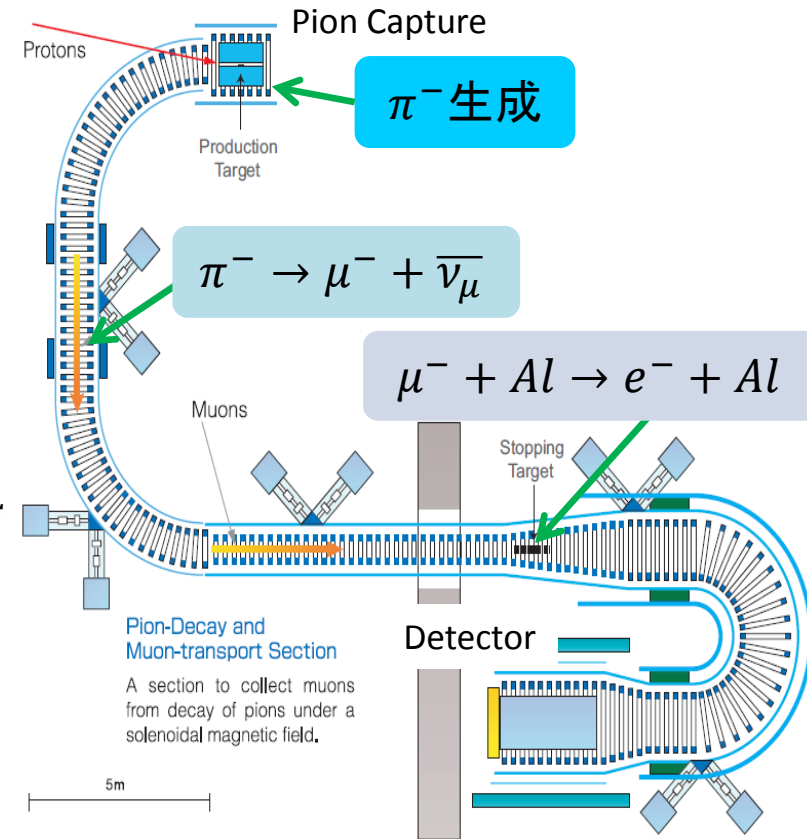
観測可能と予測: 分岐比  $\sim 10^{-14}$

$\mu$ -e転換現象が見つければ  
新しい物理につながる

## COMET実験: $\mu$ -e転換現象の探索

- $\mu$ -e転換由来の105 MeV/c付近の電子のみを検出
- Phase-1で $10^{-14}$ 、Phase-2で $10^{-16}$ より良い感度を目指す
  - 現在の上限値:  $\text{Br}(\mu^- + Au \rightarrow e^- + Au) < 7 \times 10^{-13}$

COMET実験 (Phase-2) 装置レイアウト図



J-PARC ハドロンホールにて  
実験予定

# ストロー飛跡検出器

- 飛跡検出器で運動量分解能1 MeV/c以下を目指す



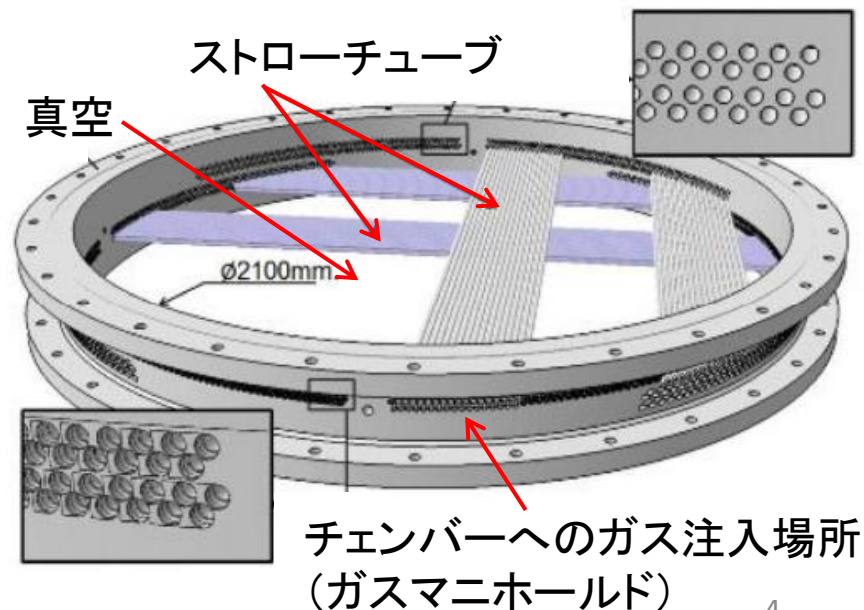
対策の1つとして

- 多重散乱効果を減らす(真空中実験、低物質検出器)

ストローチューブ(ドリフトチェンバー)を使った検出器を利用  
(物質質量が小さく、真空中でも使用可能)

## ストロー飛跡検出器の主な仕様

ストローチューブの直径	5 mm
ストローチューブの厚さ	25 $\mu\text{m}$
チャンネル数	4160ch以上
位置分解能	100~200 $\mu\text{m}$
ドリフト速度 ( $\text{Ar}/\text{C}_2\text{H}_6$ )	4.8 cm/ $\mu\text{sec}$
想定平均電荷量	-480 fC
想定最小電荷量	-16 fC



# ストロー飛跡検出器

- 飛跡検出器で運動量分解能1 MeV/c以下を目指す



対策の1つとして

- 多重散乱効果を減らす(真空中実験、低物質検出器)

ストローチューブ(ドリフトチェンバー)を使った検出器を利用

ストロー飛跡検出器の信号を読み出すのに  
適したフロンドエンド回路を新しく開発する必要がある

ストローチューブの厚さ	25 $\mu\text{m}$
チャンネル数	4160ch以上
位置分解能	100~200 $\mu\text{m}$
ドリフト速度 ( $\text{Ar}/\text{C}_2\text{H}_6$ )	4.8 cm/ $\mu\text{sec}$
想定平均電荷量	-480 fC
想定最小電荷量	-16 fC



# ROESTI (Read-Out Electronics for Straw Tube Instrument)

ストロー飛跡検出器の読み出し回路 (ROESTI) として

**Waveform Digitizer (波形サンプリング)** を採用

- 波形のオフライン解析でパイルアップ事象を識別する
- 高速サンプリングで位置分解能を制限しない時間分解能を達成

回路要求

電荷増幅

- パイルアップ処理
- 時間分解能 (高速サンプリング)
- 低消費電力化 (アナログメモリの使用)

真空フィードスルーの数の低減

ブロック図



# ROESTI (Read-Out Electronics for Straw Tube Instrument)

ストロートラッカーの読み出し回路 (ROESTI) として

Waveform Digitizer (波形サンプリング) を採用

## 本研究の目的

- 実験要求を満たすフロントエンド回路 (ROESTI) のプロトタイプを設計し、その性能を評価する
  - 本研究での評価項目
    - ✓ 最低電荷に対するS/N比評価 (目標:  $\geq 8$ )
    - ✓ 時間分解能 (目標:  $\sim 2$  nsec)

ブロック図



# ROESTI プロトタイプ

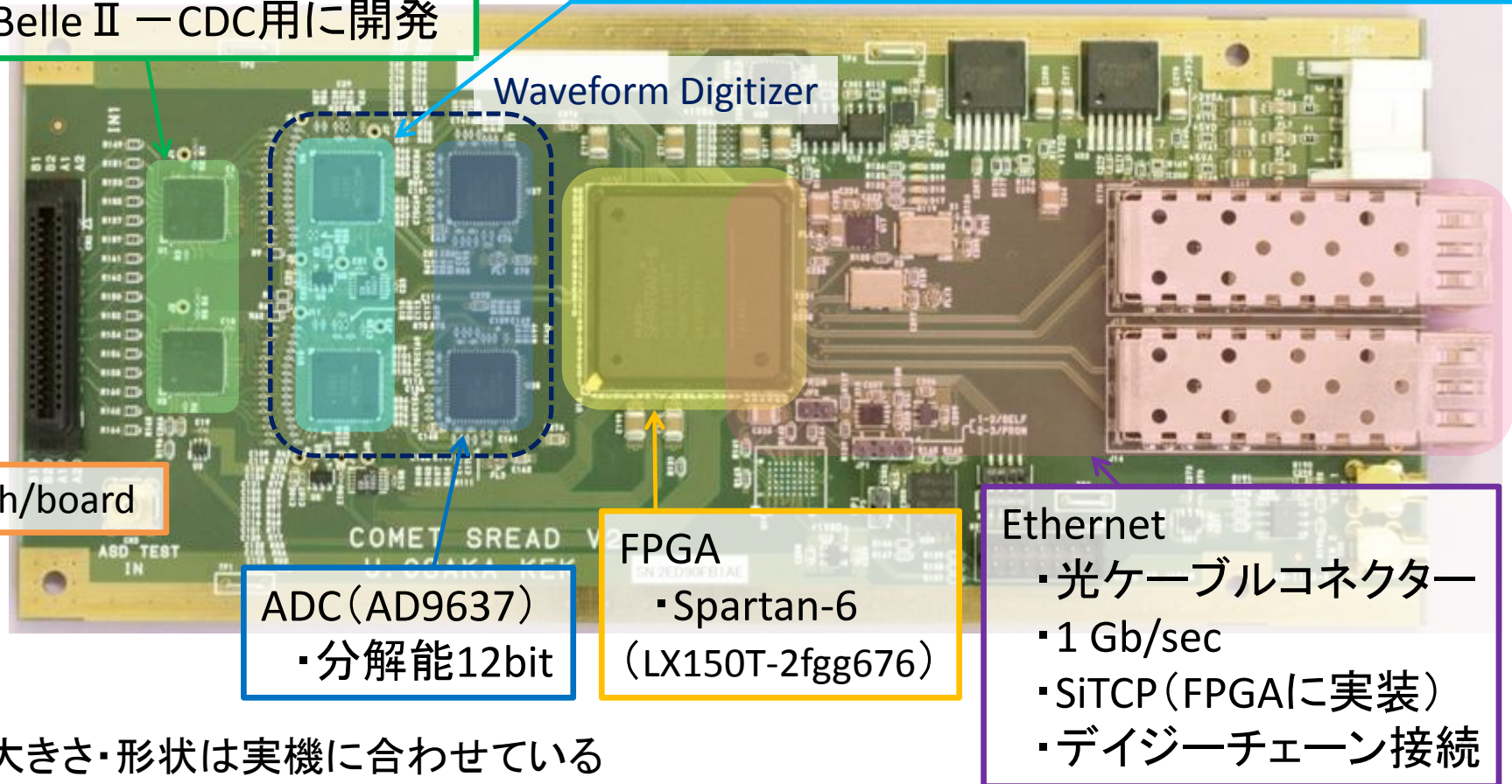
## プロトタイプ仕様

Front-end: ASD  
(Amp Shape Discriminator)

- 1 pC → 1.0 V
- Belle II - CDC用に開発

アナログメモリ(波形のサンプリング): DRS4

- 1024個のスイッチドキャパシタが並列に接続
- 700 MSPS ~ 5 GSPSのサンプリングスピード
- PSIで開発



16ch/board

Waveform Digitizer

ADC (AD9637)  
▪ 分解能12bit

FPGA  
▪ Spartan-6  
(LX150T-2fgg676)

Ethernet

- 光ケーブルコネクタ
- 1 Gb/sec
- SiTCP (FPGAに実装)
- デイジーチェーン接続

※大きさ・形状は実機に合わせている



## 評価項目

- ゲイン評価
- ノイズ評価
  - S/N比評価
- 時間分解能評価
  - 時間差測定の課題



# プロトタイプ評価

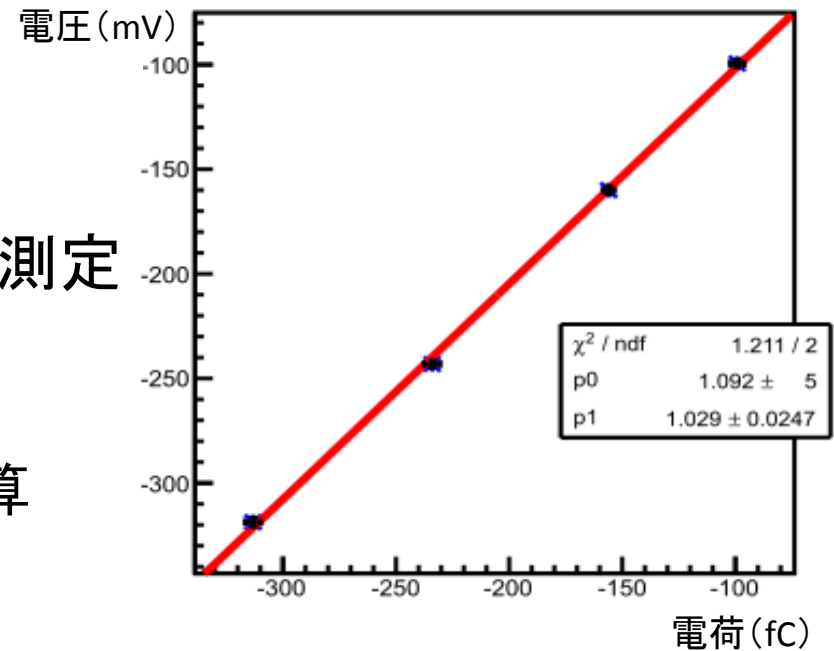
## ゲイン

- 与える電荷を変化させ、ゲインを測定
- 傾き:  $1.03 \pm 0.02$  mV/fC
- 傾きの理論値:  $0.98 \pm 0.03$  mV/fC
  - ASD, DRS4, ADCの仕様値から計算
- 理論値とほとんど一致

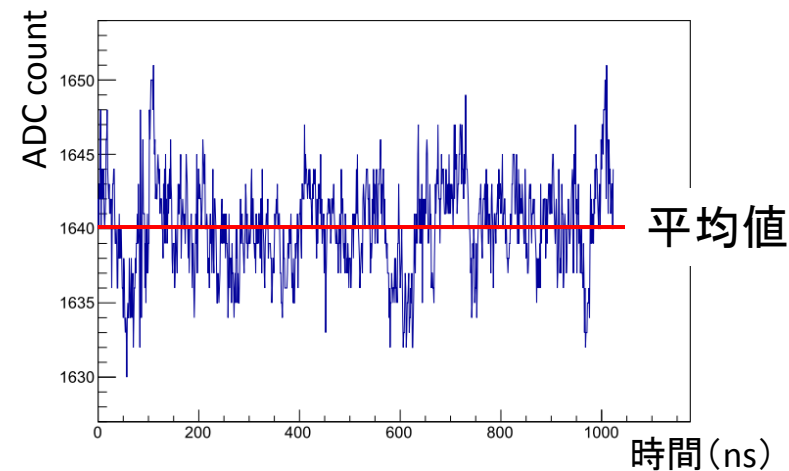
## ノイズ

- 信号が無い状態でベースラインのサンプリング毎の揺らぎを測定
- 測定結果: 0.77 mV (ch1)
- 実験からのノイズ要求値は2 mV (2 fC相当)
- 測定結果は要求値を満たす

電荷 vs 電圧プロット図 (ch1)



ノイズ波形の一例 (ch1)



# プロトタイプ評価

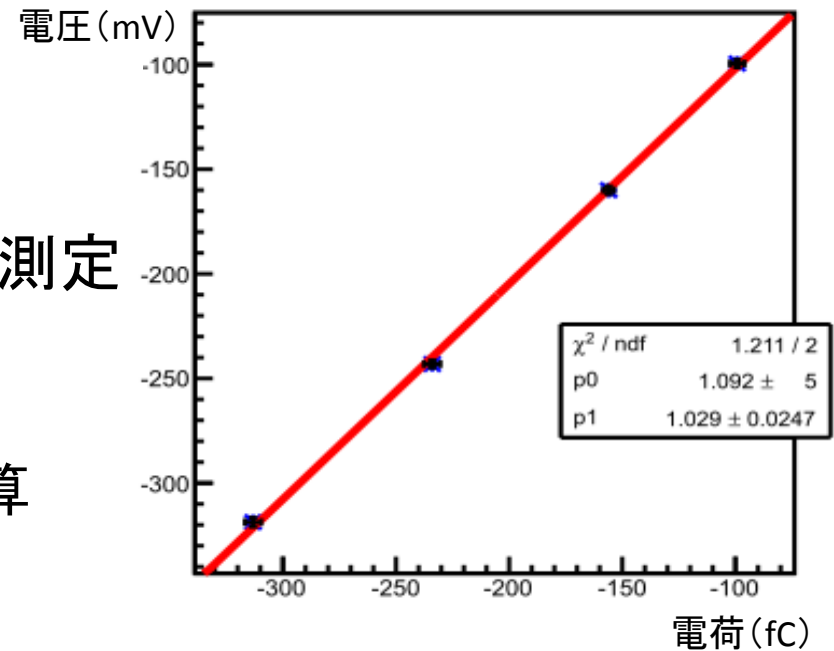
## ゲイン

- 与える電荷を変化させ、ゲインを測定
- 傾き:  $1.03 \pm 0.02$  mV/fC
- 傾きの理論値:  $0.98 \pm 0.03$  mV/fC
  - ASD, DRS4, ADCの仕様値から計算
- 理論値とほとんど一致

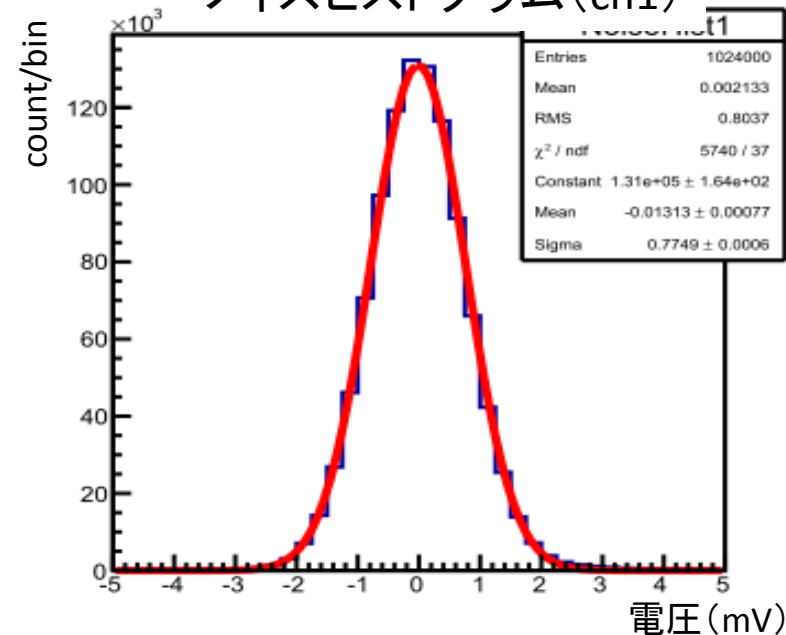
## ノイズ

- 信号が無い状態でベースラインのサンプリング毎の揺らぎを測定
- 測定結果: 0.77 mV (ch1)
- 実験からのノイズ要求値は2 mV (2 fC相当)
- 測定結果は要求値を満たす

電荷 vs 電圧プロット図 (ch1)



ノイズヒストグラム (ch1)



## S/N比

- 得られたノイズとゲイン関数より-16 fC時のS/N比を計算

$$\text{S/N比} = \left| \frac{-16 \text{ fC時の想定電圧値}}{\text{ノイズの電圧値}} \right|$$

チャンネル	S/N比	最小S/N比	チャンネル	S/N比	最小S/N比
ch1	20.0±6.5	13.5	ch10	22.2±5.6	16.6
ch3	22.4±5.5	16.9	ch11	20.7±5.7	15.0
ch4	23.4±6.5	16.9	ch12	21.7±5.3	16.4
ch5	21.4±5.7	15.7	ch13	23.0±6.0	17.0
ch6	23.1±5.5	17.6	ch14	21.3±5.2	16.1
ch7	26.8±5.1	21.7	ch15	21.1±5.1	16.0
ch8	22.0±5.3	16.7	ch16	22.3±5.1	17.2

- 全てのチャンネルで最小S/N比が8以上と要求を満たす

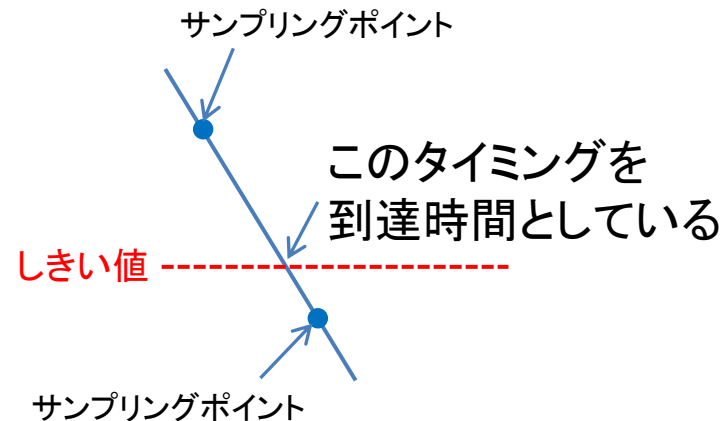
## 評価項目

- ゲイン評価
- ノイズ評価
  - S/N比評価
- 時間分解能評価
  - 時間差測定 of 課題

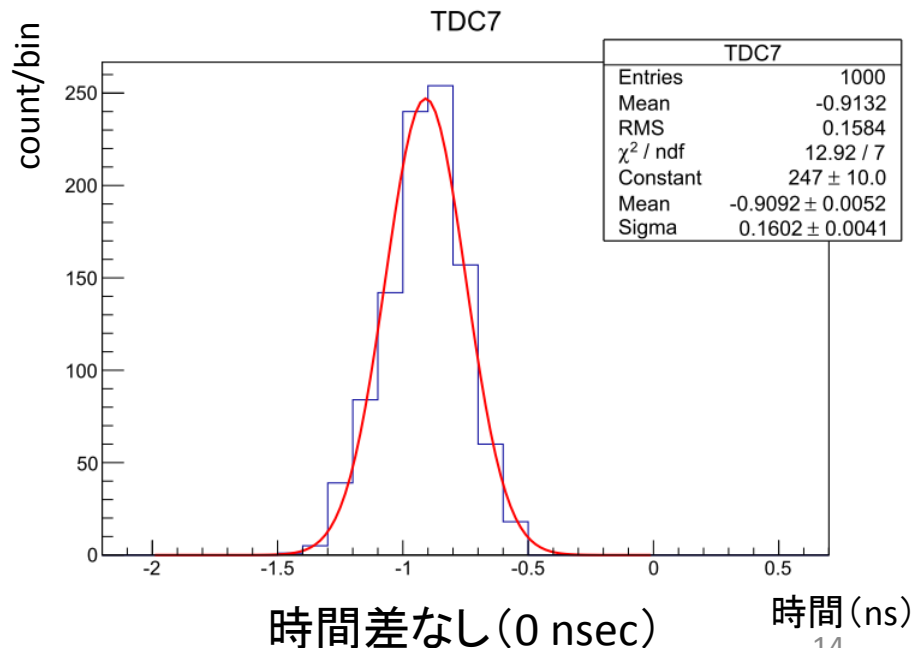


## 時間分解能

- ch1とch7にタイミングをずらして信号を入力、時間差を測定した
- 時間決定方法:しきい値を超えたタイミング(今回は-100 mV)
- サンプリングスピードは約1 GSPS



- 時間差が0 nsecの場合
  - ガウス分布でフィット
  - 時間分解能(標準偏差)は0.16 nsec
- 要求値を十分に満たす

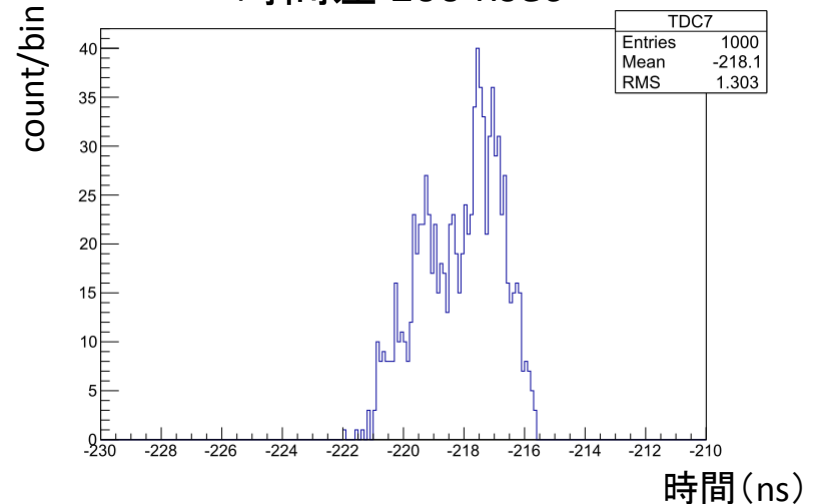


# プロトタイプ評価

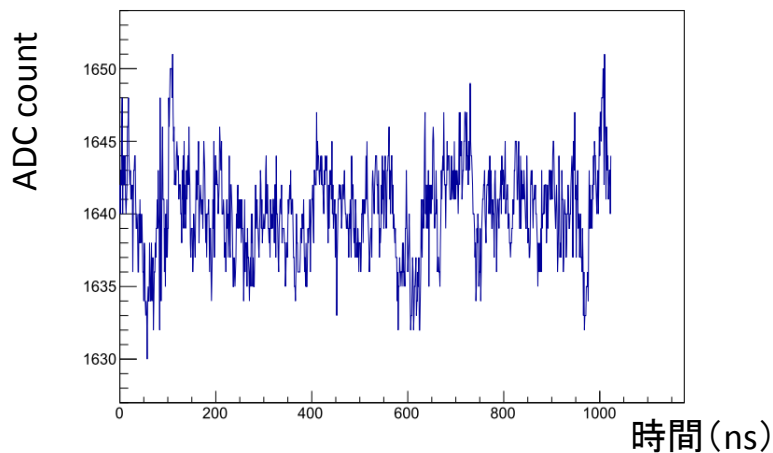
## 時間差測定の課題

- 時間差を広げると、ダブルピークやテールが発生した
- RMSは要求値より小さい
- 原因の一つとして考えているのがベースラインの変動
- DRS4は読み出しモードが二つある (Full Mode, ROI Mode)

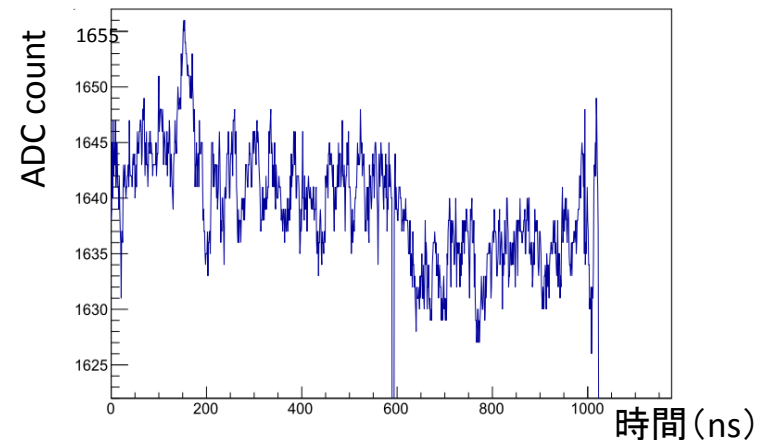
時間差 200 nsec



ベースライン(Full)



ベースライン(ROI)

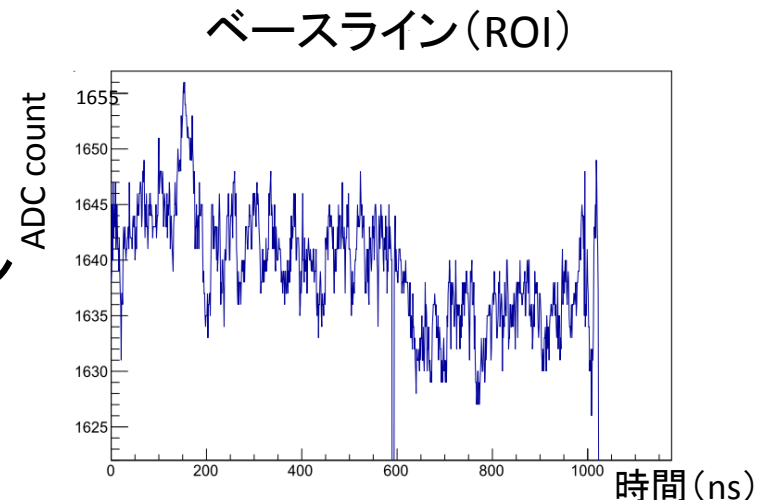
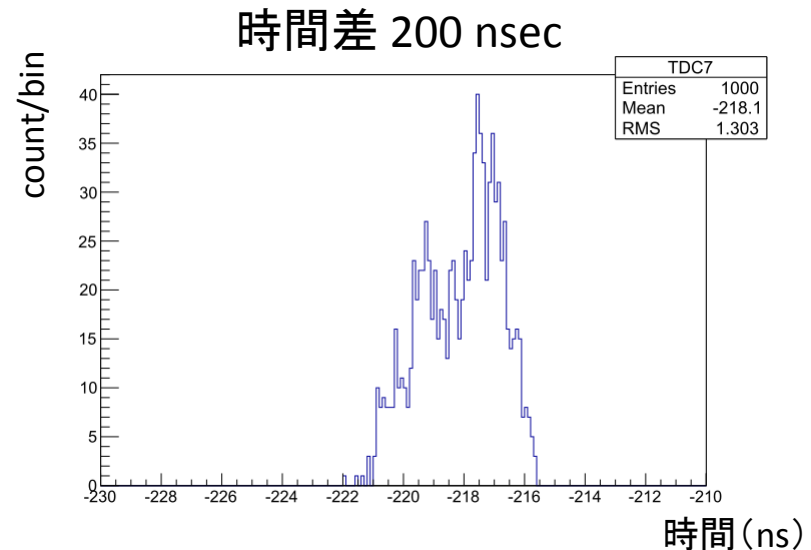


二つの読み出しモードで差異が生じている

# プロトタイプ評価

## 時間差測定の課題

- 時間差を広げると、ダブルピークやテールが発生した
- RMSは要求値より小さい
- 原因の一つとして考えているのがベースラインの変動
- DRS4は読み出しモードが二つある (Full Mode, ROI Mode)
- 時間差測定はROI Modeを使用
- 波形フィッティングでベースラインの補正をかければ改善は可能





- COMET実験で用いる飛跡検出器用のフロントエンド回路ROESTIのプロトタイプを設計・製作した
- ROESTIは主に以下のような特徴を持つ
  - Waveform Digitizer、Ethernet通信、デジタイゼーション接続
- 製作したプロトタイプに対し、以下の評価を行った
  - $-16\text{fC}$ に対して計算したS/N比  $\geq 13.5$ 
    - ✓ 全てのチャンネルで8以上と要求を満たしている
  - 時間分解能:  $0\text{ nsec}$ の時間差では $0.16\text{ nsec}$ と要求を満たす
    - ✓ 時間差が大きくなるとベースライン変動の影響でテールが大きくなる(改善は可能)
- パイルアップ評価やフィードスルー数低減のための工夫、ベースライン変動の原因解明などが今後の課題となる

**Back Up**

## 開発サポート

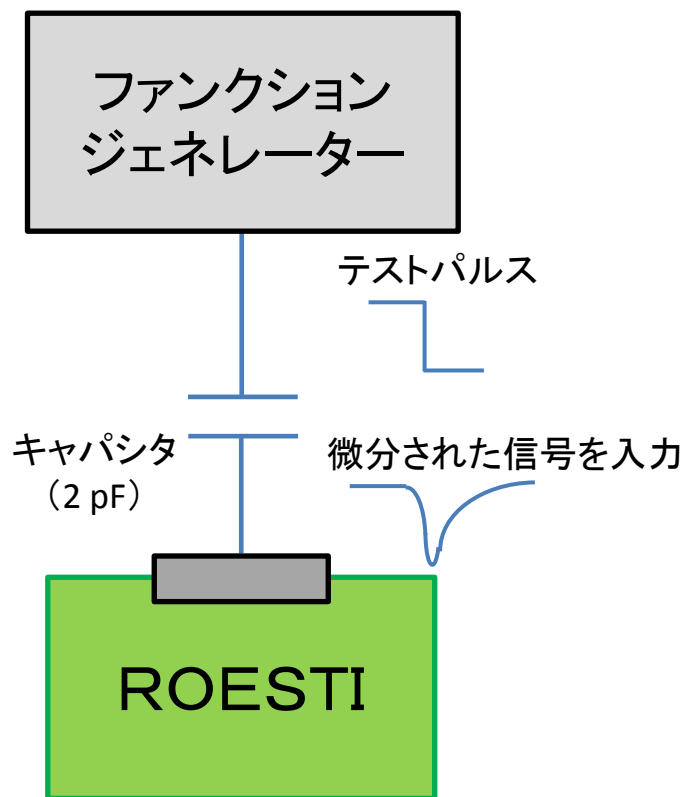
- 読み出し回路の開発にはOpen-Itという組織のサポートを受けて進めた
  - KEK(高エネルギー加速器研究機構)のエレキグループが中心
  - 初心者でも開発を進めることができる若手の会もある



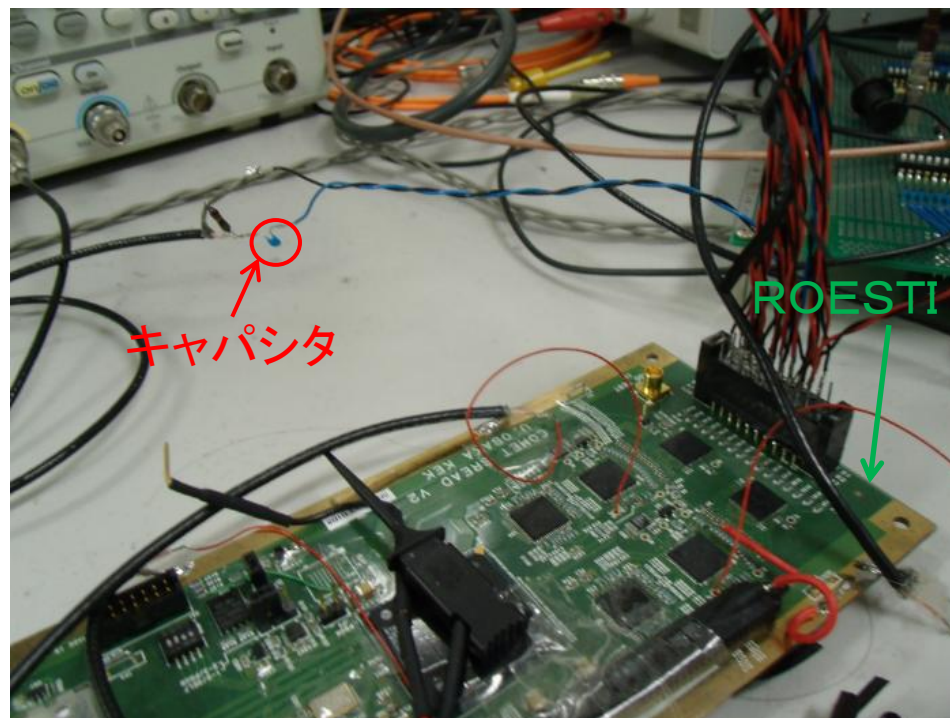
Open source consortium of Instrumentation

## 測定セットアップ

- キャパシタに矩形波を与えて生成した電荷をコネクタより入力

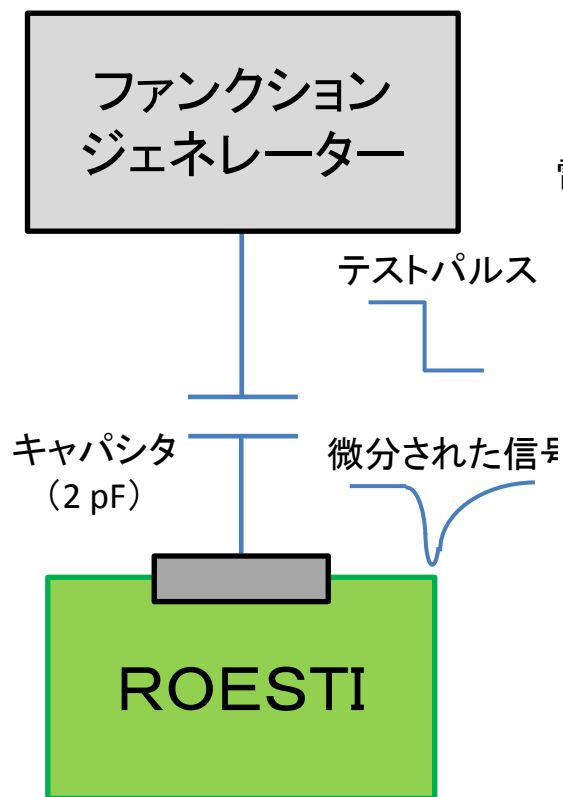


## セットアップの実際の様子

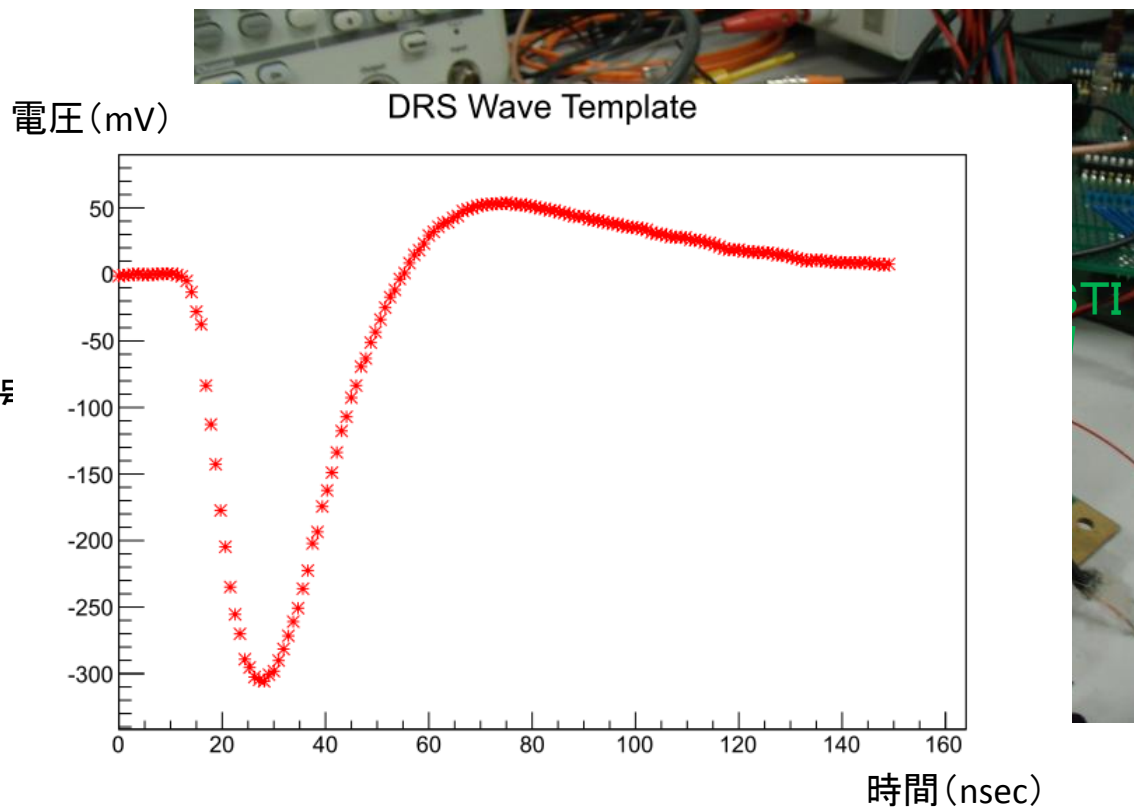


## 測定セットアップ

- キャパシタに矩形波を与えて生成した電荷をコネクタより入力



## セットアップの実際の様子



# COMET実験の工夫

## 大強度パルスビーム

ミュオン原子中のミュオンの寿命  
~1 $\mu$ sec

遅延成分のみを見ることで  
プロンプトBGを抑制

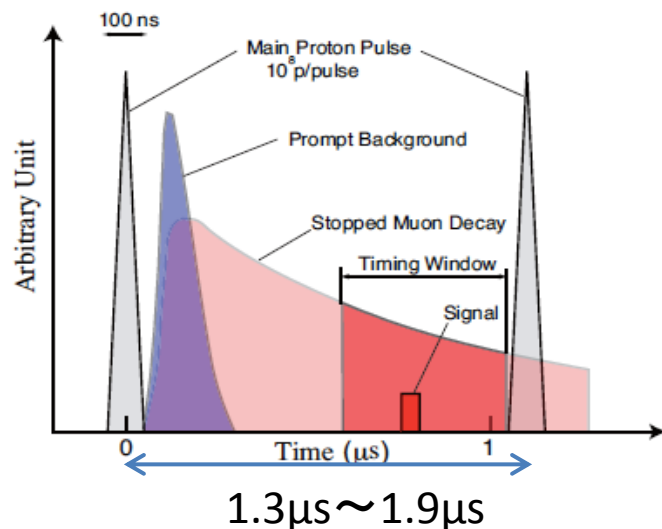
パイルアップを防ぎつつ統計を稼ぐ  
(実際パイルアップは起きてしまう)

## 検出器の工夫

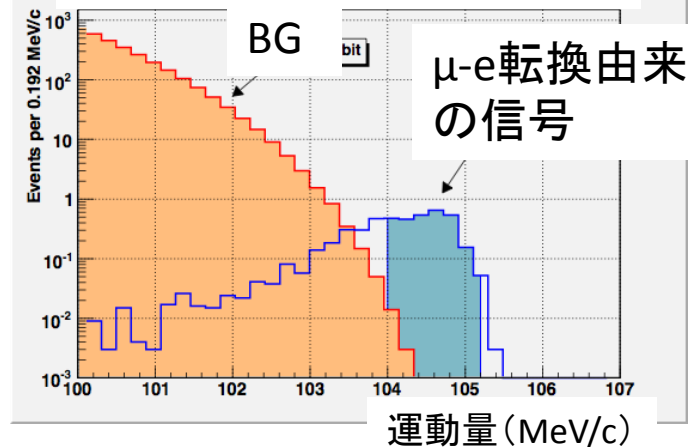
105MeV/c付近の電子を1%の  
分解能で測定

↓1つの対策として  
多重散乱の効果を減らす  
(物質量を小さくして、真空中に配置)

## ビームプロフ

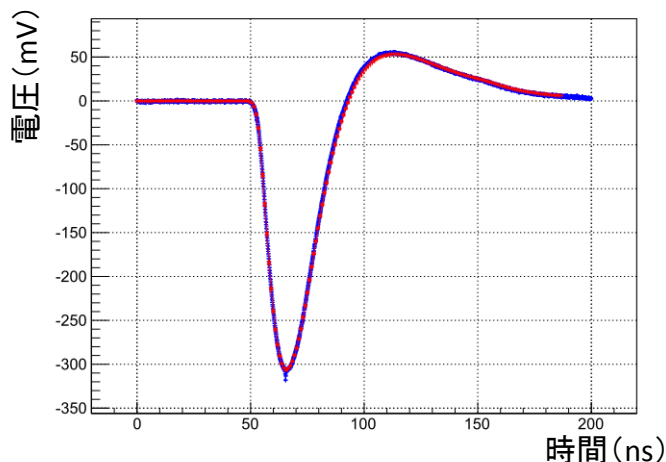


## 電子の運動量ヒストグラム

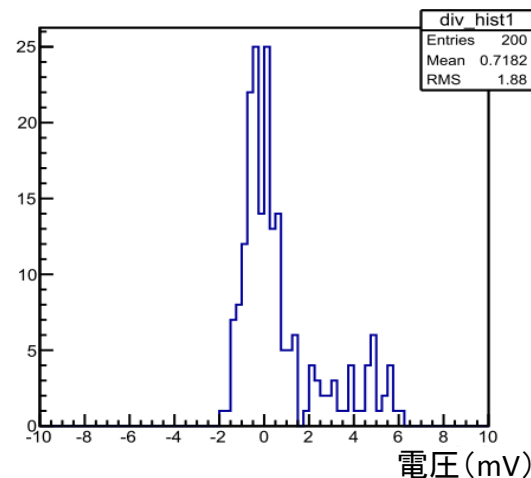


## 取得波形の形状評価

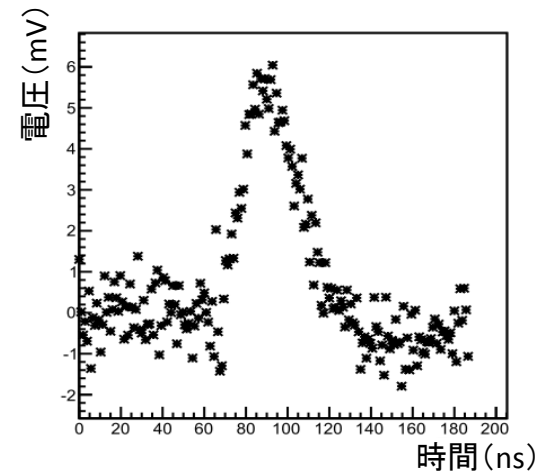
- ASDの出力波形をオシロスコープでも取得し、DRS4を介して読み出した波形と比較し、相似形であるか確認する(波高調節のみ)



青線: オシロスコープ(平均値)  
赤線: DRS4(平均値)



オシロスコープとDRS4の  
差分の分布ヒストグラム

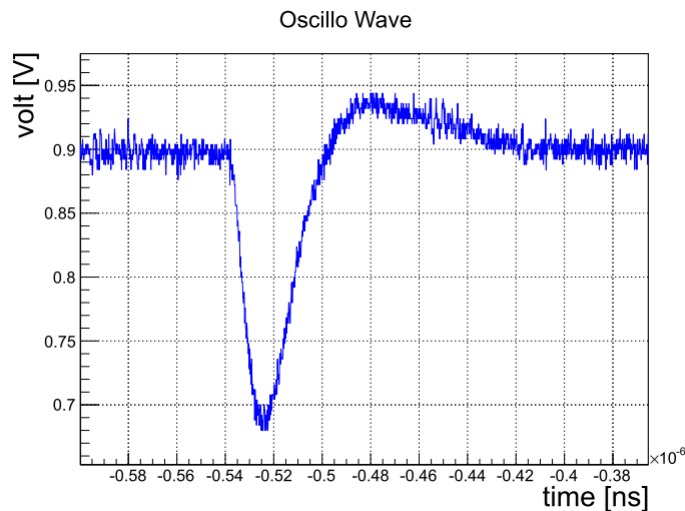


オシロスコープとDRS4の  
差分 vs 時間プロット

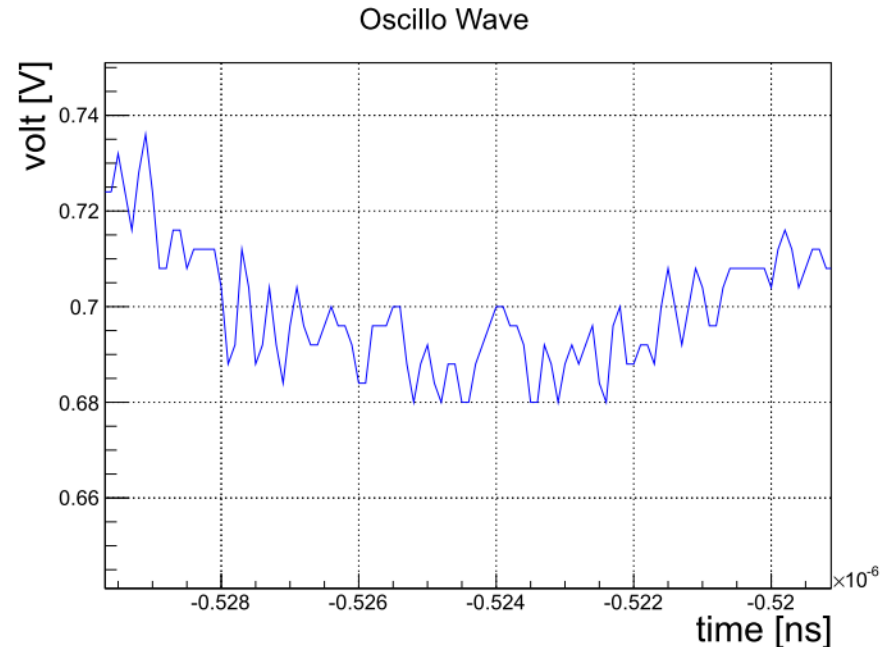
- 差分分布のRMSは1.9mV
- 差分vs時間プロット図より波形後半～オーバーシュートの差分(70~120nsec)が大きい: 2~6mV
- 立ち上がり～ピーク位置付近(50~70nsec)の差分は-1mV程度

## 解析方法

- 波形のピークを基準に100イベント分の波形を重ね合わせて平均値波形を求める



オシロ波形



ピーク部分拡大図

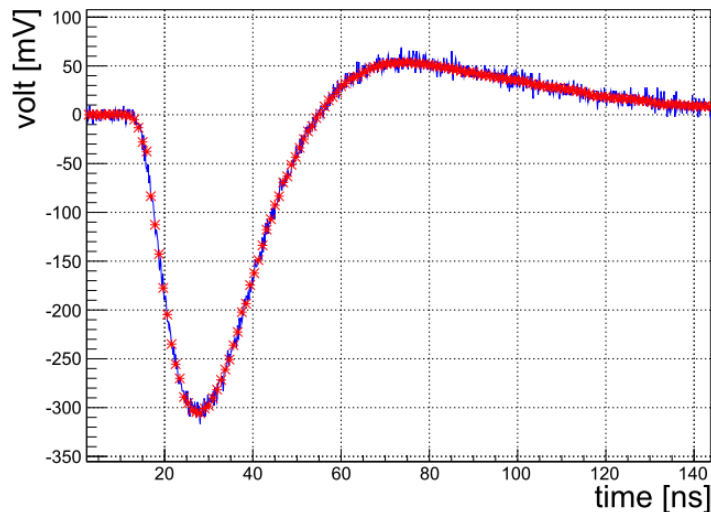
- 高周波成分のノイズも含んで取得してしまっている
  - ピーク値をとっているタイミングがいくつか存在してしまう
  - ピーク基準で平均値波形を求めるとピークがスパイクのように見える



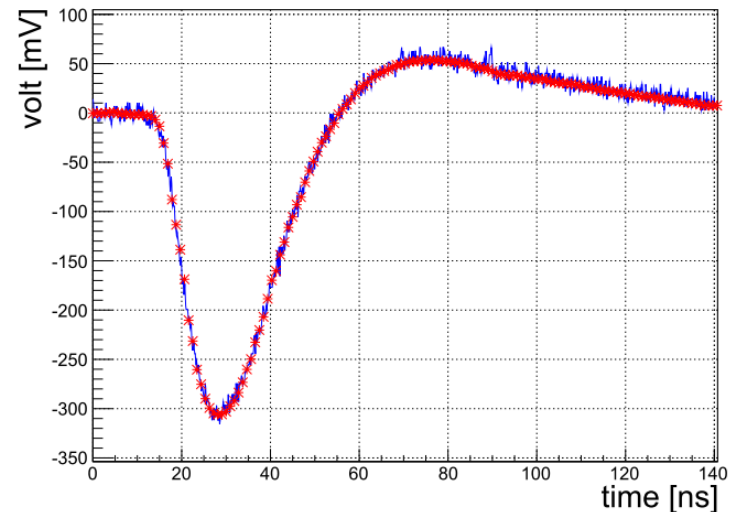
## 取得波形の形状評価

- 各イベント毎に波形を比較
- 時間方向のキャリブレーション(時間幅)も考慮に入れる

イベント1



イベント2

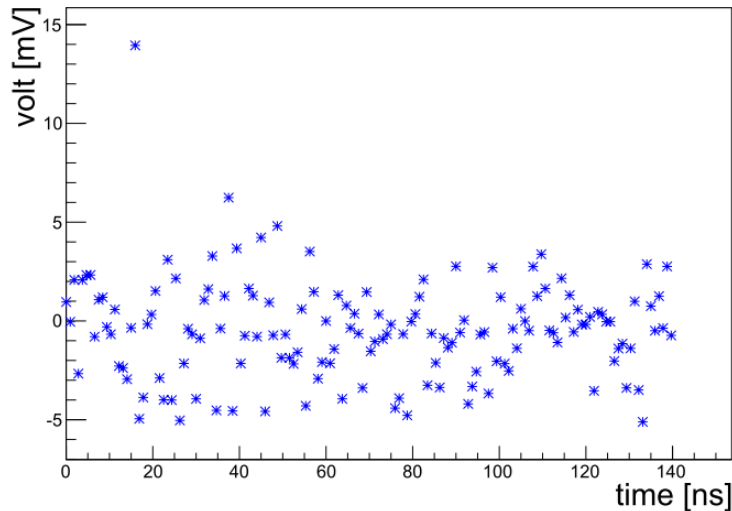


- 時間幅、波高調節のファクターは同じ
- どちらもきれいに重なっている
- 想定していたよりもオシロスコープのサンプリング幅に対して0.98倍、DRS4のサンプリング幅が短かった(要検証)

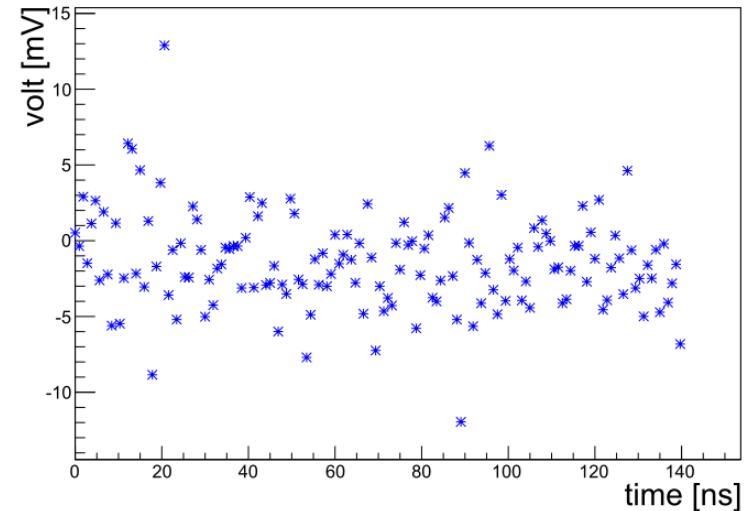
## 取得波形の形状評価

- オシロスコープとDRS4の波形の差分をとったもの

イベント1



イベント2



- ばらつきはほとんどが-5 mV~5 mVの範囲内である
  - オシロスコープのノイズ(ばらつき)が含まれている

# ノイズ(全チャンネル一覧)

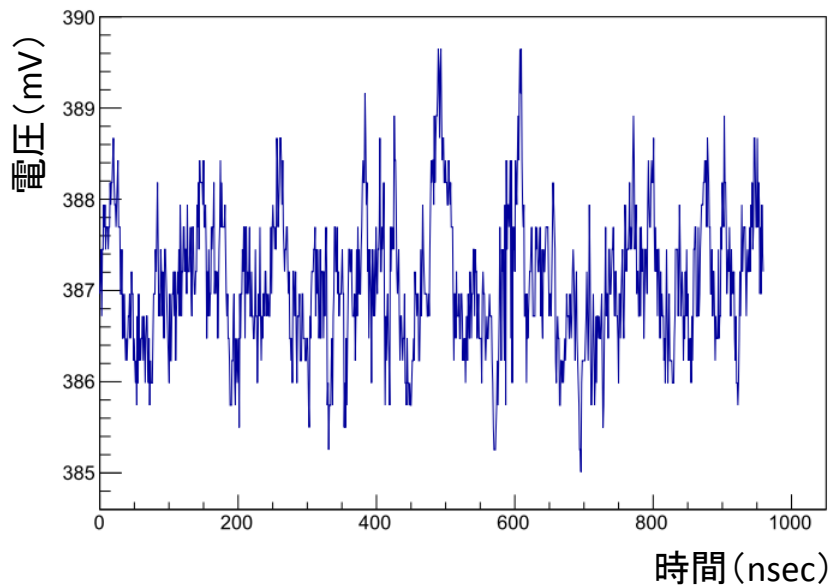
チャンネル	ノイズ(mV)	チャンネル	ノイズ(mV)
ch1	0.77±0.00	ch10	0.78±0.00
ch3	0.76±0.00	ch11	0.77±0.00
ch4	0.75±0.00	ch12	0.76±0.00
ch5	0.75±0.00	ch13	0.77±0.00
ch6	0.74±0.00	ch14	0.77±0.00
ch7	0.75±0.00	ch15	0.78±0.00
ch8	0.75±0.00	ch16	0.78±0.00

- 全チャンネル、0.74~0.78mVの範囲に収まっている
  - チャンネル毎にばらつきは特に見られない

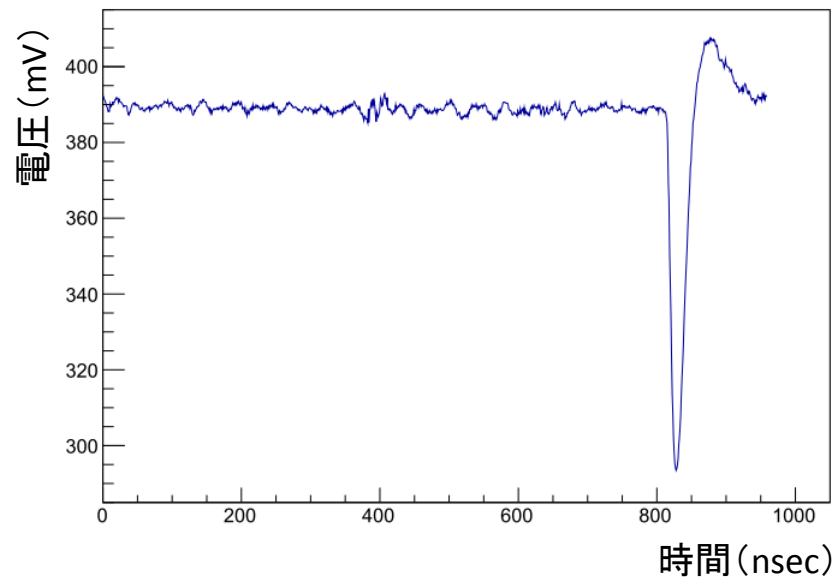
## FFT評価

- ベースライン波形と信号波形に高速フーリエ変換(FFT)を行い、周波数成分を調べる
- 調べた波形は以下の二つ

ベースライン波形

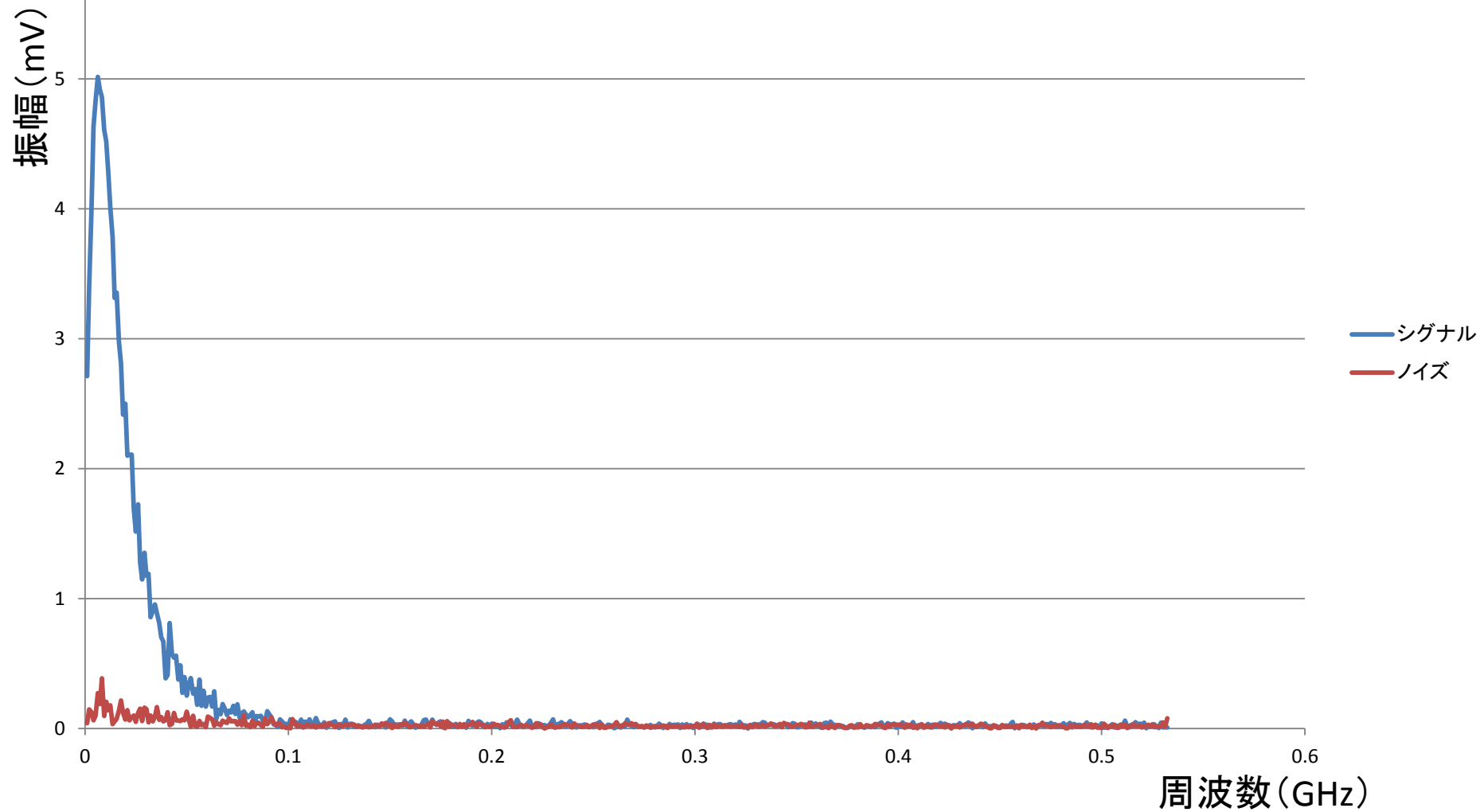


信号波形



# ノイズ評価

## FFT評価(結果)



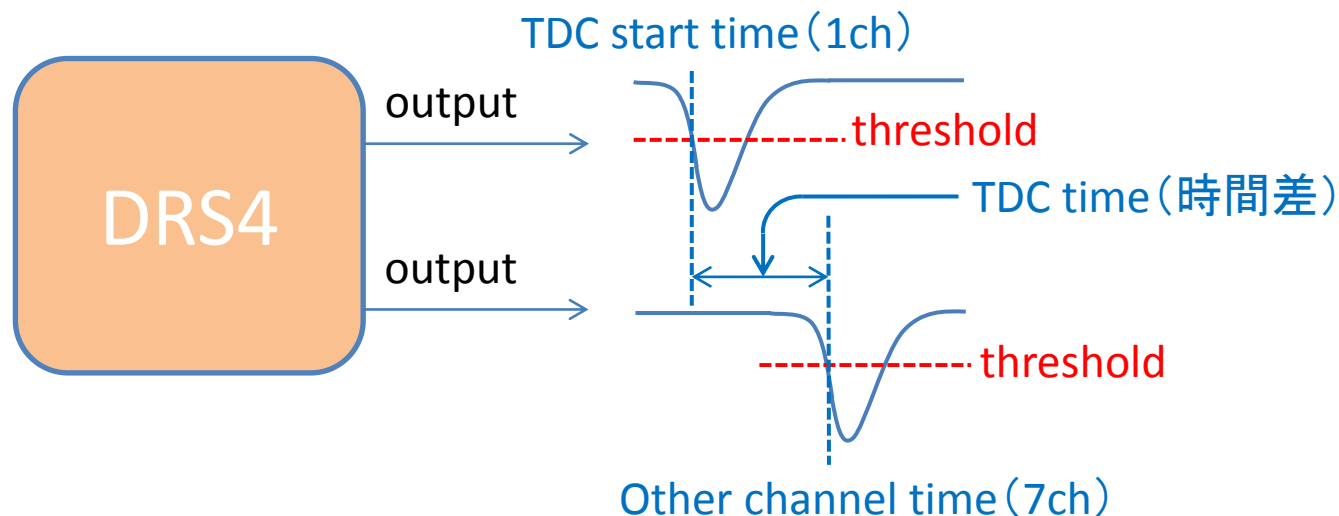
# 線型性 (全チャンネル一覧)

チャンネル	関数
ch1	$1.03 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} + 1.1 \pm 5.0 \text{ mV}$
ch3	$1.02 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} - 0.7 \pm 4.2 \text{ mV}$
ch4	$1.01 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} - 1.4 \pm 4.9 \text{ mV}$
ch5	$0.99 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} - 0.2 \pm 4.3 \text{ mV}$
ch6	$0.97 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} - 1.6 \pm 4.1 \text{ mV}$
ch7	$0.97 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} - 4.6 \pm 3.8 \text{ mV}$
ch8	$0.98 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} - 0.8 \pm 4.0 \text{ mV}$
ch10	$1.03 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} - 0.8 \pm 5.0 \text{ mV}$
ch11	$1.02 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} + 0.4 \pm 5.0 \text{ mV}$
ch12	$1.02 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} - 0.2 \pm 5.0 \text{ mV}$
ch13	$0.99 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} - 1.9 \pm 5.0 \text{ mV}$
ch14	$1.00 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} - 0.4 \pm 5.0 \text{ mV}$
ch15	$1.02 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} + 0.1 \pm 5.0 \text{ mV}$
ch16	$1.00 \pm 0.02 \text{ mV/fC} \times \text{電荷 (fC)} - 1.4 \pm 5.0 \text{ mV}$

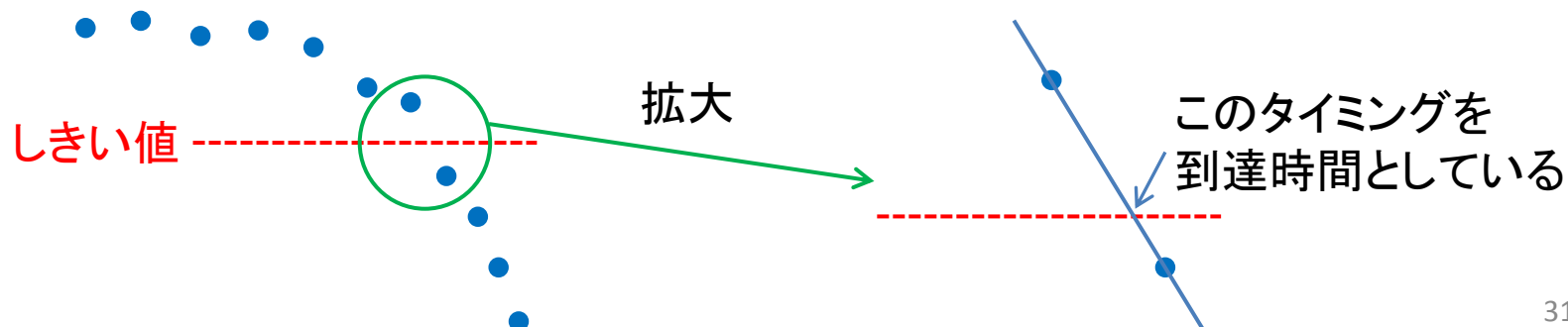
- 傾きは0.97~1.03 mV/fC
  - ほとんどのチャンネルが理論値と誤差の範囲で一致  
(0.99±0.03 mV/fC)
- 測定点が-100fC~-300fC
  - フィッティングエラーが大きくなってしまった

## タイミング決定方法

- 信号の到達時間はしきい値を超えたタイミング



- しきい値を挟んだ二つのサンプル点から内挿して時間を算出

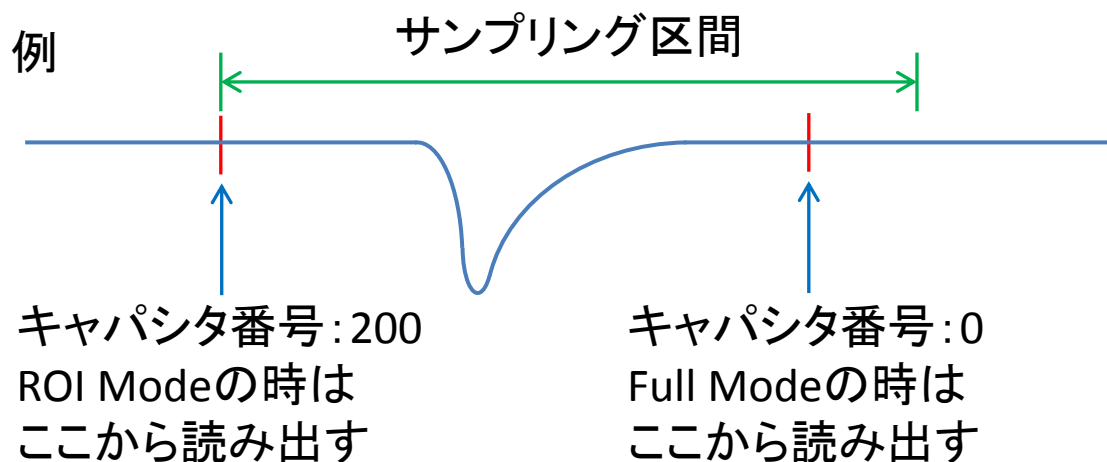


## Full Read Mode

- サンプルング停止後、0番目のキャパシタから波形を読み出す
  - 形状確認、ノイズ、ゲイン評価に利用

## ROI Read Mode

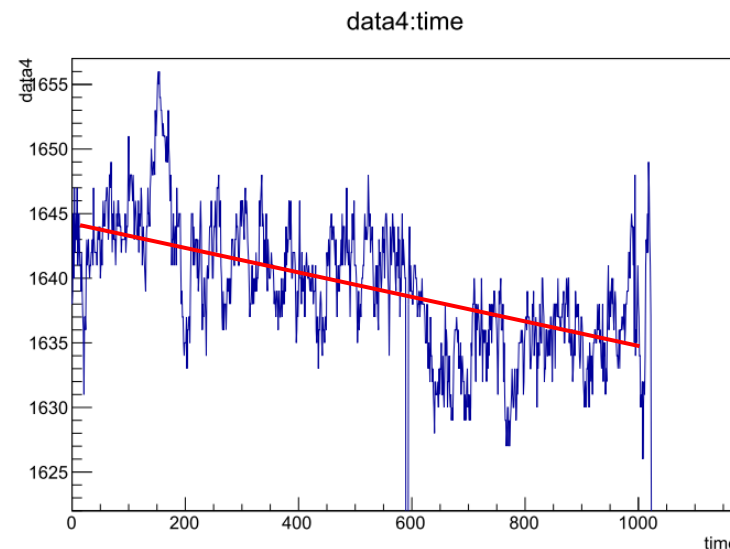
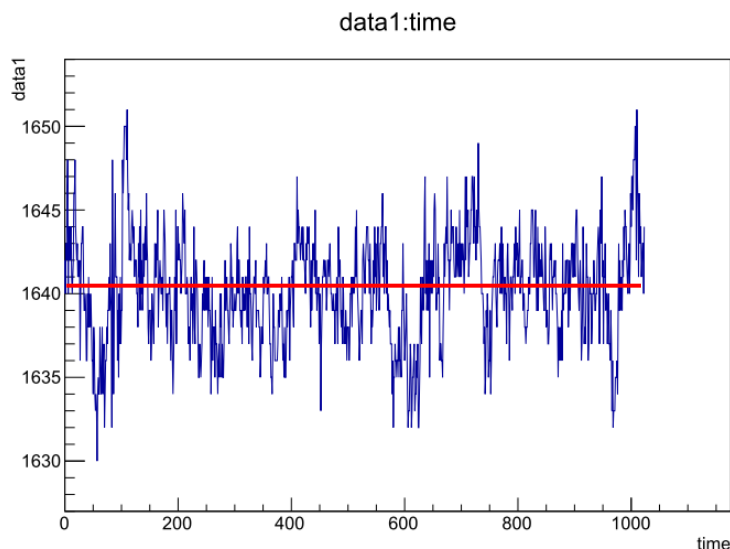
- サンプルング停止後、停止したキャパシタから波形を読み出す
  - 時間分解能測定に利用





## 二つのモードでの比較

- Full Mode と ROI Mode の両方でベースライン(ノイズ)を取得

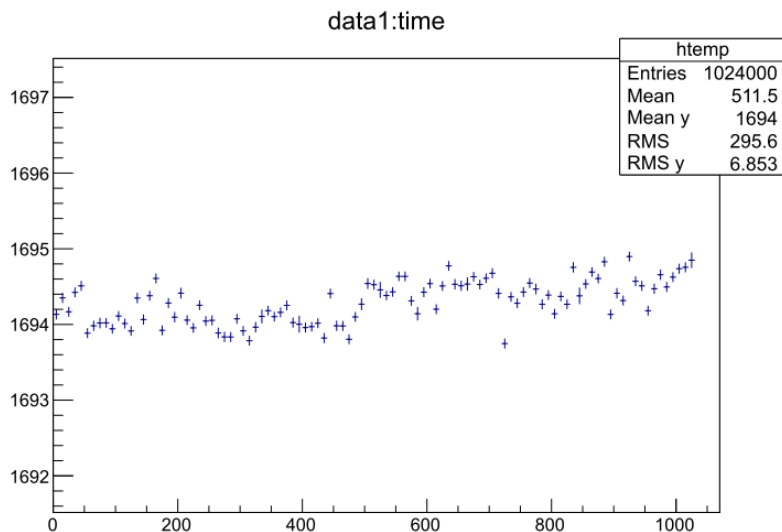


信号なしのベースライン波形 (Full Mode)

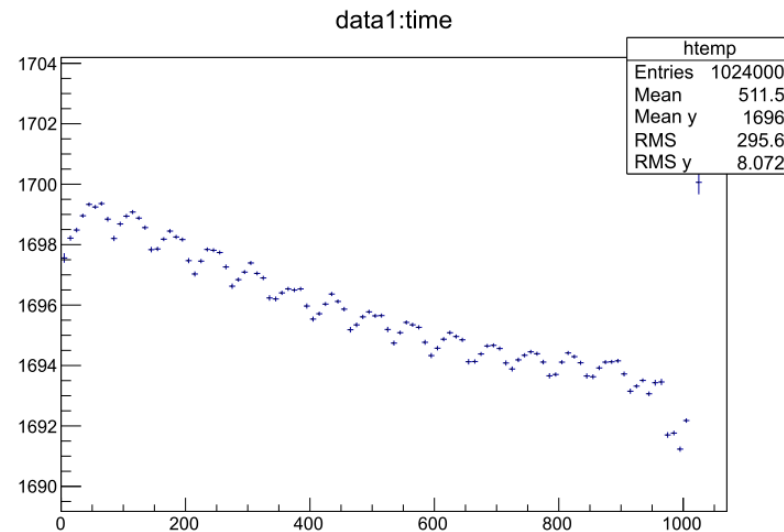
信号なしのベースライン波形 (ROI Mode)

- DRS4の読み出しモードの違いでベースラインに差が出る
  - Full Modeでは変動はあるが、中心線はほぼ水平
  - ROI Modeでは中心線が右肩下がり

## 1000イベントプロファイル



Full Modeで取得した波形プロファイル



ROI Modeで取得した波形プロファイル

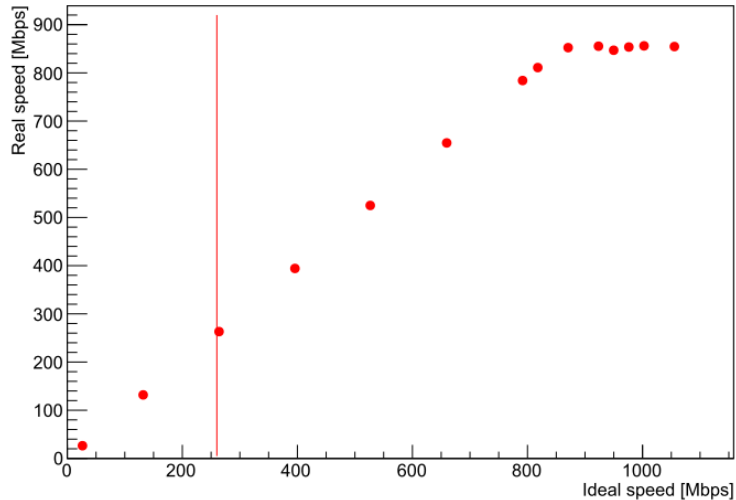
- プロファイルでもベースラインの差が見て取れる
  - Full Modeでは右肩上がり (DRS4仕様書の傾向と一致)
  - ROI Modeでは右肩下がり
- 時間分解能測定ではROI Modeを用いている
  - 解析手法の改善が必要

## SiTCP

- PC-FPGA間でイーサネット通信を容易に可能にするFPGAに実装するモジュール
- KEKの内田智久氏が開発
- TDC通信、UDP通信が可能
  - ソフトウェアのソケットプログラムにより行う
- チェーン接続開発・イベントビルダーはSiTCPを利用して開発
  - SiTCP自体を改良しているわけではない

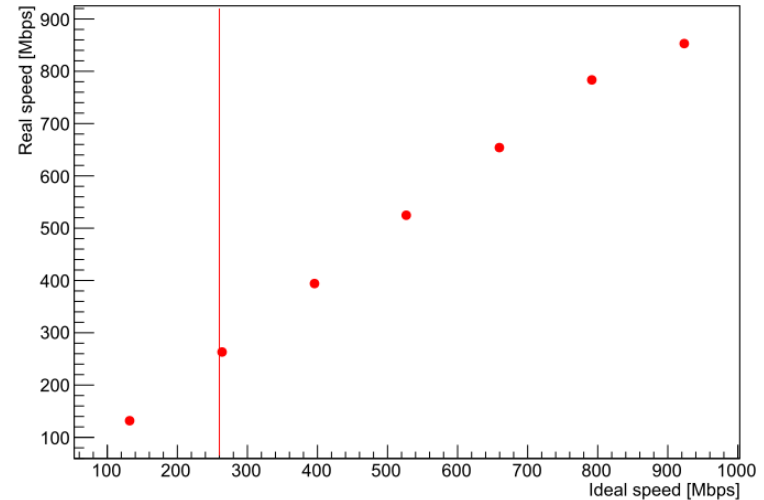
## 理論転送スピード vs 実測転送スピード

Transfer Speed Plot



ノーマルトリガーモード

Transfer Speed Plot

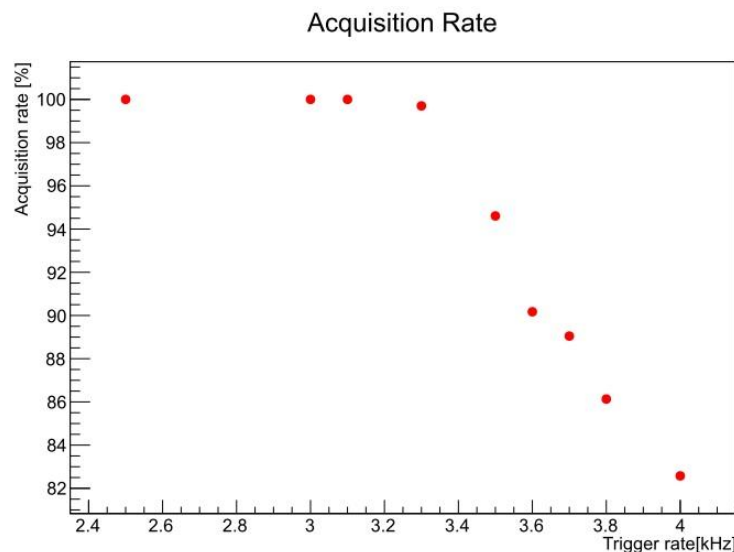


COMETトリガーモード

- 800Mbps程度までは想定通り近くの転送スピードを達成
- 850Mbps付近で飽和している
  - 現在の最大レートは850Mbps
- COMETトリガーモードでは950Mbps以上の測定が出来なかった
  - ファームウェアが原因

## トリガー取得率

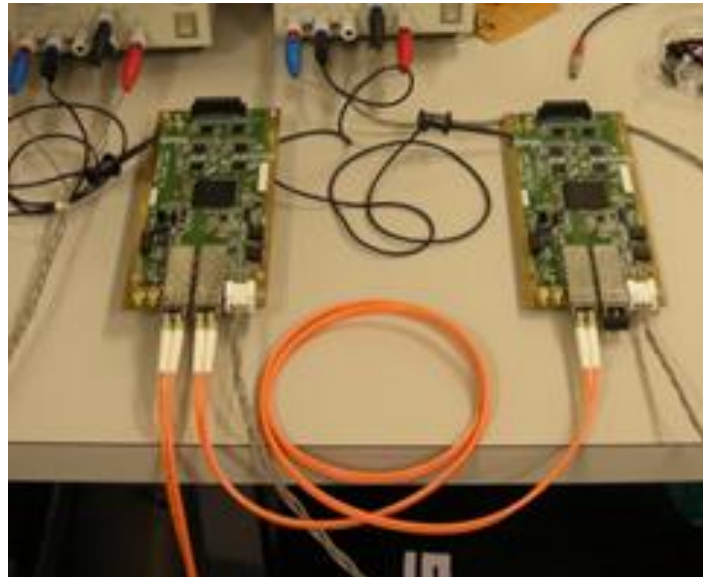
- ノーマルトリガーモードでトリガーの取得率を測定した



- 横軸のトリガーレートは理論転送レートと同じ意味
  - 理論転送レート (Mbps) = トリガーレート (kHz) × 263.84 (kb)
- 取得率が100%から低下し始めるのは実測転送スピードが飽和し始めるタイミングと同じ

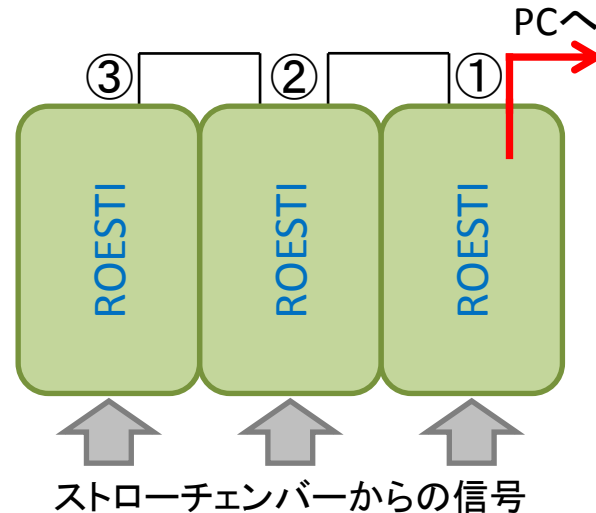
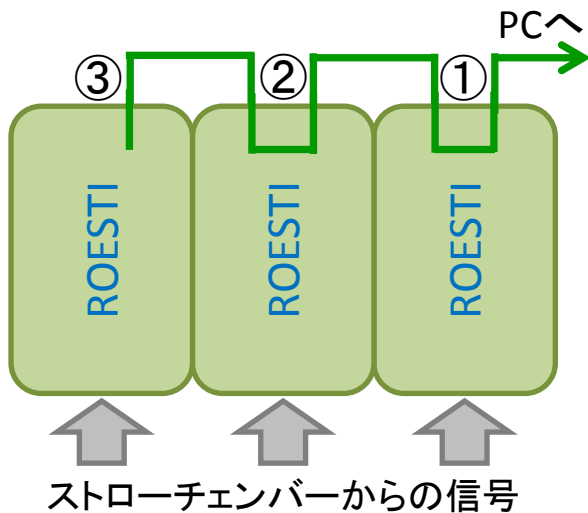
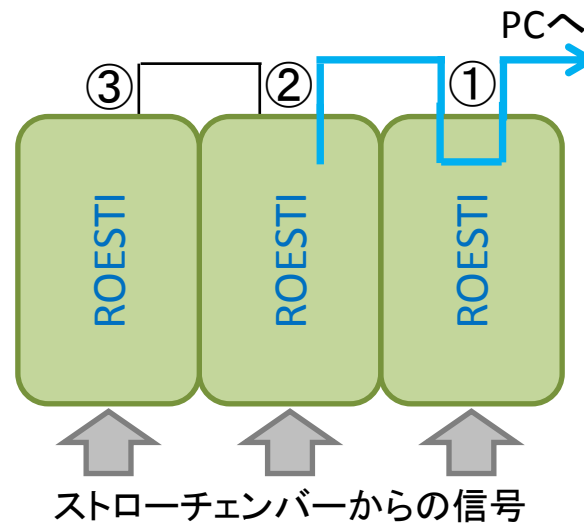
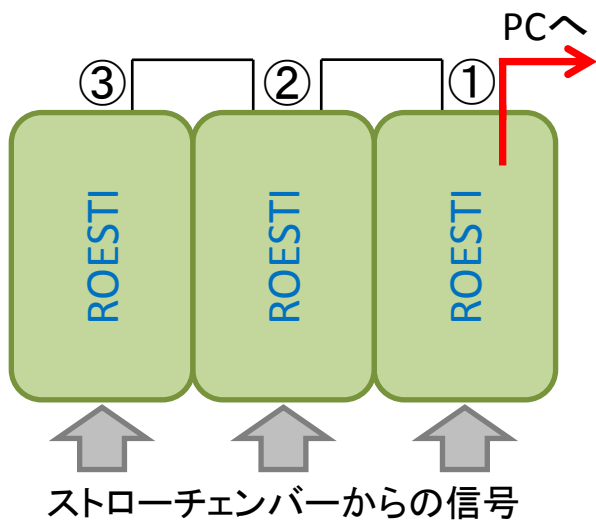
## チェーン接続

- 基板同士を光ケーブルでダイジーチェーン接続、データ転送や初期化、設定等を行う
  - フィードスルー数の削減に貢献
- データ転送ではファームウェアにイベントビルダーを実装
  - 必ずPCに接続されている基板のデータから順番に転送する




# チェーン接続

## データ転送イメージ



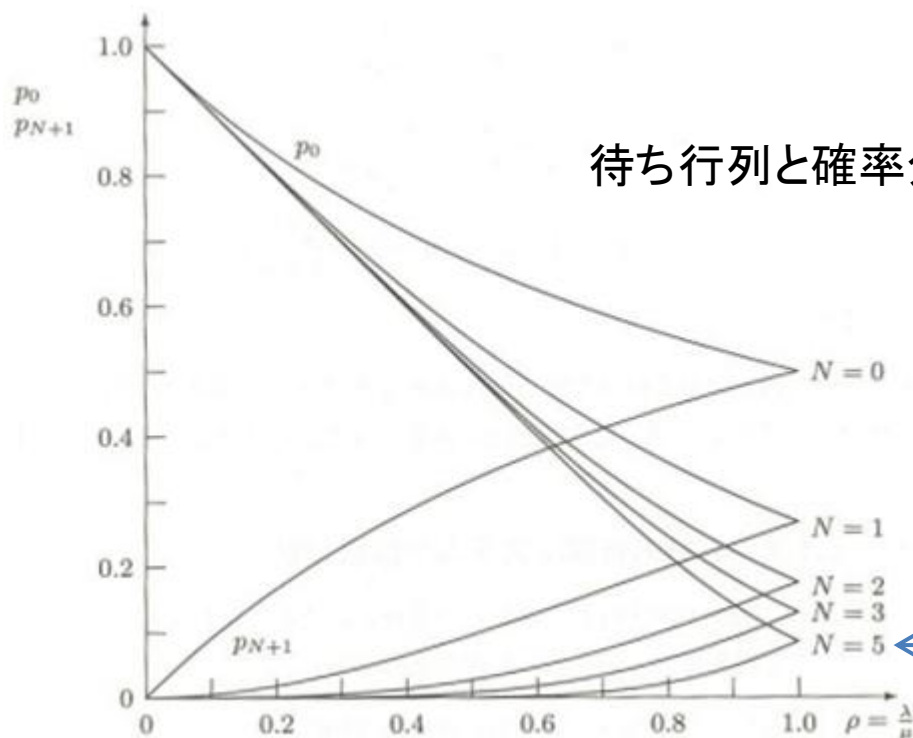
## データ量

- トリガーレート: 1 kHz
  - データサイズ: 16700bit/ch
  - 平均ヒットチャンネル数: 30ch/(層・トリガー)
- 
- データ転送量: 360Mb/(層・1.4s)
    - 1.4sは実験のビームタイミングによる時間
  - 読み出し回路の転送最大スピード: 850Mb/s
    - 十分に読み出しが可能
  - 上記達成のためにはヒットチャンネルのみのデータを送る必要がある(ゼロサプレス)
    - FPGAによるデータサプレスが必要



## バッファサイズ

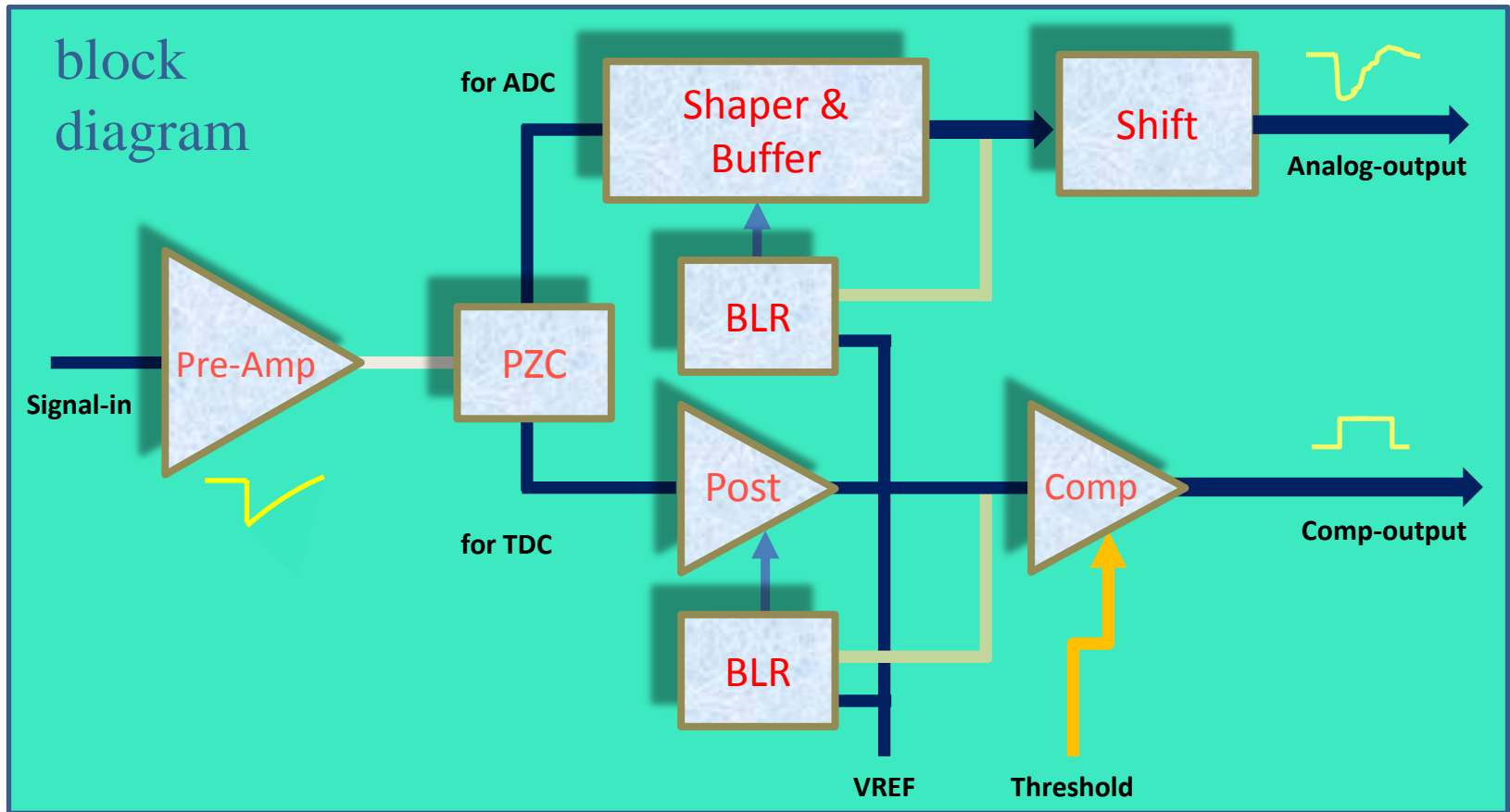
- 文献値より6イベント分のデータをためておけるバッファサイズがあればトリガー損失確率は非常に小さくなる
  - 下のグラフの横軸の $\rho$ を実験仕様・回路性能から計算すると $\rho=0.0062$ となる



現在のファームウェアでは  
バッファサイズは6(N=5に対応)

# ASD (Amplified Shaped Discriminator)

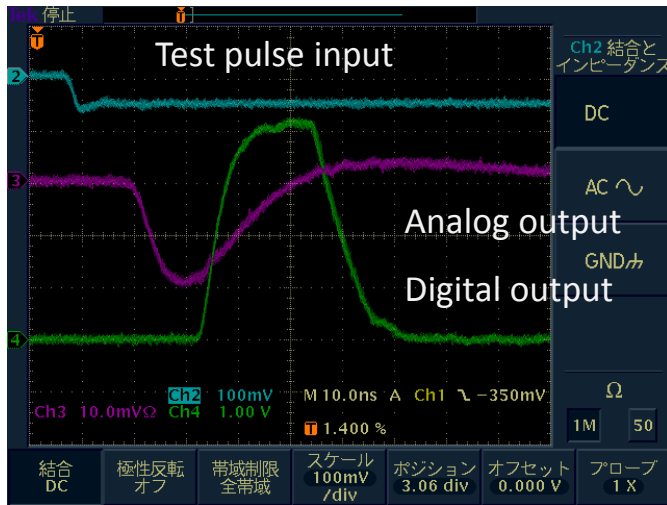
## ASDブロック図



BLR : Baseline Restore

# ASD (Amplified Shaped Discriminator)

## ASD仕様値



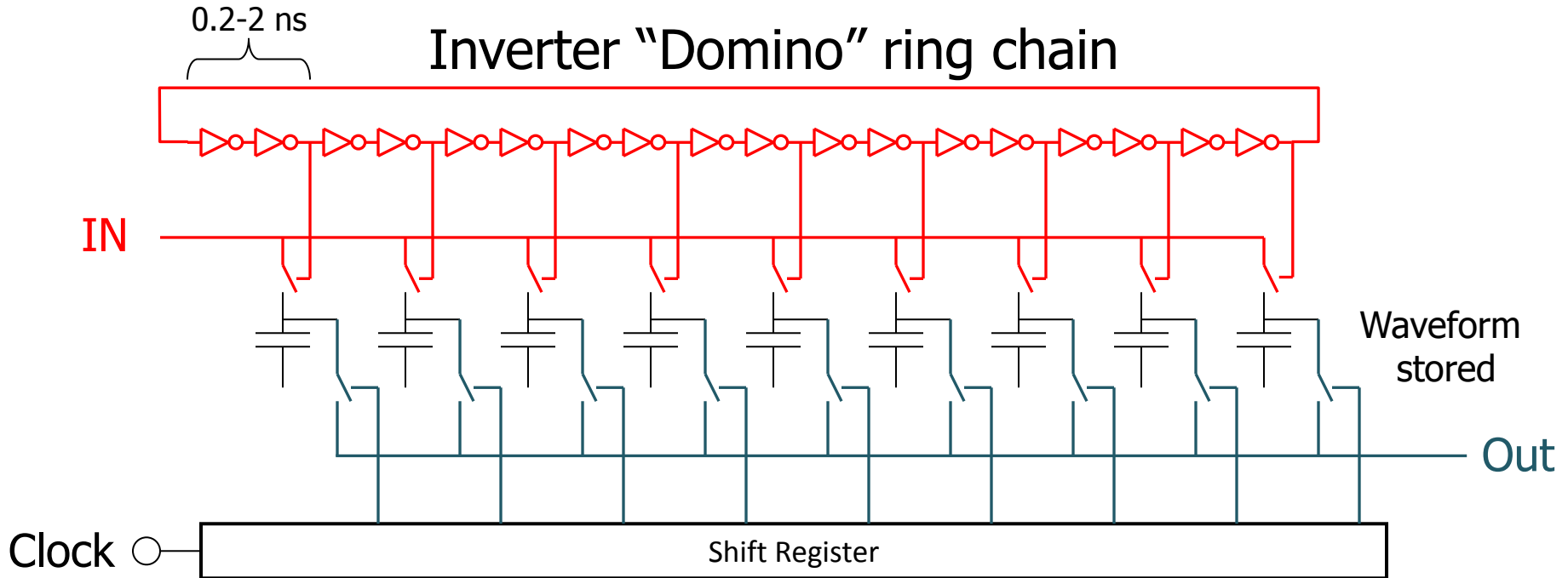
Parameter	Specification
Gain@Analog output	-1V/pC
Gain@Comparator input	-15V/pC
Peaking time	8nsec
Max drive current	8mA
Noise	4000e@20pF
Digital output	CMOS(3.3V)
Time walk	<700psec
Digital-Analog cross talk	<<0.5%
Power consumption	34mW/ch
Process	BiCMOS 0.8um
Chip size	4.1mm × 4.1mm
Number of ch	8

日本物理学会 第67回 26pFB-9

ドリフトチェンバー用ASDチップ開発とその性能 島崎昇一 より引用

# DRS4 (Domino Ring Sampler)

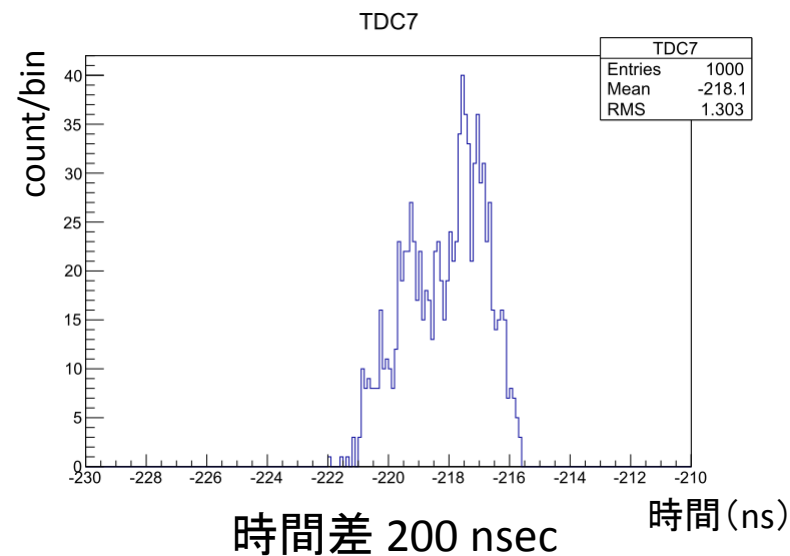
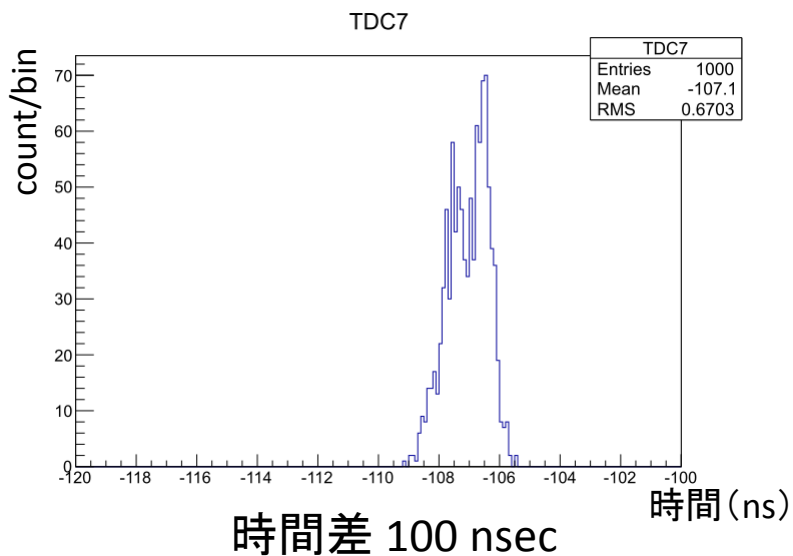
## DRS4原理図



Development of high speed waveform sampling ASICs, Stefan Ritt. より引用

## 時間差測定 of 課題

- 時間差が100 nsec、200 nsecの場合、ダブルピークやテールが発生した
- 時間差が大きいほどテールやダブルピークが大きくなった

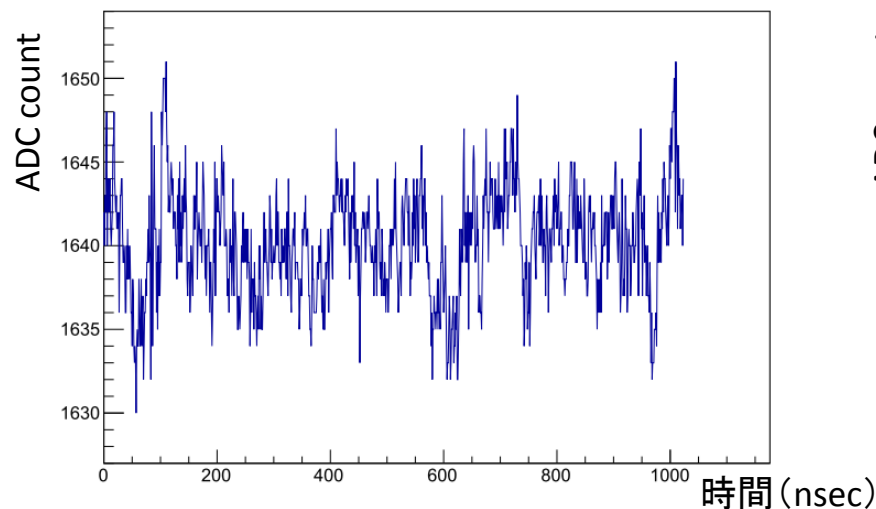


- RMSは0.67 nsec、1.30 nsecと要求値よりは小さい
- ダブルピーク、広がりの原因として波形のベースライン変動

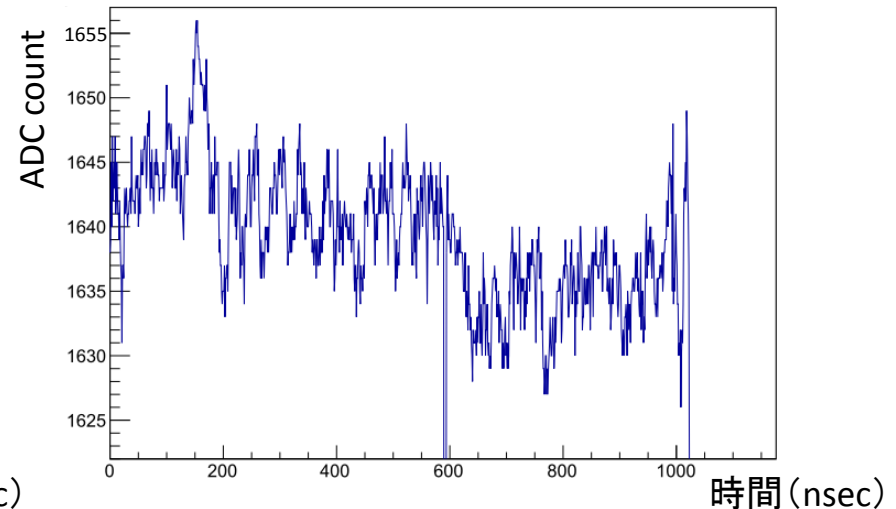
## ベースライン

- DRS4では読み出しモードが2種類
  - Full Read Mode (ゲイン評価、ノイズ評価に使用)
  - ROI Read Mode (時間差測定に使用)

ベースライン(Full)



ベースライン(ROI)



- 二つのベースラインの形状に差異が生じている
- 波形フィッティングによる補正をかければ改善可能