検出器のスマート化を目指した ネットワーク・アナログデジタルコンバータ (TCP-ADC)プロトタイプの評価

KEK素核研[A], Open-It[B], Bee Beans Technologies[C]

濱田英太郎[A, B], 石綿将邦[C], 岩瀬和也[C], 岸下徹一[A, B], 佐藤一至[C], 田中真伸[A, B], 宮原正也[A, B]

はじめに

- TCP-ADCとは
  - ADCとネットワーク機能が一体化した新しいASICチップ

- 現在の開発状況
  - プロトタイプを作成し、評価を完了させた

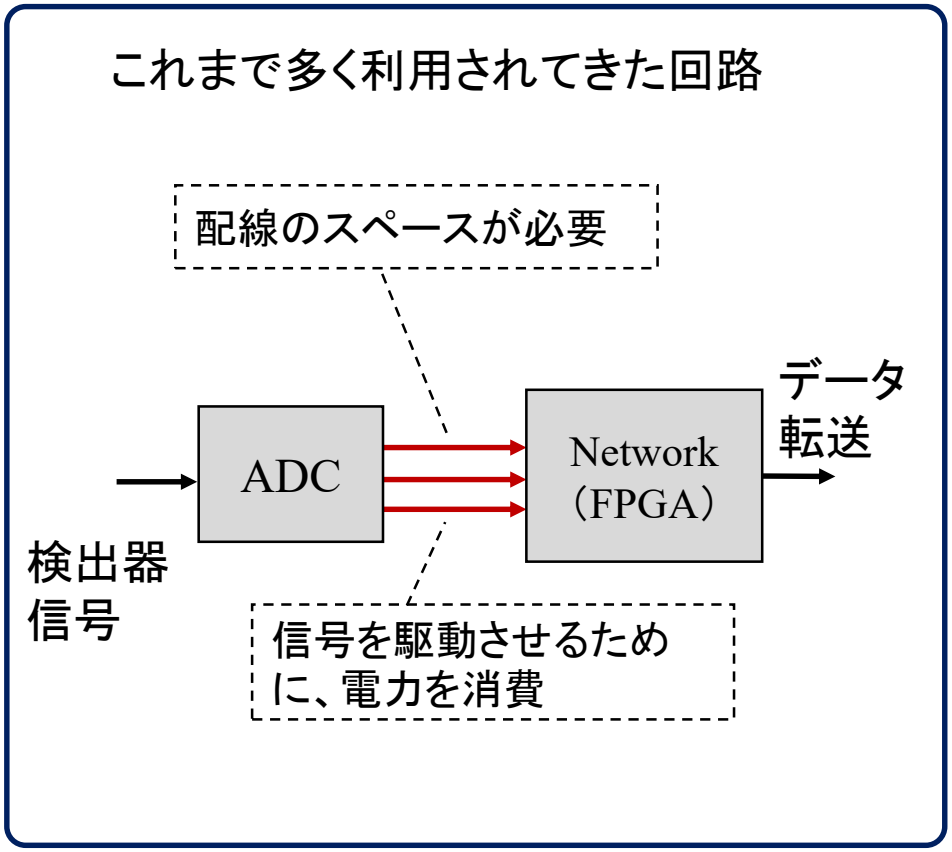
- プロトタイプの評価結果
  - 動作に問題ない
  - 性能は概ね期待通り、一部改善が必要

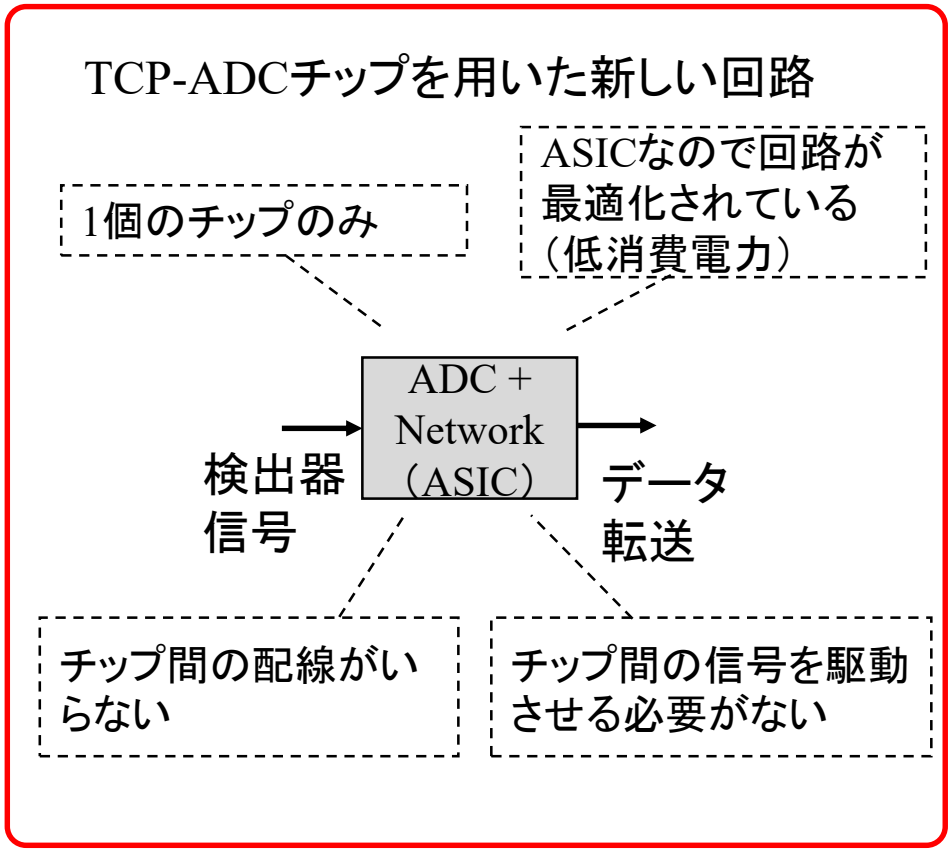
本講演のテーマ

ネットワーク・アナログデジタルコンバータ(TCP-ADC)チップ

ADCとネットワーク通信モジュールの一体化したTCP-ADCチップを開発

→ 読み出し回路を小型化・低消費電力化





TCP-ADC　仕様

TCP-ADCの動作

- TCPがコネクションしている間、TCP-ADCは全てのADCデータを送り続ける

ADC

- チャンネル数　8ch
- サンプリング周波数　最大10MHz
- bit数　10bit

ネットワーク通信

- TCPによるデータ転送速度　880Mbps@10MHz
- UDPによるスローコントロール

※TCP-ADCの転送レート
= (ADC 10bit × 8ch + タイムスタンプ8bit)
× 10MHz
= 880Mbps

TCP-ADC プロトタイプ　設計

アナログ回路

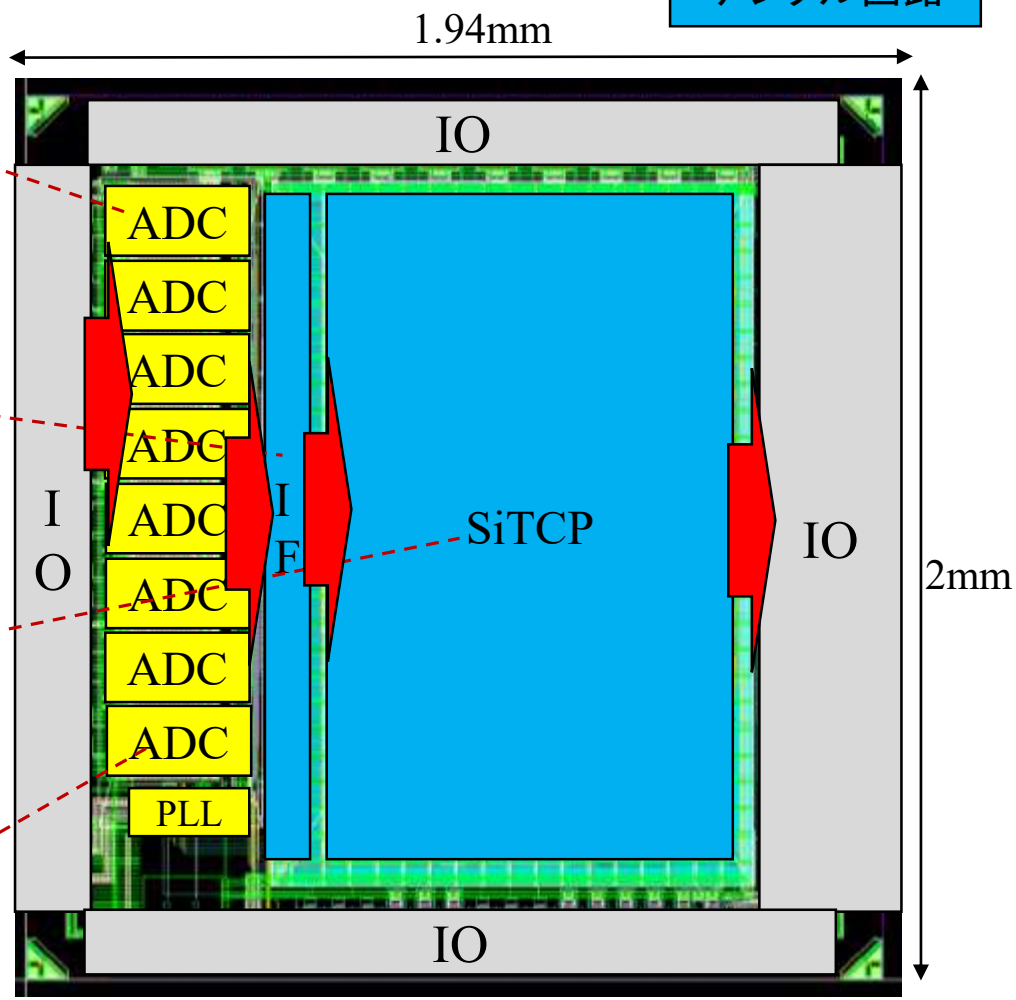
デジタル回路

ADC （SAR ADC）
- 1chあたりの消費電力：1mW以下
- 有効分解能：9.3bit @ 10MS/s
  （単独での動作時）

I/F
- TCP-ADC間のインターフェース

SiTCP（ネットワーク機能）
- TCPによるデータ転送（1Gbps）
- UDPによるスローコントロール

PLL
- クロックの作成



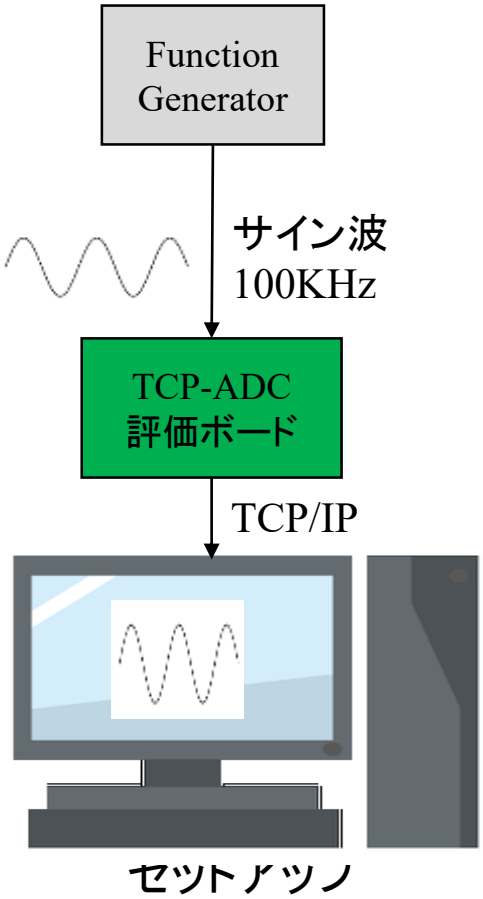
TCP-ADC プロトタイプ　ブロック図

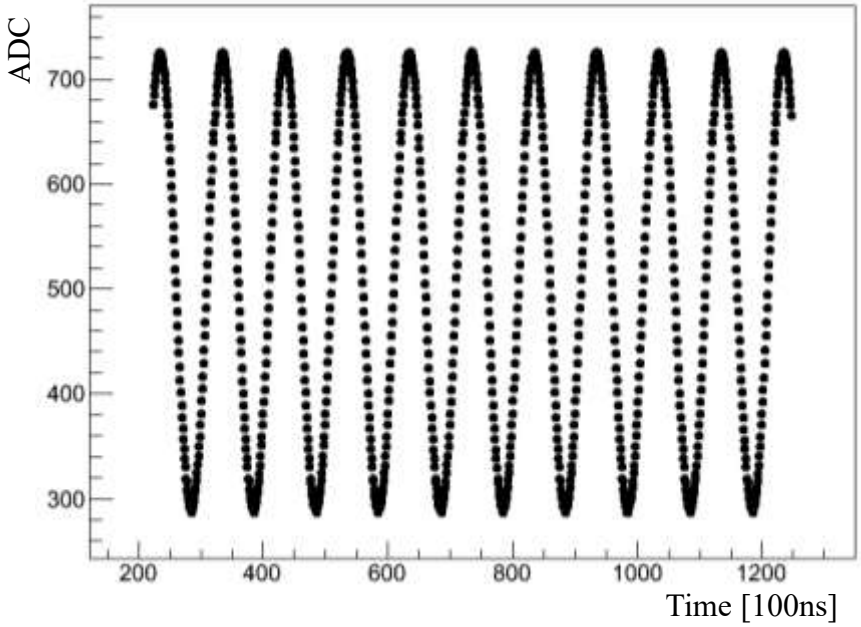
評価項目

- ADCデータ取得機能
  - ADC及びデータ転送処理が動作していること
- データ転送機能
  - 期待する速度がでていること
  - データのロスがないこと
- ADC精度
  - 単独での動作させた時の有効分解能（9.3bit @ 10MS/s）との比較
- クロストーク
  - 信号レベルよりも十分小さいこと
- 電力
  - 従来の回路（ADCとFPGAを使用）との比較

ADCデータ取得機能

期待通りに波形データの取得が可能

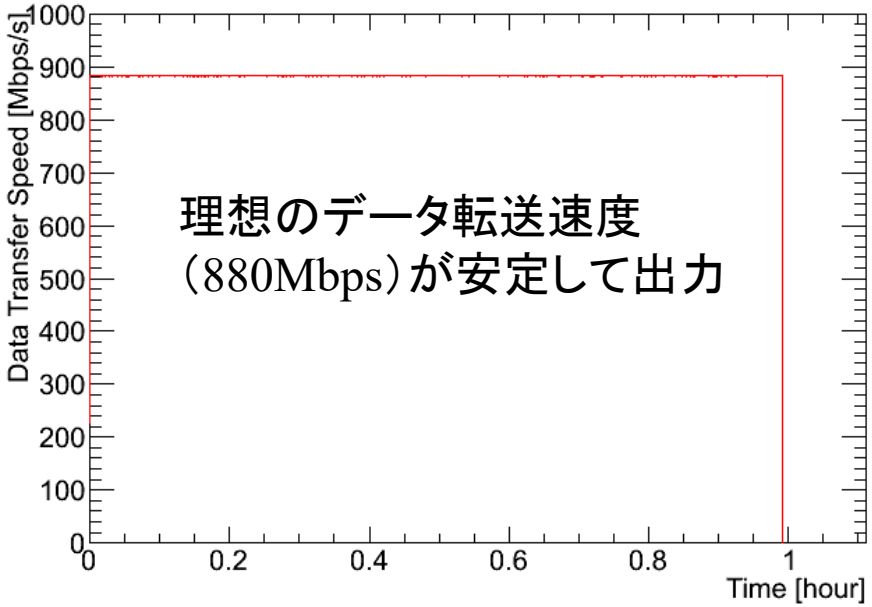




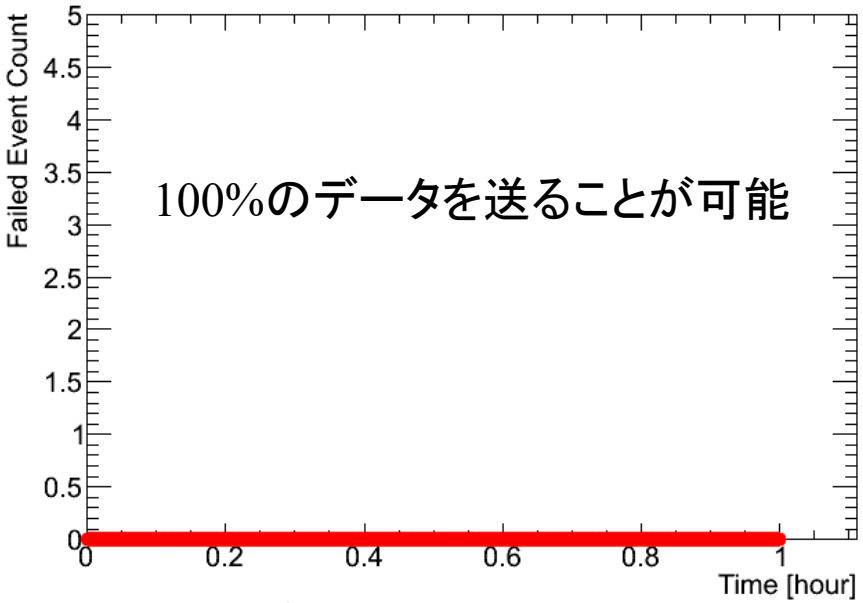
TCP-ADCで取得した
100KHzサイン波の様子

データ転送機能

理想のデータ転送機能であることを確認



データ転送速度の結果

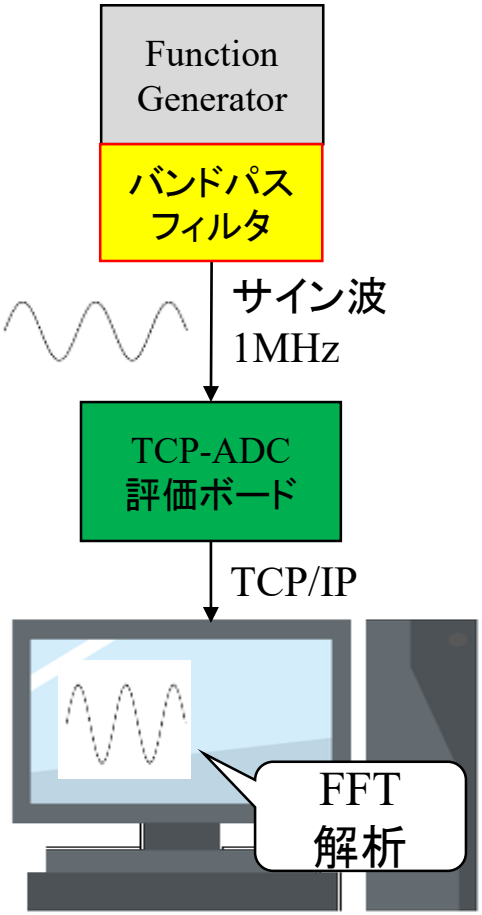


データ損失数の結果

※TCP-ADCの転送レート
= （ADC 10bit × 8ch + タイムスタンプ8bit） × 10MHz
= 880Mbps

ADC精度

ch7の有効ビットは理想の値（単体ADCの有効bit　9.3bit)とほぼ一致
しかし、ch7から離れると、精度が悪くなっていく

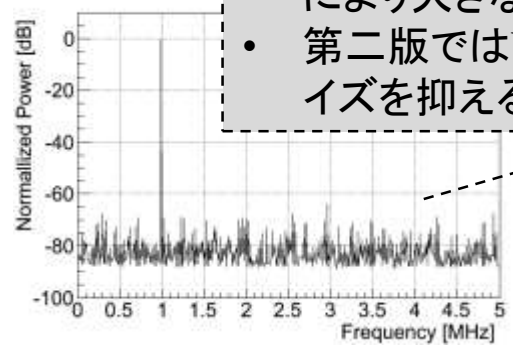


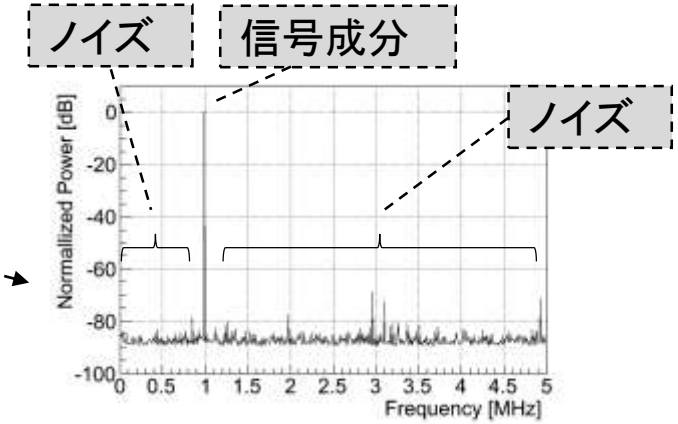
セットアップ

ch	有効bit
[redacted]	
1	8.20±0.04
[redacted]	
3	8.50±0.05
[redacted]	
5	8.82±0.05
[redacted]	
7	9.19±0.03

FFT解析結果

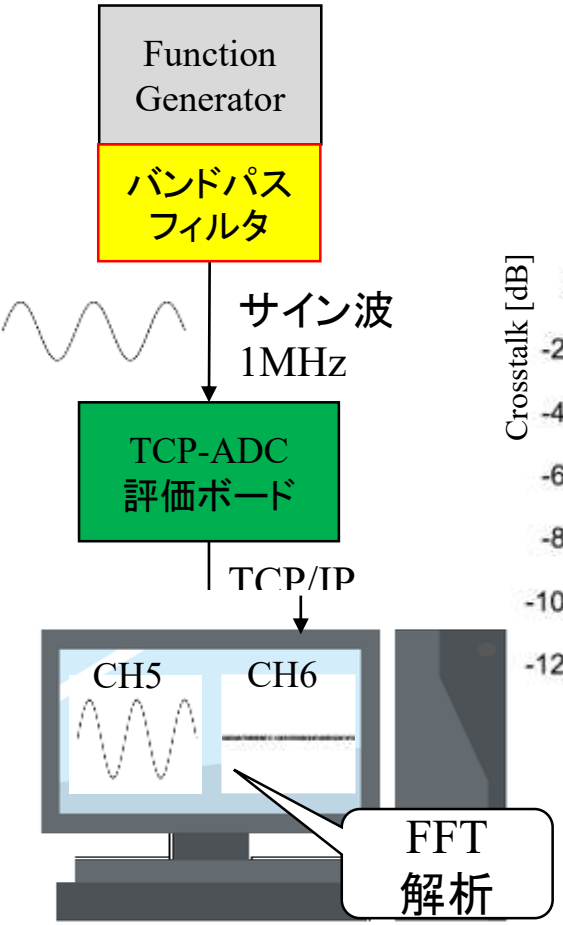
- ADCのV_{REF}（基準電圧）の変動により大きなノイズが発生
- 第二版ではV_{REF}ピンを追加し、ノイズを抑える





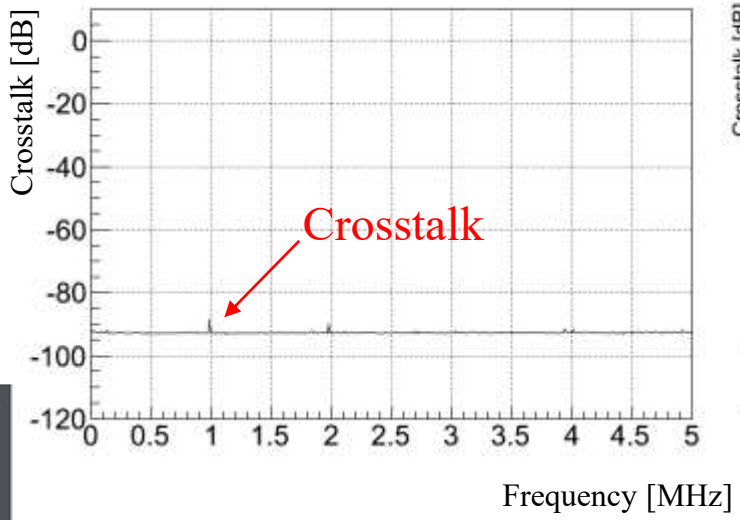
FFT解析による周波数スペクトル

クロストーク

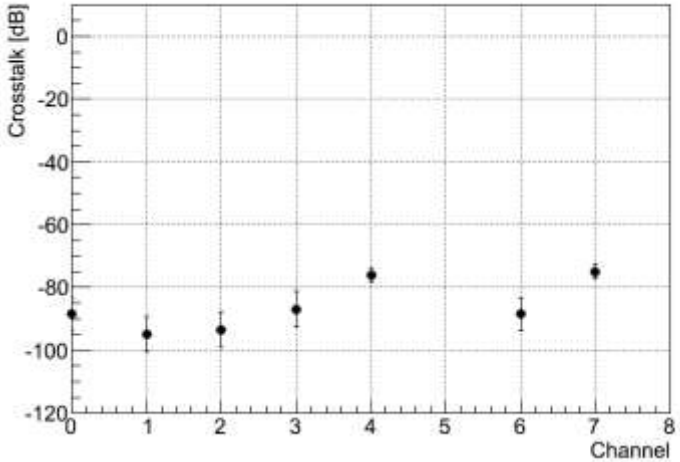


セットアップ

クロストークの大きさが最大でも約-72[db]
（信号の0.025%）



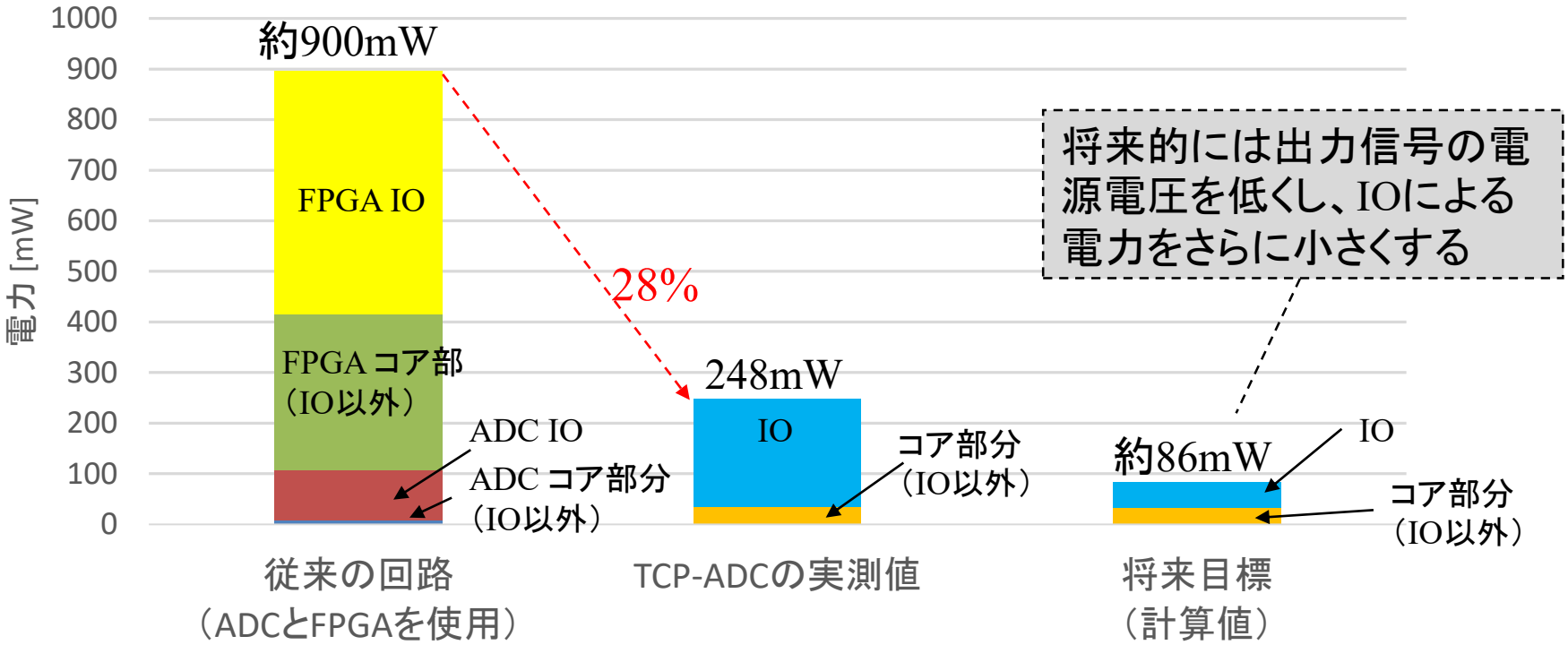
ch5に信号を入れた時の
ch6のFFT解析の結果



ch5に信号を入れた時の各chで
発生したクロストークの結果

電力

従来の回路の約28%まで電力を抑えることが可能



※実測値はデータ転送中の値
※従来の回路（ADCとFPGAを使う）の設定
FPGAはArtix-7 xc7a200tffg1156-2で計算
ADCとFPGA間は8本のLVDSでシリアル通信していると仮定

評価結果

「評価結果」

- 期待通りに波形データの取得が可能
- 期待通りのネットワーク転送機能
- ch7の有効ビットは理想の値（単体ADCの有効bit　9.3bit）とほぼ一致
  しかし、ch7から離れると、精度が悪くなっていく
- クロストークの大きさが最大でも約-72[db]　（信号の0.025%）
- 従来の回路の約28%まで電力を抑えることが可能

「第二版に向けた修正点」

- V_{REF}ピンを追加し、どのchでも精度を高くする

まとめと今後の予定

「まとめ」

- TCP-ADCとは
  - ADCとネットワーク通信モジュールの一体化した新しい ASICチップ
  - 読み出し回路を小型化・低消費電力化

- プロトタイプの評価結果
  - ADCデータ取得機能、データ転送機能、ADC精度、クロストーク、電力を試験
    動作に問題ない
    性能は概ね期待通り、一部改善が必要

「今後の予定」

- プロトタイプの改善点を修正した第二版を2020年11月にサブミット予定
- 将来的には、TCP-〇〇〇としてSiTCPを組み込んだチップをシリーズ化する（TCP-TDC等）

BACKUP

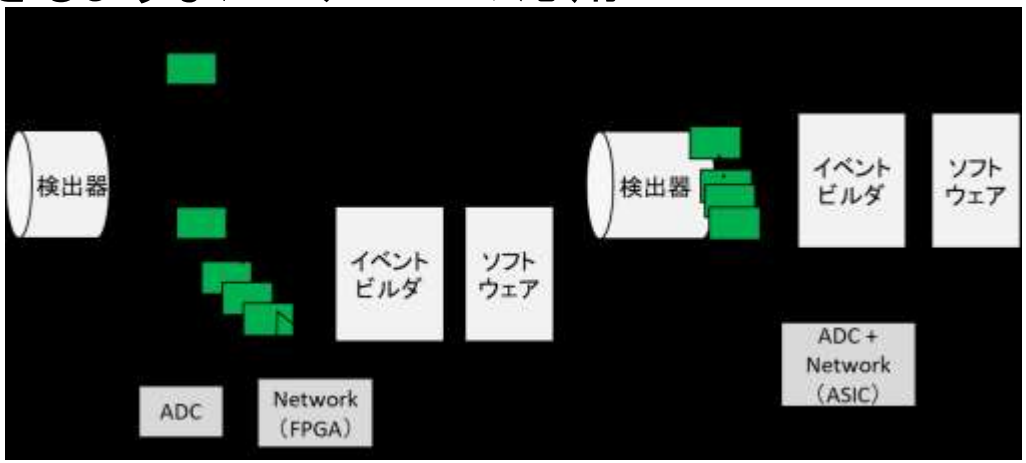
検討しているTCP-ADCの応用

1．　センサの数が多い、熱に弱い検出器の読み出し

（例）CCD検出器

2．　トリガーレスシステムへの応用

トリガー回路やタイミング回路をなくし、検出器信号をセルフトリガーですべて収集できるようなシステムへの応用

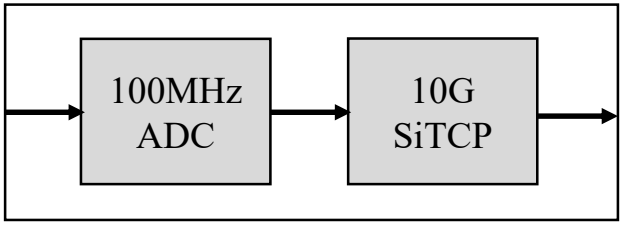


3．　加速器等の制御、データ収集システム

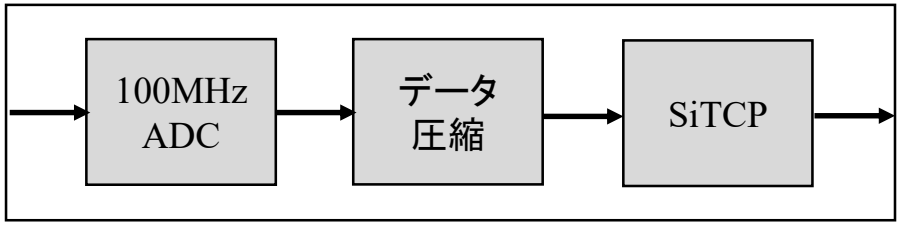
（例）　加速器ビームモニタ

将来のTCP-ADCの発展（案）

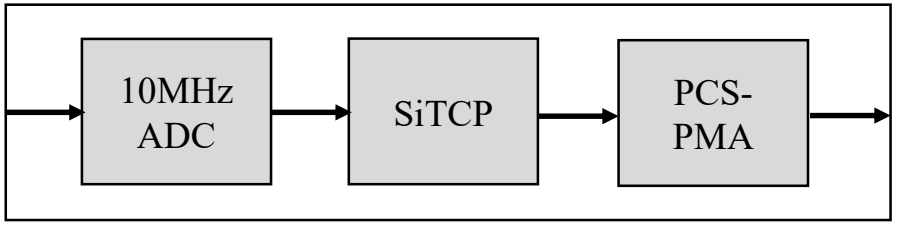
①100MHz TCP-ADC



②100MHz TCP-ADC　その2



③耐放射線 TCP-ADC

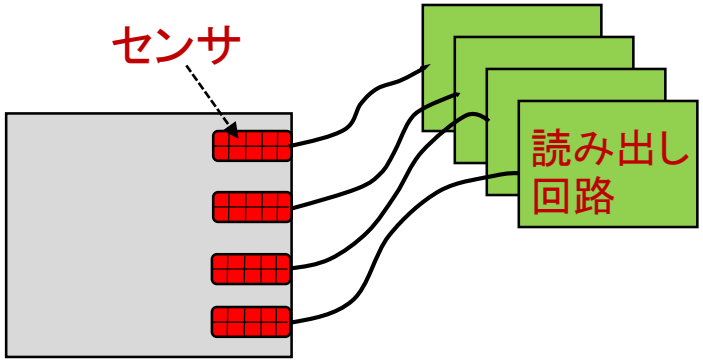


※外付け部品も耐放射線の部品を使用
※65nmプロセスで作成する
→ ガンマ線の耐性がある
（同プロセスで3.3MGy以上の耐性があることは試験で確認済み）

イントロダクション

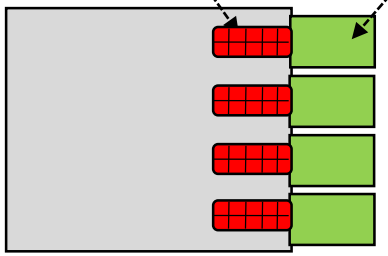
読み出し回路を小型化・低消費電力化させ、検出器のスマート化を目指す

回路が小型で低消費電力でないと、
読み出し回路が検出器に直結できない



高密度・多チャンネル化
された検出器

読み出し回路を小型化・低消費電力化させ、検出器に直結できるようにする
→ よりスマートな検出器システムに！



高密度・
多チャンネル化
された検出器

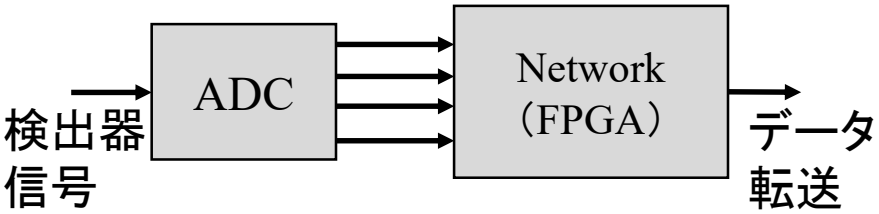
スマート化のメリット
- スペースの有効化
- 信号の駆動電流が小さくなる
- 信号の質の向上
- 物質量が小さい

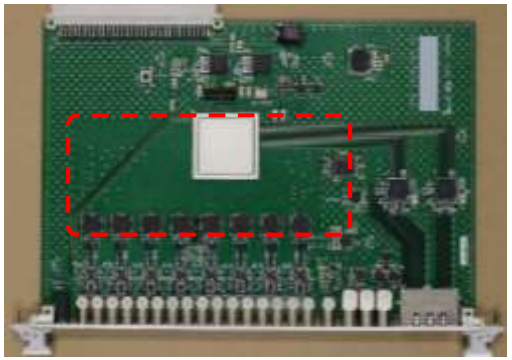
ネットワーク・アナログデジタルコンバータ(TCP-ADC)チップ

ADCとネットワーク通信モジュールの一体化したTCP-ADCチップを開発

→ 読み出し回路を小型化・低消費電力化

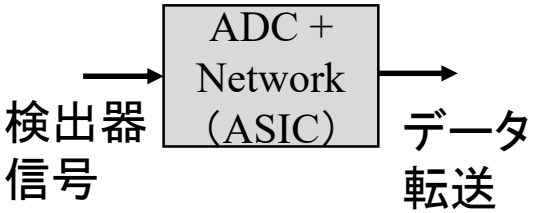
これまで多く利用されてきた回路





例）過去に開発した16ch・12bit ADC回路
（VMEサイズ）
赤い四角の中にADCとFPGA間の信号が206本ある（LVDSの103ペア）

TCP-ADCチップを用いた新しい回路



メリット

- チップ数が減るため小型化
- ADCとNetwork用チップ間の信号線がない

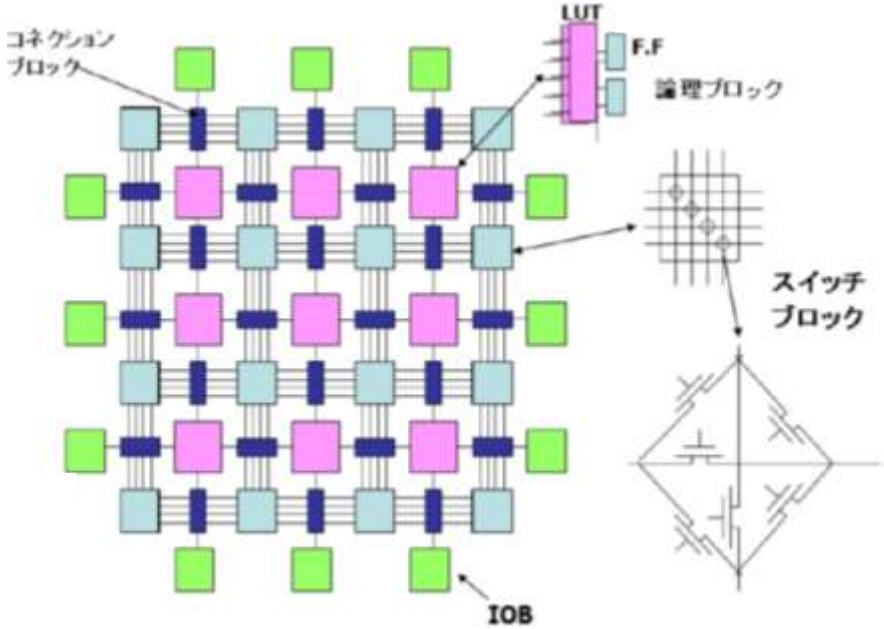
→ 信号を駆動させる必要がないので
低消費電力化
信号線のスペースがなくなるので小型化

ネットワークモジュールをFPGAからASICへ

ASICでネットワーク・アナログデジタルコンバータ(TCP-ADC)を最適化

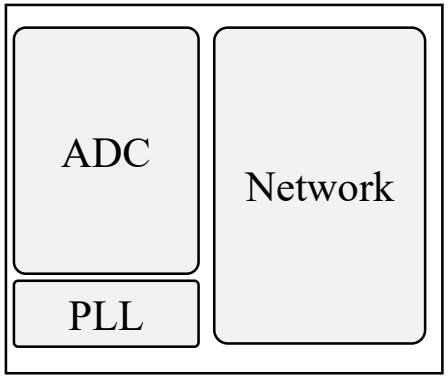
→ 読み出し回路を小型化・低消費電力化

FPGAの場合



- ゲート効率が悪い
- 実際には使用していない回路がある

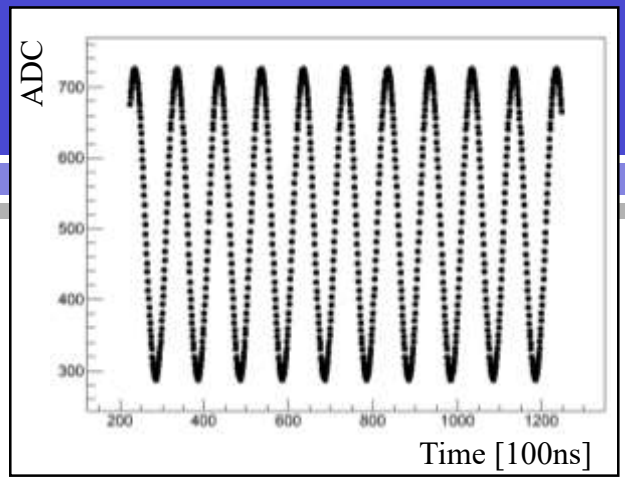
ASICの場合



- 必要な回路のみで構成（最適化）

※今回はTSMC社 65nm CMOS
プロセスを利用して開発

ADCデータ取得機能

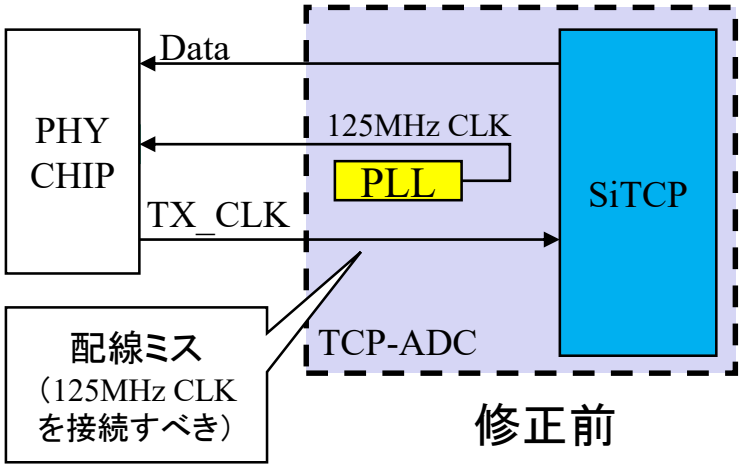


TCP-ADCで取得した
100KHzサイン波の様子

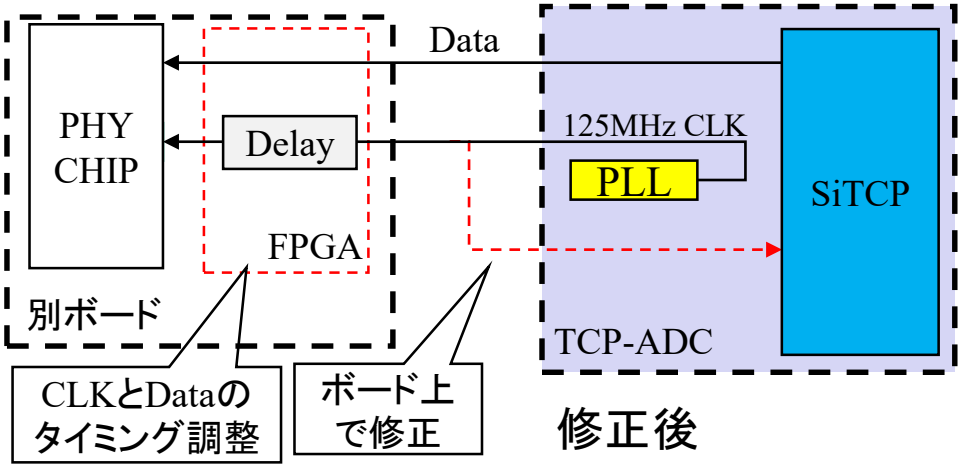
デジタル部を修正することで波形データの取得が可能に
（第二版ではこの部分を修正する）

デジタル部の修正箇所

1. 初期値設定のミスにより、クロックが出力されない
   → 集束イオンビーム(Focused Ion Beam :FIB)により修正
2. クロックの配線ミスにより、1Gbpsネットワーク通信が不可
   → ボード上でクロックの配線を変更 ＋ タイミング調整のためにFPGAを利用



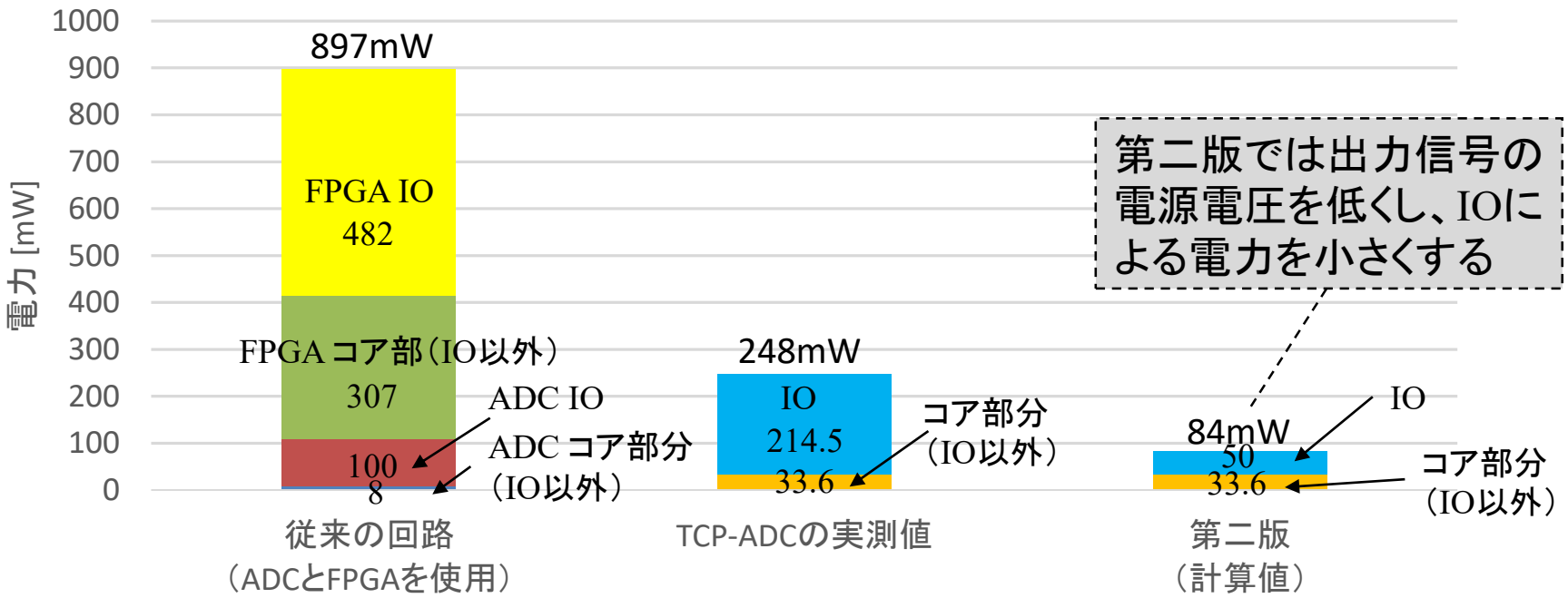
修正前



修正後

電力

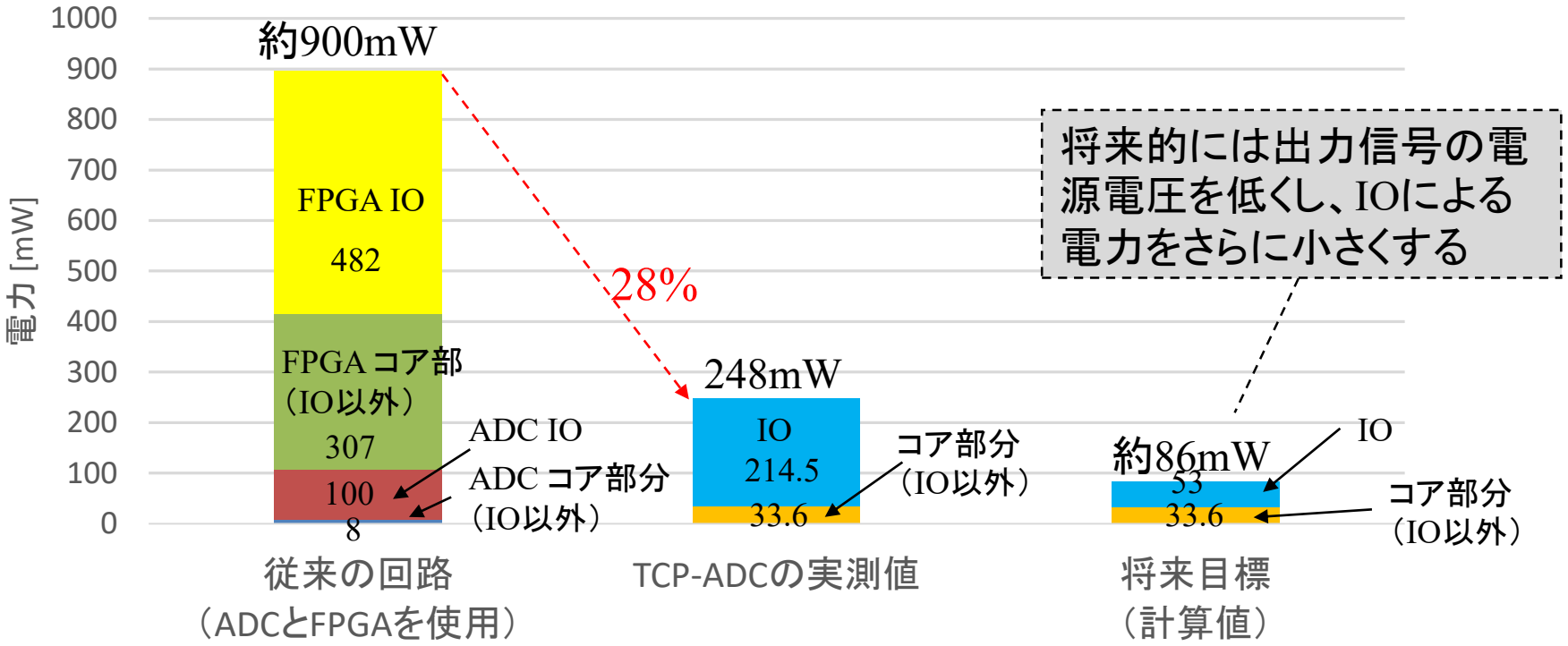
従来の回路の約28%まで電力を抑えることが可能



※実測値はデータ転送中の値
※従来の回路（ADCとFPGAを使う）の設定
FPGAはArtix-7 xc7a200tffg1156-2で計算
ADCとFPGA間は8本のLVDSでシリアル通信していると仮定

電力

従来の回路の約28%まで電力を抑えることが可能

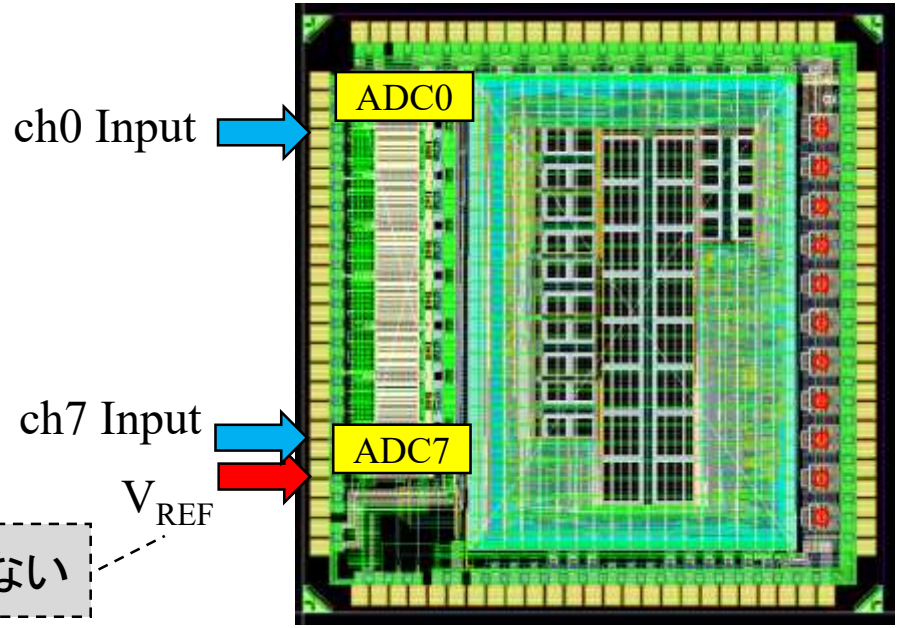


※実測値はデータ転送中の値
※従来の回路（ADCとFPGAを使う）の設定
FPGAはArtix-7 xc7a200tffg1156-2で計算
ADCとFPGA間は8本のLVDSでシリアル通信していると仮定

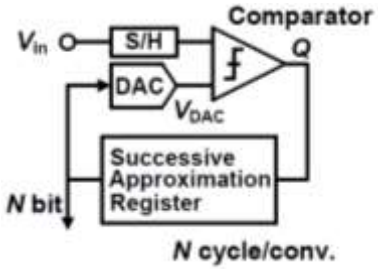
ADC精度

- V_{REF}のピンに近いADCの方がV_{REF}の変動を抑えられるため、ch7に近い方が精度が良い
- 第二版ではch0側からもV_{REF}ピンを追加する

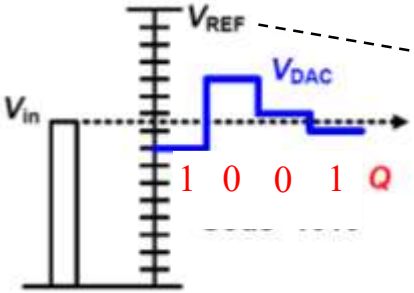
V_{REF}ピンはch7側からしか入れていない



TCP-ADC



簡素化されたSAR ADC
アーキテクチャ



V_{REF}が安定しないと、正しい比較ができない

SAR ADC動作の例