

# 高輝度LHC-ATLAS実験における 新しい $\mu$ 粒子飛跡トリガーで用いるTDC回路の開発

名古屋大学 高エネルギー素粒子物理学研究室

M2 佐野祐太

# 高輝度LHC-ATLAS実験

2025年から開始予定の重心系エネルギー13,14TeVの陽子陽子衝突

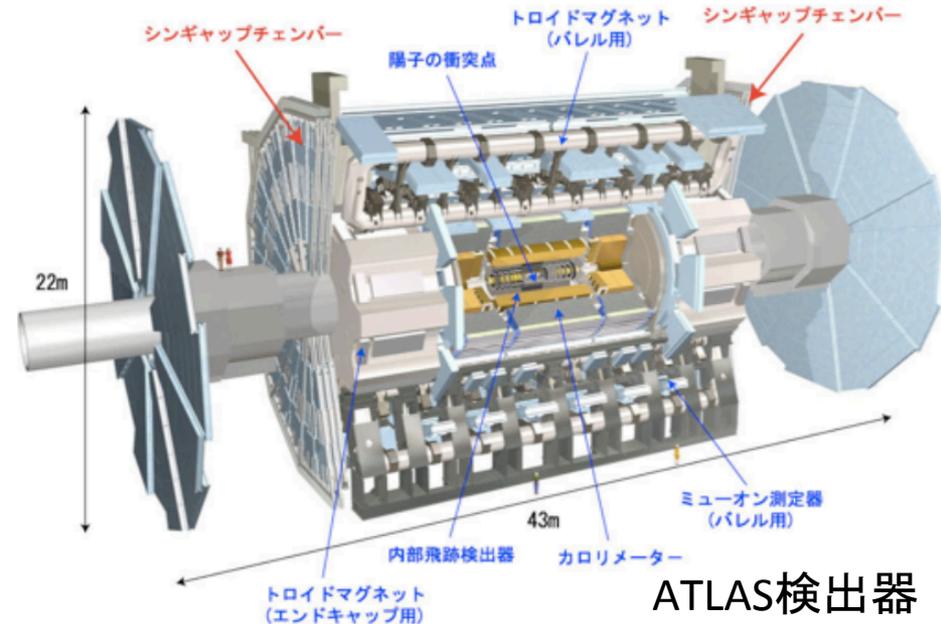
瞬間ルミノシティ: 2012年までの衝突実験の約10倍  $5 \times 10^{34} \text{cm}^{-2}\text{s}^{-1}$

⇒データ読み出しの、より高い衝突頻度への対応が課題

- ・フロントエンド回路を取り替え、より大きなデータ取得レートを実現
- ・高分解能の粒子トラッキングによる、より効率的な事象選別

これにより、新物理事象に対する感度の向上を目指す

特に、新物理事象で重要となる  
 $\mu$ 粒子の運動量を用いて選別する  
トリガー回路の改良を目指す。



# 新しい $\mu$ 粒子トリガー

## ・現在のトリガー

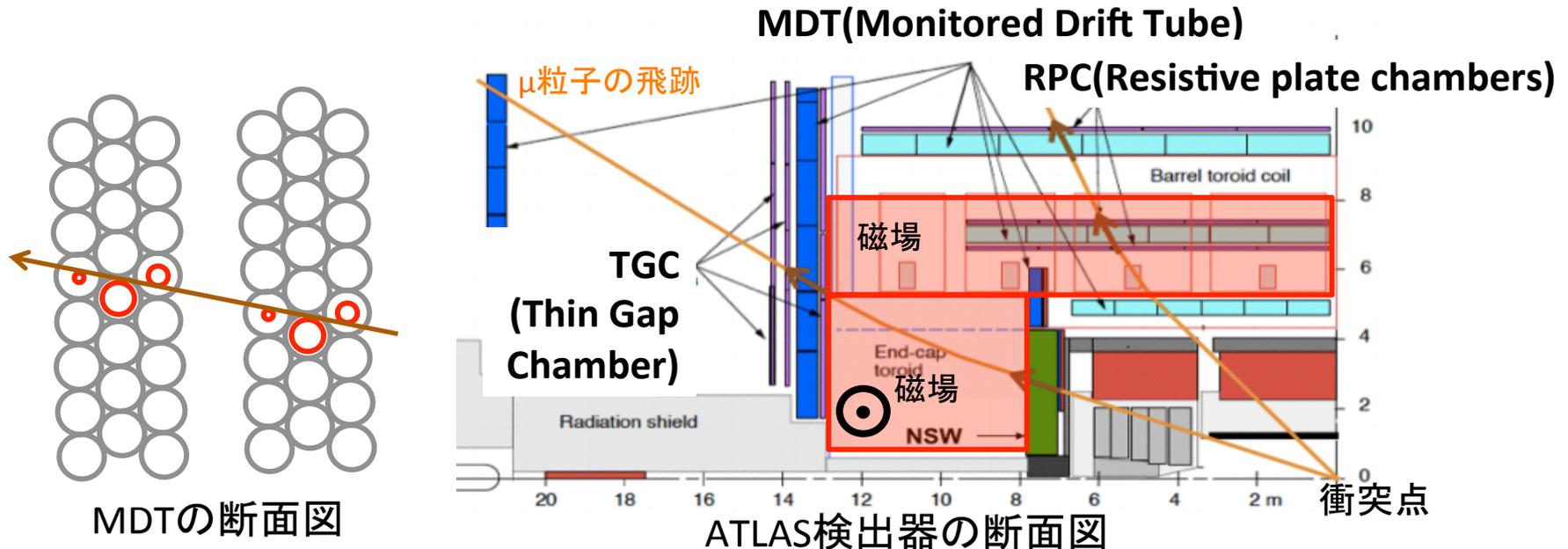
TGC, RPCのコインシデンスを用いたトリガー

$\mu$ 粒子トリガーレート = 40kHz @ 横運動量  $P_T$  閾値 = 20 GeV/c

## ・新しいトリガー

飛跡精密測定用ドリフトチューブMDTによるトラッキングトリガー

⇒  $P_T$  閾値 = 15 GeV/c でトリガーレート 40kHz 程度



# 新しいMDT-TDCの開発

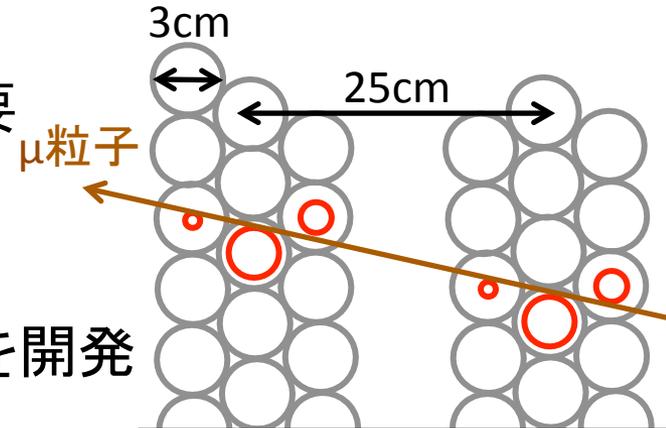
4/21

- 現在のTDC (ASIC)は精密測定用TDCのみ
- トリガー用TDCも載せたデバイスの開発が必要
  - トリガーに必要な角度分解能 $\sim 1\text{mrad}$
  - $\Rightarrow$ 時間分解能 $\sim 10\text{ns}$

$\Rightarrow$  **FPGA**を用いて、従来と同じ24チャンネルTDCを開発

- トリガー用TDC (刻み幅 =  $12.5\text{ns}$ )
- 精密測定用TDC (刻み幅 =  $0.78\text{ns}$ )
  - $\lt$  チューブのガス由来の系統誤差  $\sim 500\text{ps}$

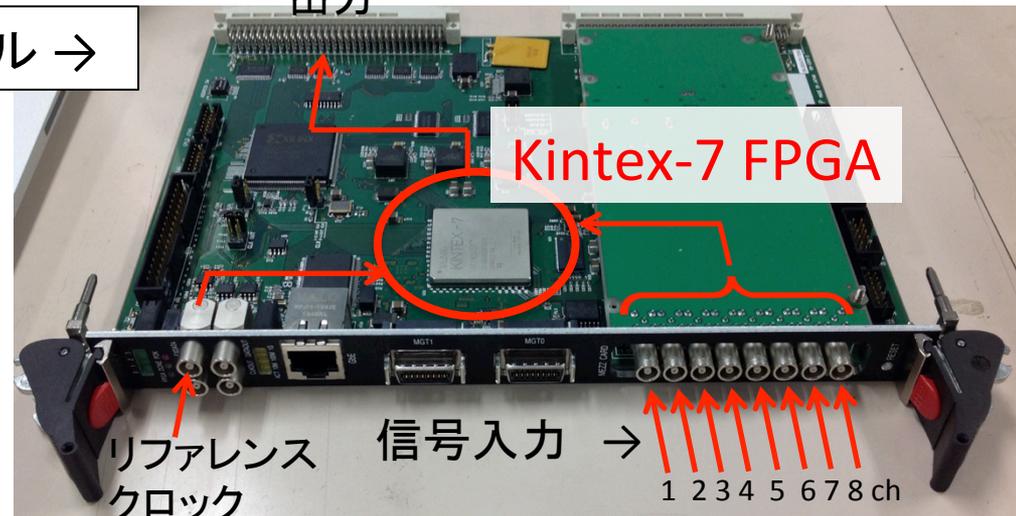
MDT 断面図



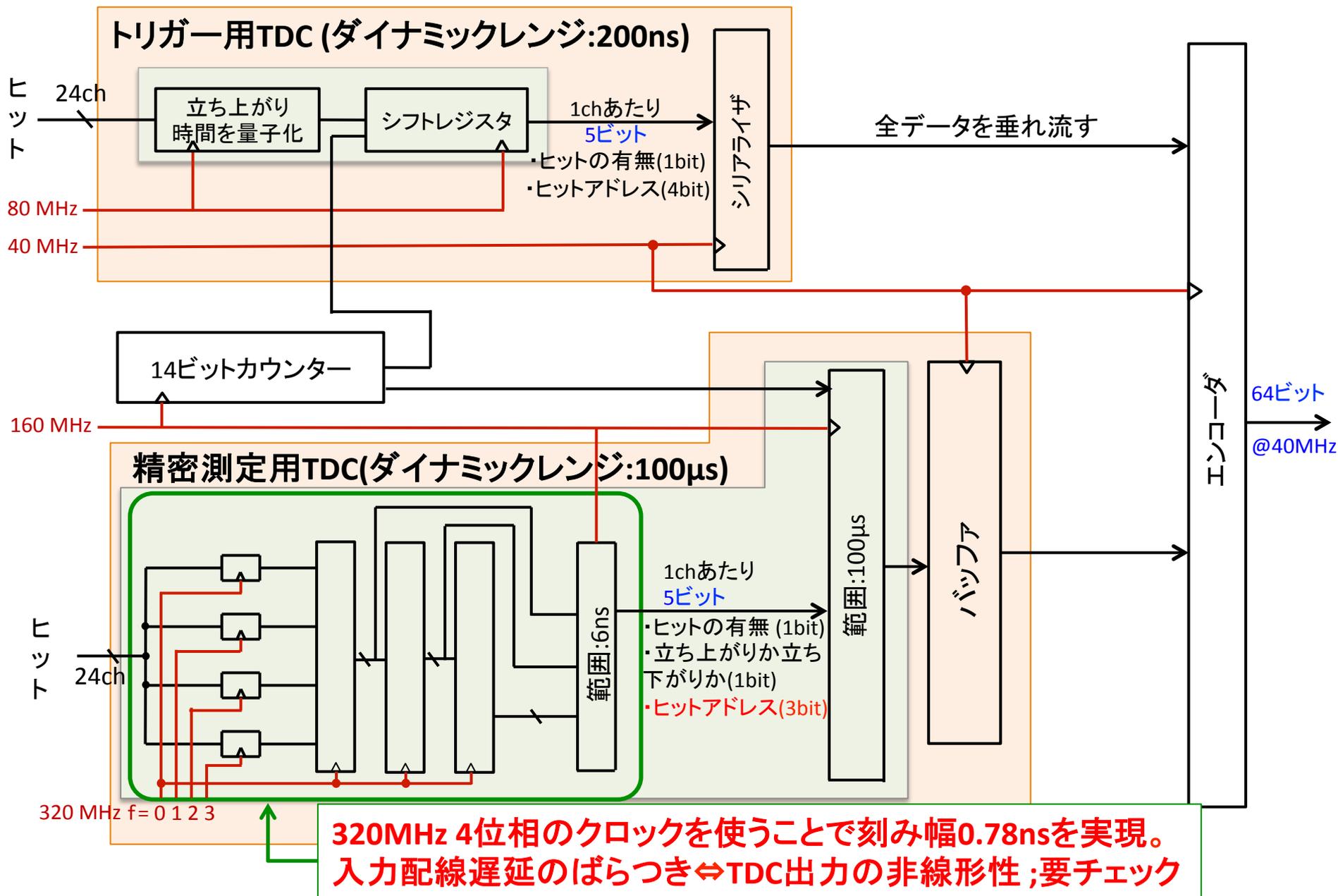
ガス : Ar/CO<sub>2</sub> (93/7), 3bar  
HV : 3080V  
平均ドリフト速度 :  $20\mu\text{m/ns}$

動作試験に用いているVMEモジュール  $\rightarrow$

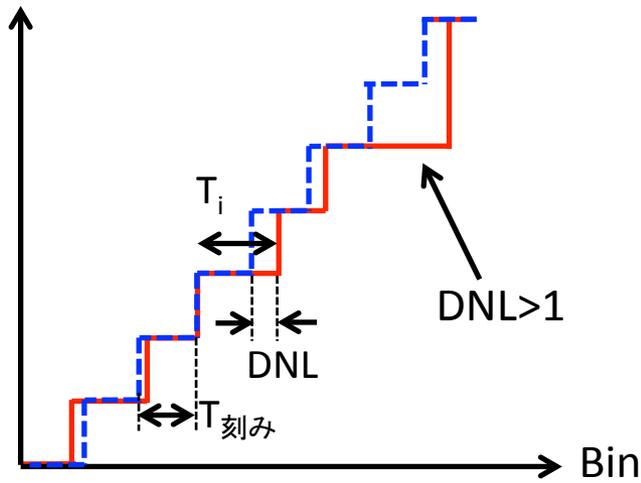
24チャンネルのうち、  
1~8チャンネルの  
性能評価を行った。



# デザインしたTDCのブロック図



# 精密測定用TDC 非線形性測定

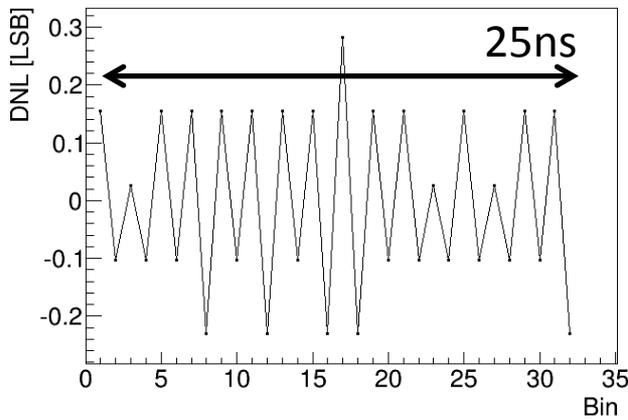


非線形性を表す量

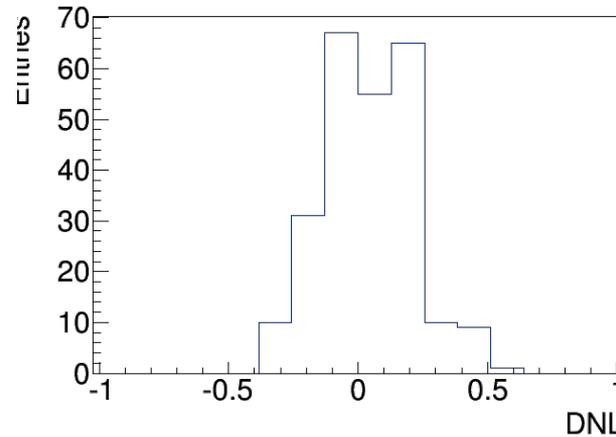
$$DNL_i[\text{刻み}] = \frac{T_i - T_{\text{刻み}}}{T_{\text{刻み}}} \quad (i : \text{Bin})$$

$$INL_i[\text{刻み}] = \sum_{k=0}^i DNL_k \quad (i, k : \text{Bin})$$

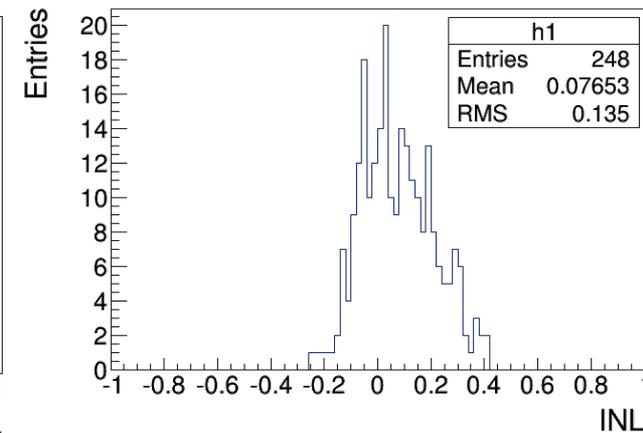
チャンネル1のDNL



全チャンネルのDNL分布

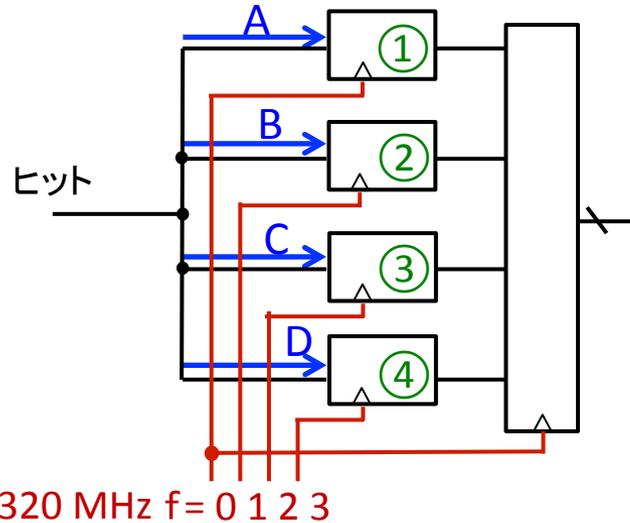


全チャンネルのINL分布



全チャンネルで  $|DNL| \leq 0.6$ ,  $|INL| \leq 0.5$  となり、良い線形性は見られた。

# 入力配線の遅延と線形性の関係



入力配線の遅延  
(開発ソフトで分かる)

A : 2178 ps

B : 2255 ps

C : 2267 ps

D : 2170 ps

①～④の各Dフリップフロップのラッチの  
タイミングが刻み幅を決めている

計算される各カウンタの刻み幅

0,4 : 703ps (=780+A-B)

1,5 : 768ps (=780+B-C)

2,6 : 877ps (=780+C-D)

3,7 : 772ps (=780+D-A)

数十psで一致

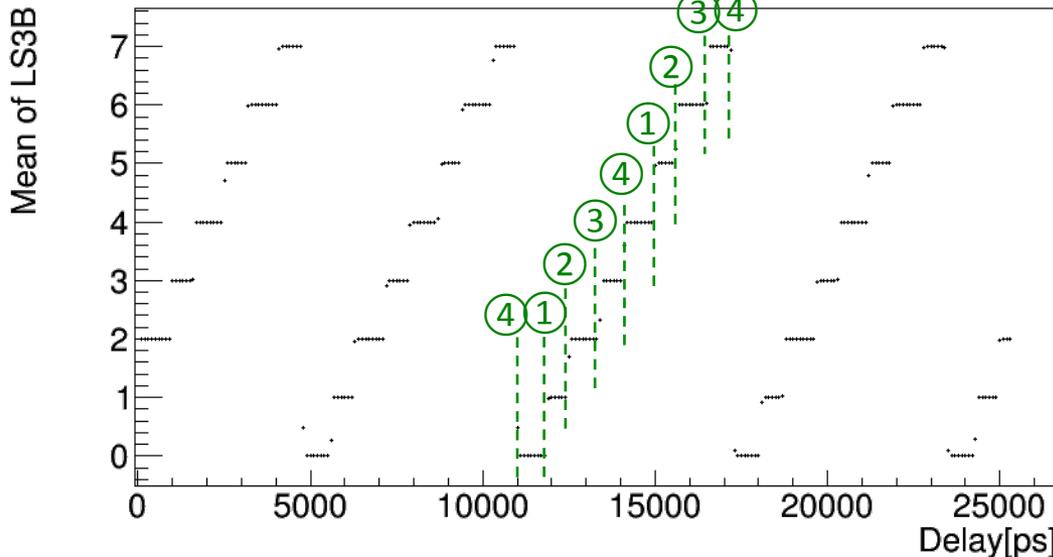
測定された各カウンタの刻み幅の平均

0,4 : 750ps

1,5 : 763ps

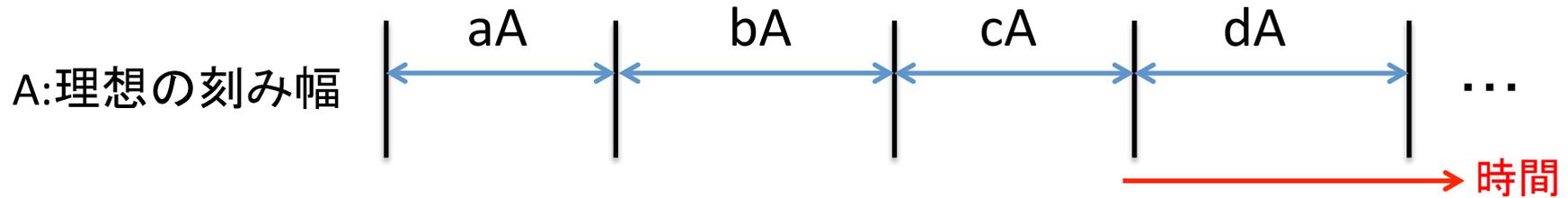
2,6 : 888.5ps

3,7 : 750ps



非線形性が各DFFの入力配線遅延のばらつきで決定されることが分かった。

# 非線形性を考慮した時間分解能



$a, b, c, d$ は4本の入力パス遅延のばらつきによって決まり、

$$a + b + c + d = 4$$

時間幅 $4A$ に対する分散 $\text{Var}[4A]$ は、 $\text{Var}[X + Y] = \text{Var}[X] + \text{Var}[Y]$  より、

$$\text{Var}[4A] = \text{Var}[aA + bA + cA + dA] = \frac{A^2}{12} (a^2 + b^2 + c^2 + d^2)$$

(各刻みの量子化誤差の2乗和)

よって、刻み幅 $A$ に対する分散は、

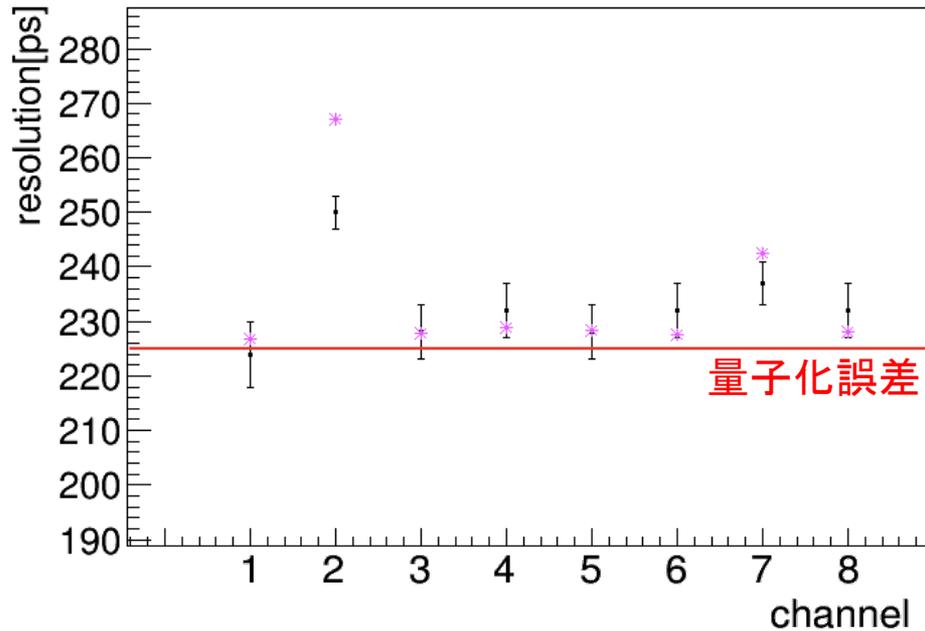
$$\text{Var}[A] = \frac{A^2}{12} \frac{a^2 + b^2 + c^2 + d^2}{4}$$

$$\Rightarrow \text{時間分解能は、} \sigma = \sqrt{\text{Var}[A]} = \frac{A}{\sqrt{12}} \frac{\sqrt{a^2 + b^2 + c^2 + d^2}}{2}$$

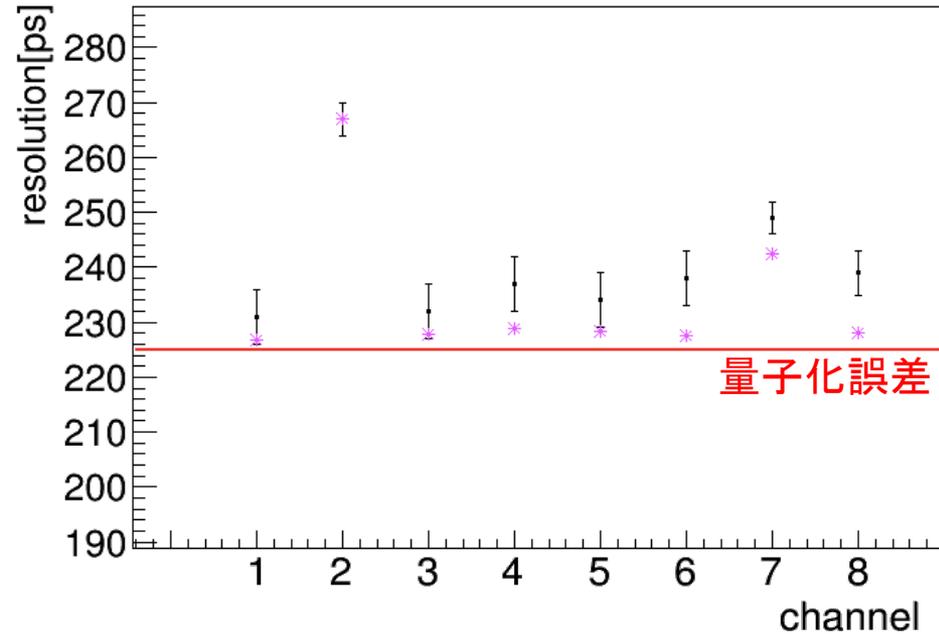
# 時間分解能 測定結果

(ピンクの点:配線遅延から計算した時間分解能)

## 立ち上がり

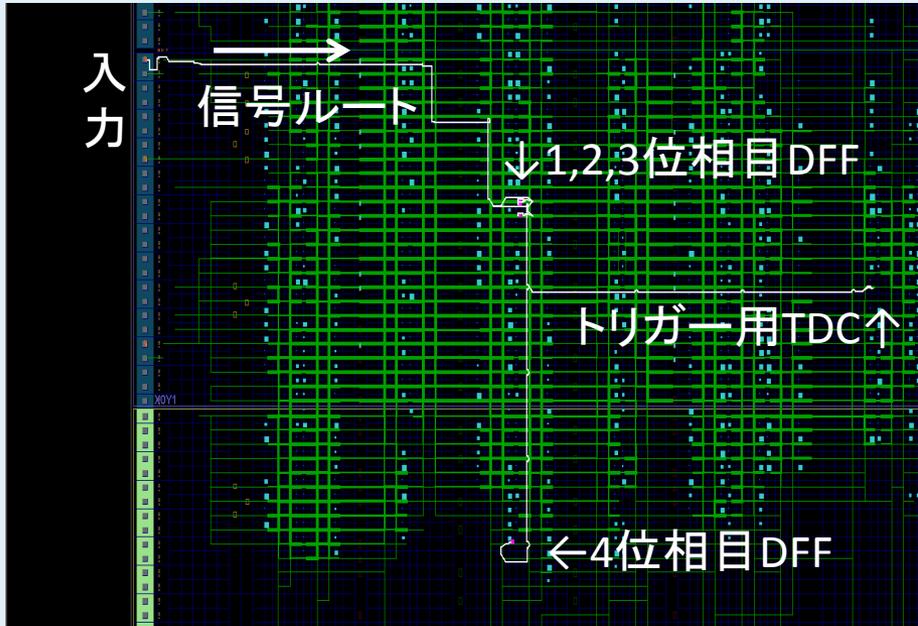


## 立ち下がり



配線遅延のばらつきが時間分解能に大きく寄与していることが分かる。  
このTDCの性能は配線遅延のばらつきによって決まっていると考えられる。

## 抑制前

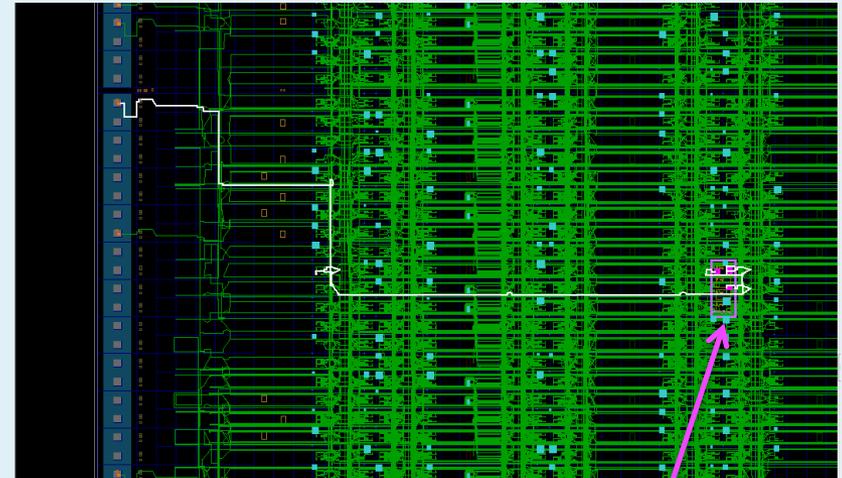


4位相目DFFだけめっぽう遠い位置に配置されていた。  
配線遅延のばらつきはこれが原因。

### 配線遅延

1位相目 1285ps  
2位相目 1295ps  
3位相目 1213ps  
4位相目 1952ps

## 抑制後



「4つのDFFをこの範囲に収めなさい」という制限

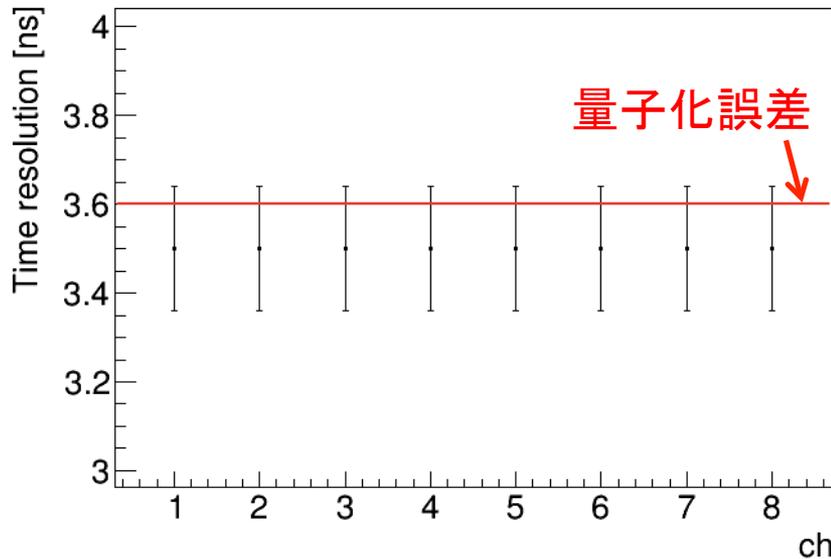
⇒遅延のばらつき～200ps

### 配線遅延

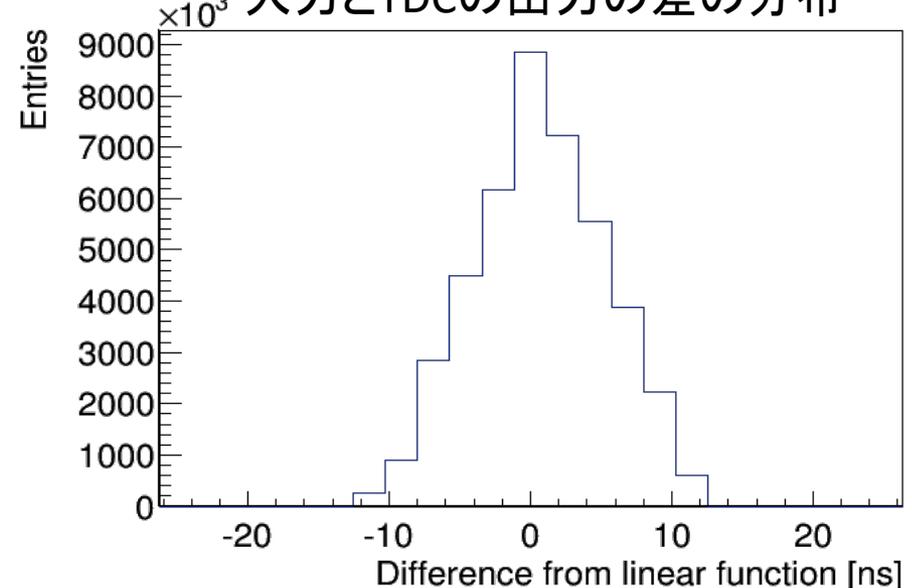
1位相目 1223ps  
2位相目 1429ps  
3位相目 1326ps  
4位相目 1318ps

# トリガー用TDC 時間分解能測定

各チャンネルの時間分解能



全チャンネル・全データの  
入力とTDCの出力の差の分布



- 時間分解能は量子化誤差 $3.6\text{ns}(=12.5\text{ns}/\sqrt{12})$ と無矛盾
- 入力とTDC出力の差  $\leq 1$  刻み幅
- 各チャンネルは、共通のカウンターを用いるので、チャンネル毎に分解能のばらつきが無い。

**Kintex-7 FPGAで要求を満たすTDCを構成できることを実証**

# 放射線耐性が期待されるFPGAでの開発に向けて

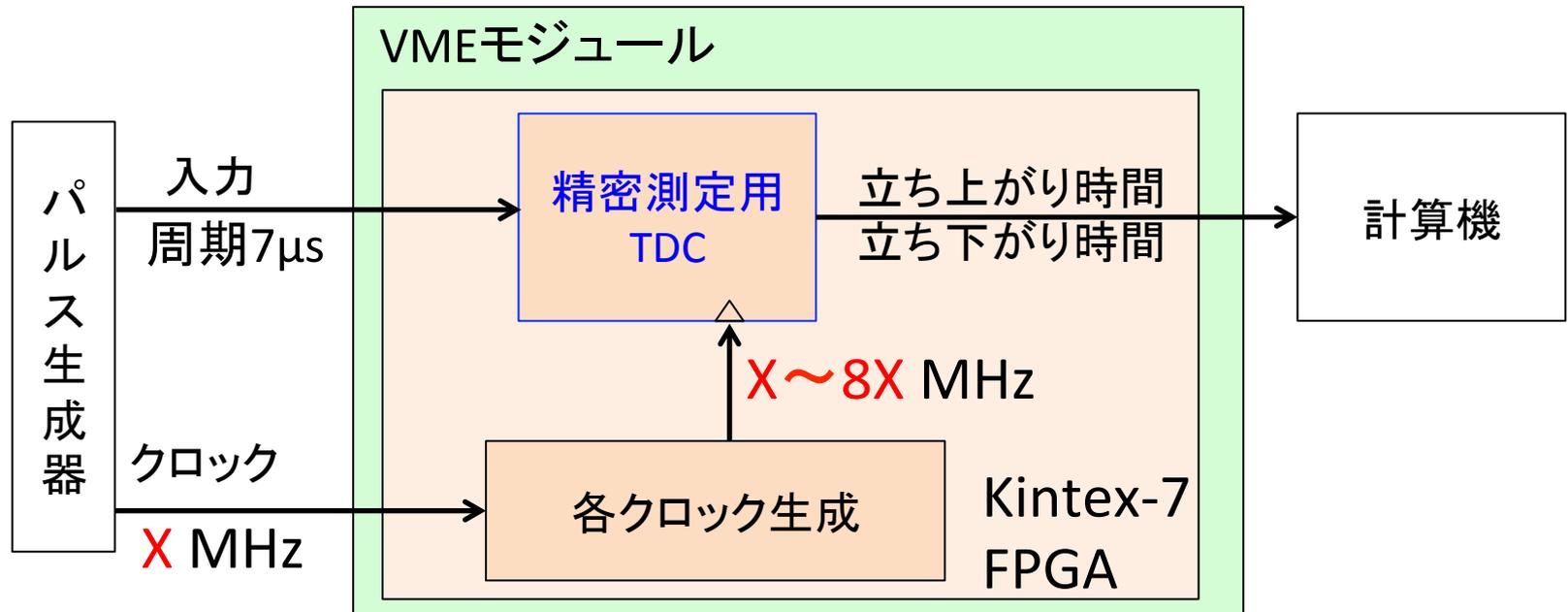
- TDCは検出器側に置くため、放射線耐性が必要になる。
  - $\gamma$ 線 : 10.5krad(Si) /10年
  - 中性子 :  $10^{12}$ n/cm<sup>2</sup> /10年
  - 陽子 :  $8.31 \times 10^9$ h/cm<sup>2</sup> /年
- Kintex-7 FPGAは放射線耐性が期待されない。  
⇒放射線耐性に優れたIGLOO2 FPGAで開発する必要性
  - Kintex-7 FPGA : 28nmプロセス 動作限界933MHz
  - IGLOO2 FPGA : 65nmプロセス 動作限界400MHz

Kintex-7での動作速度の追求・線形性の温度依存性

⇒ 他のFPGAでの開発における知見

# 動作速度の追求

- Kintex-7で作れる**最大の周波数は933MHz**  
⇒ 入力周波数  **$X=116\text{MHz}$**  に対応

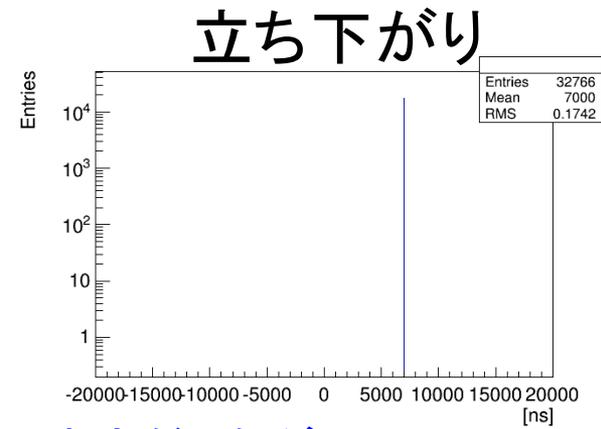
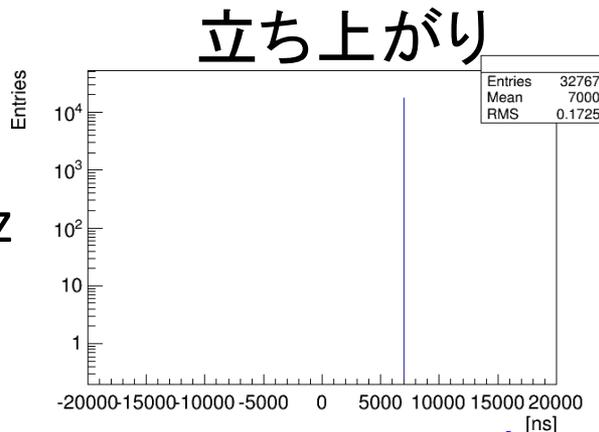


$X=110\text{MHz}$ 以下で動作するようにTDCを最適化して動作試験を行った



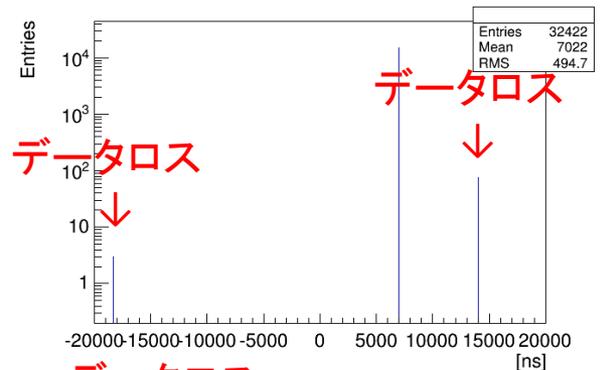
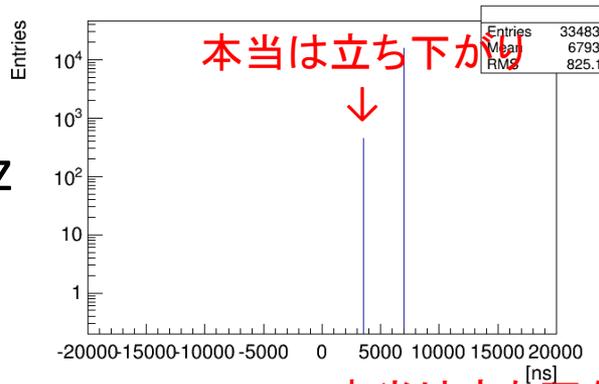
# 動作周波数を上げた時のTDC出力

X=100MHz

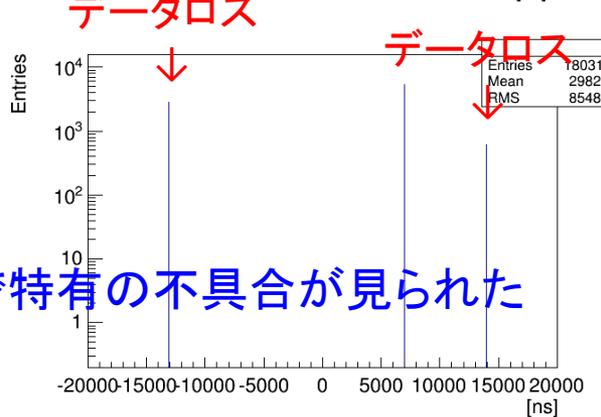
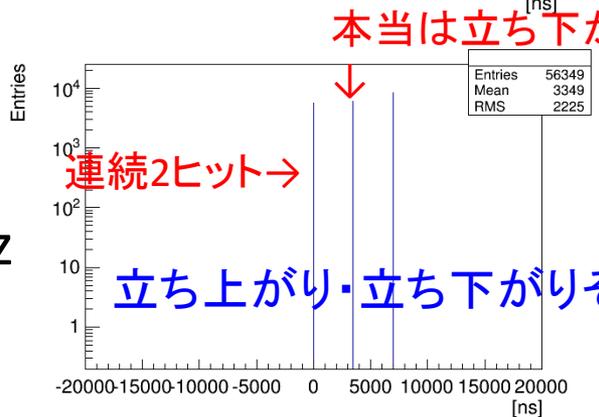


100MHzまでは期待通りの出力だったが...

X=104MHz

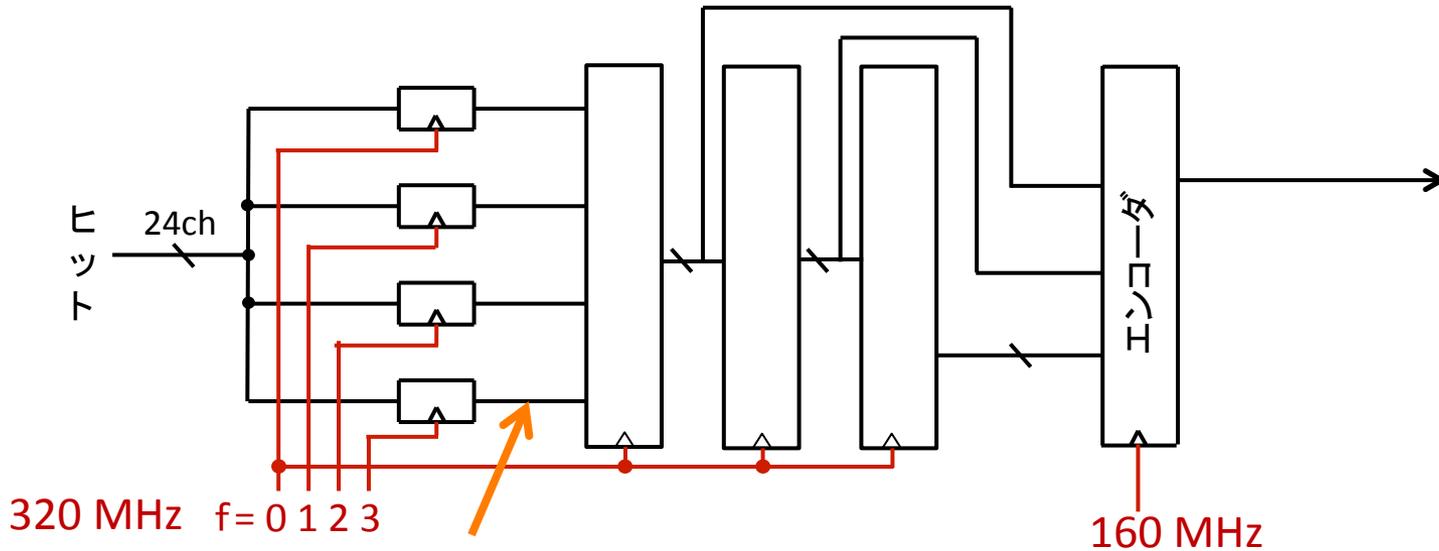


X=120MHz



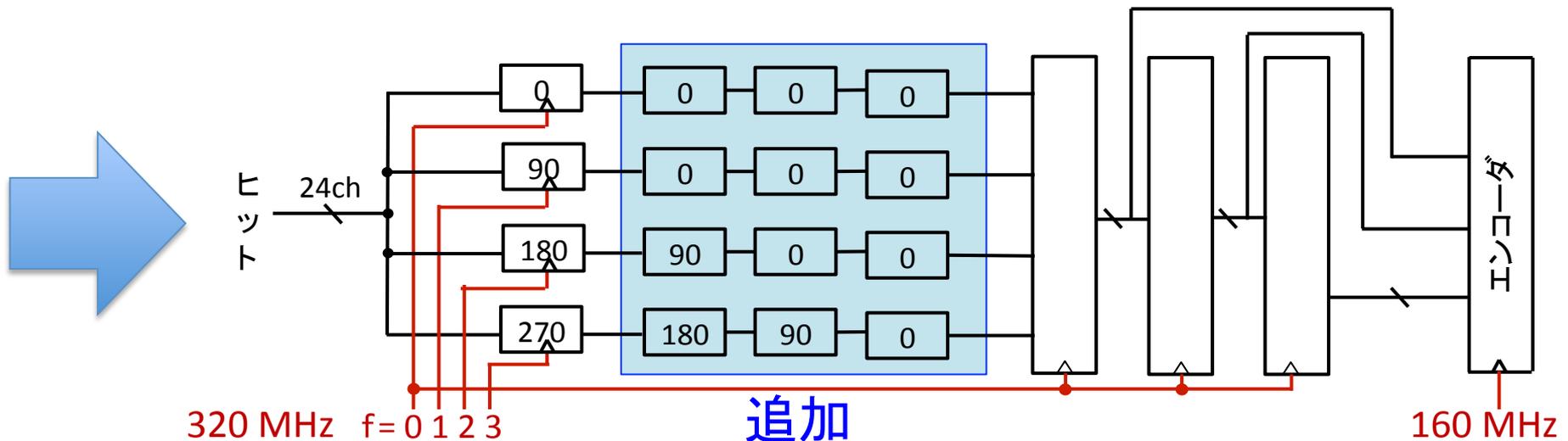
立ち上がり・立ち下がりそれぞれで特有の不具合が見られた

# TDCのロジックの改善

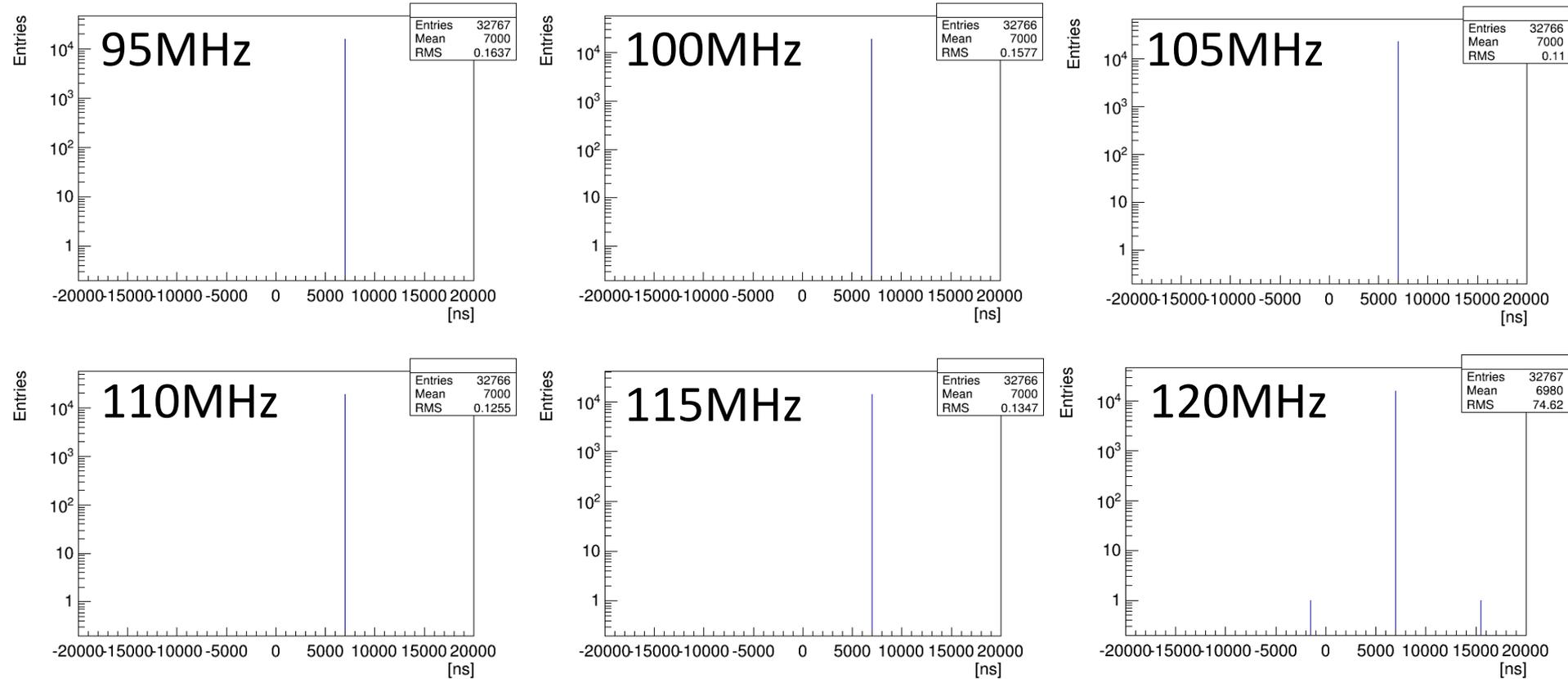


4位相目は次のクロックとの時間差は1刻みしかない

動作が速いと、次のクロックが立ち上がる前にデータが送れない場合がある。



# 改善後の出力



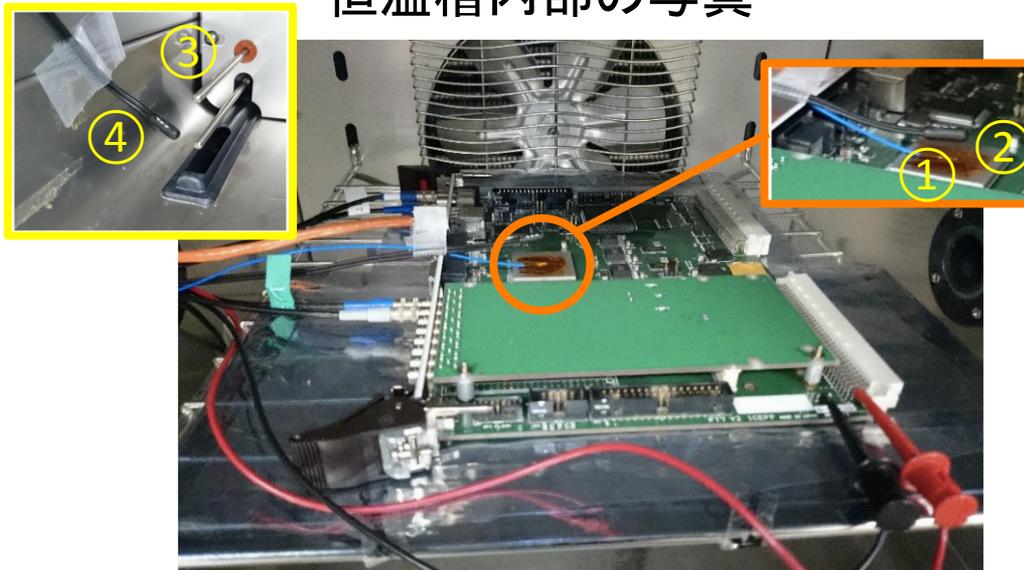
前述の不具合が無くなった。

⇒動作限界まで正しく動作するTDCが構成できた。

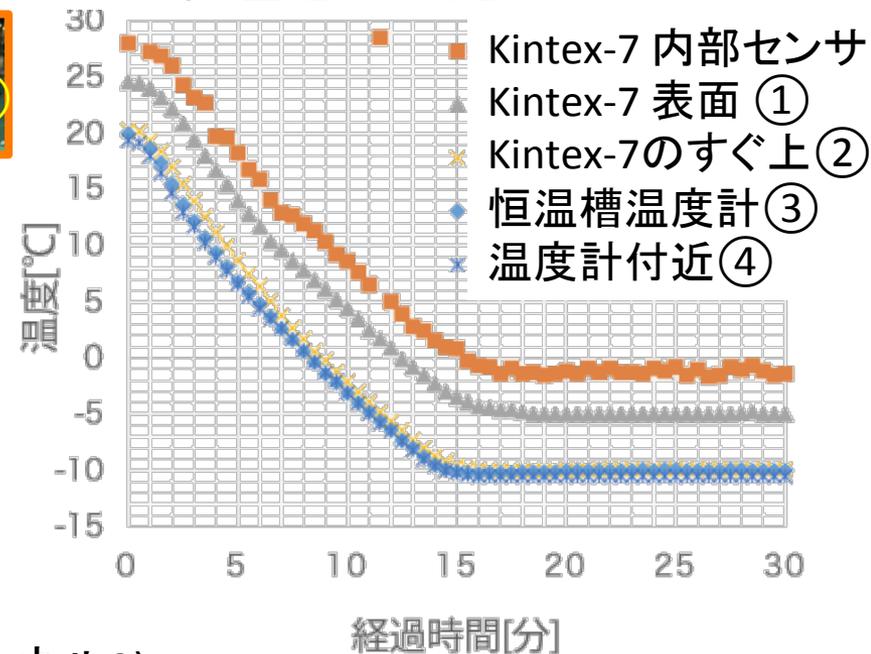
# 各動作周波数における線形性の温度依存性測定

モジュールを恒温槽に入れて、 $-10\sim 60^{\circ}\text{C}$  ( $10^{\circ}\text{C}$ 刻み)で、  
 クロック40,80,110MHzの場合の線形性を測定。  
 データ読み出しはイーサネット経由で行った。

恒温槽内部の写真



各センサの温度変化  
 恒温槽の設定 $20^{\circ}\text{C}\rightarrow -10^{\circ}\text{C}$



用意した温度センサ

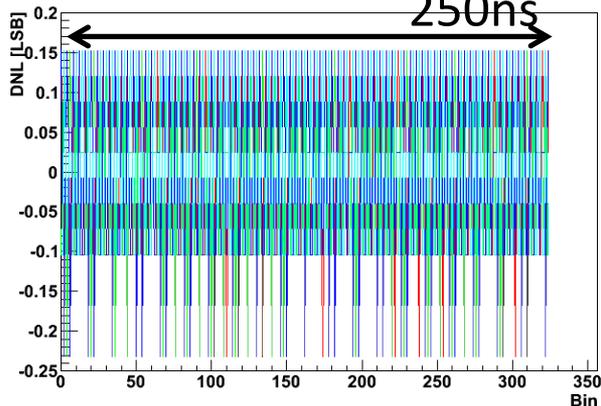
- ①熱電対 ②おんどとり(チャンネル1)  
 ③恒温槽モニタ用温度計 ④おんどとり(チャンネル2)

# DNLの測定結果

18/21

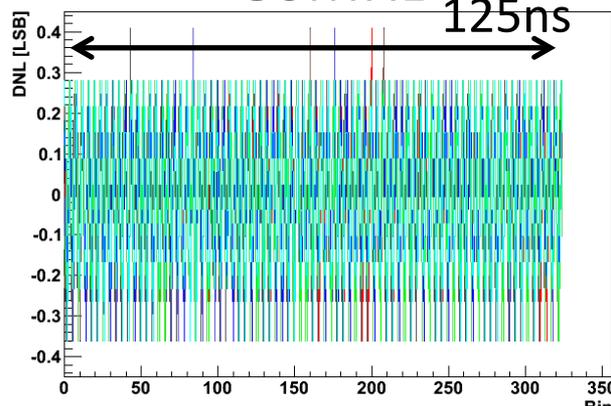
40MHz

250ns



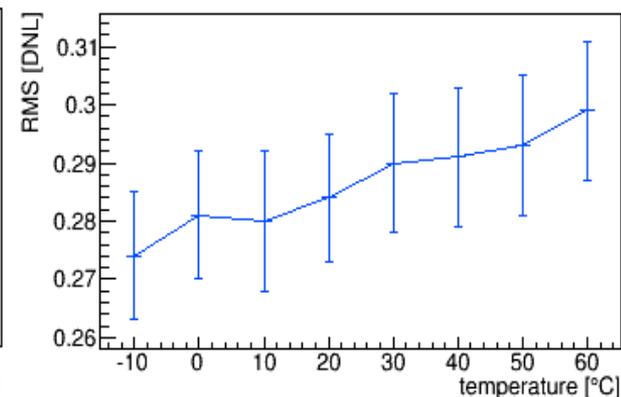
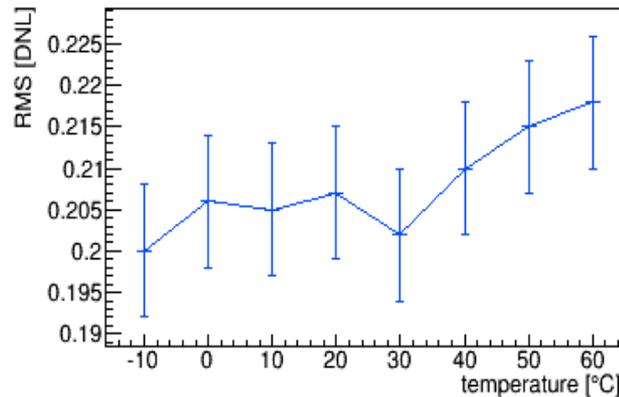
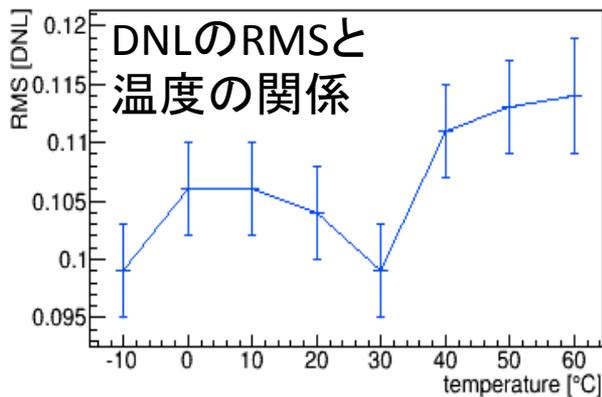
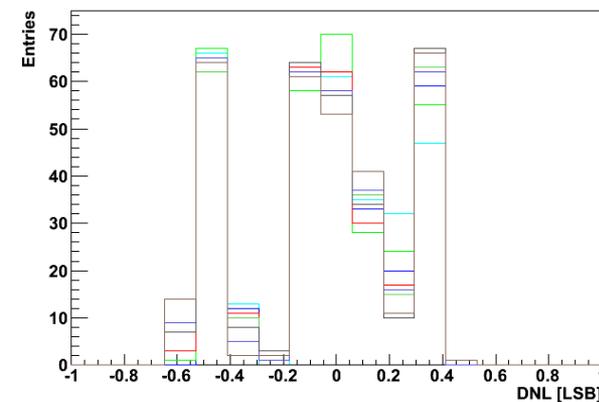
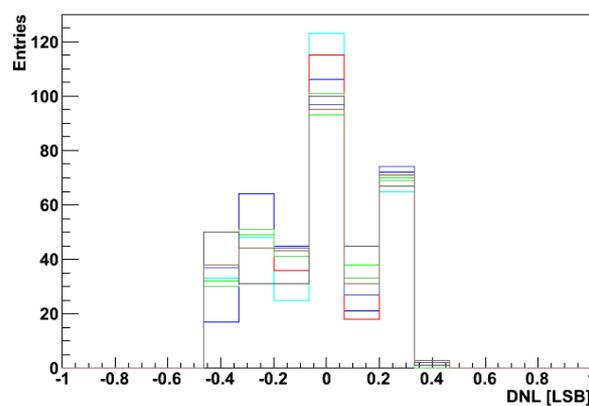
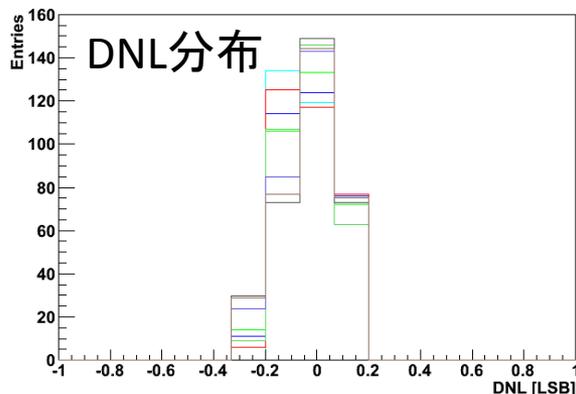
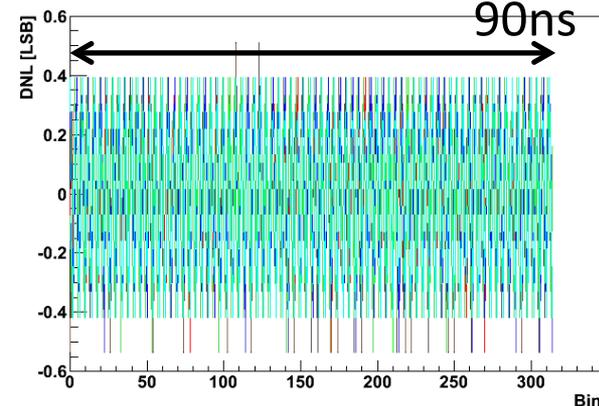
80MHz

125ns



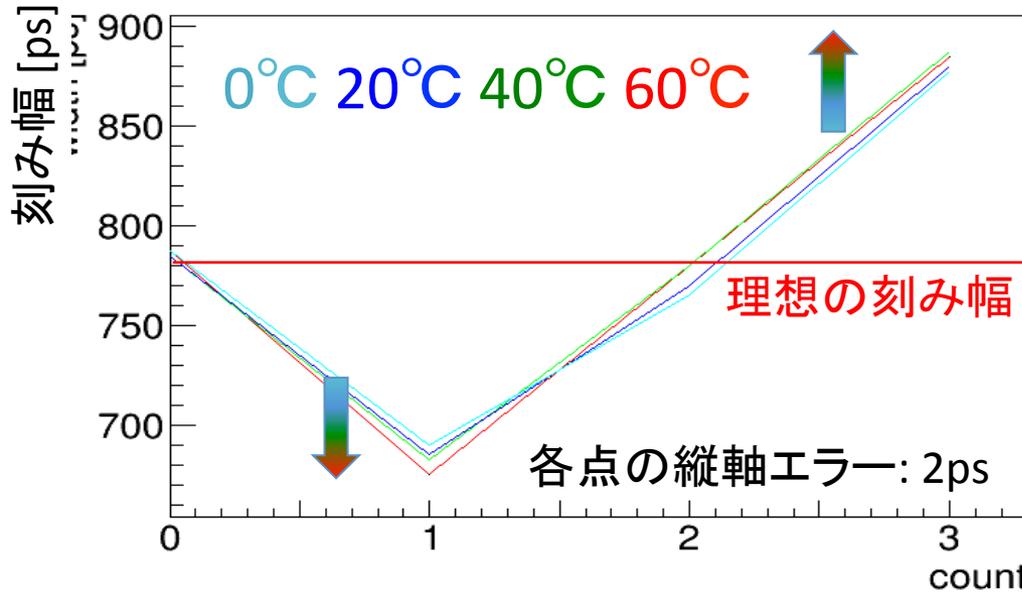
110MHz

90ns



# 「温度上昇⇒DNLのRMS増加」の理由

## カウントと刻み幅の関係 測定結果



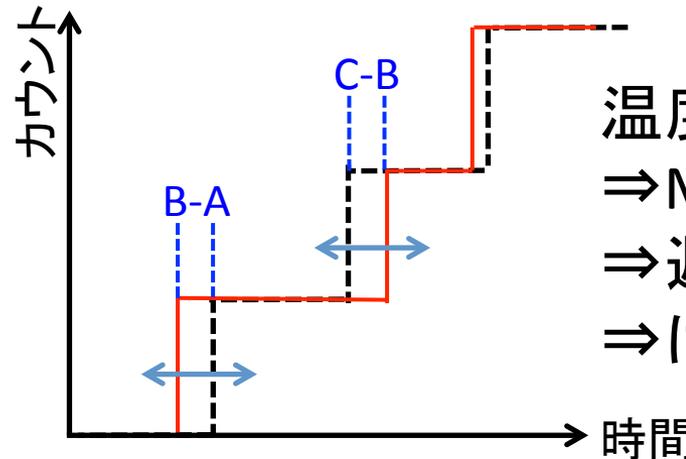
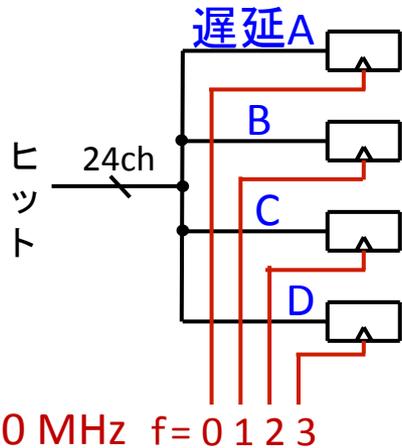
各温度でのRMS

77.27ps

79.89ps

83.73ps

85.81ps



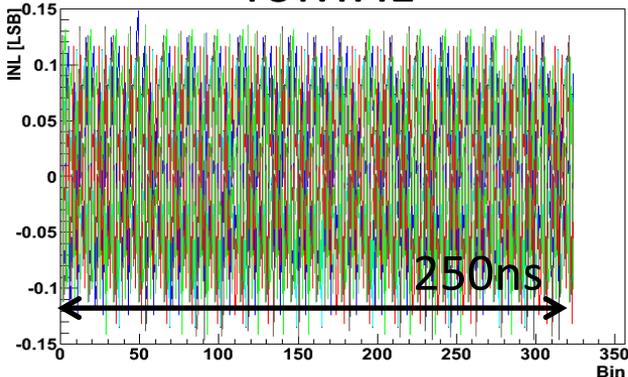
温度上昇  
⇒MOSの電子移動度低下  
⇒遅延増大  
⇒ばらつきも増大

ただし、変化は10ps程度であり、温度依存性は小さい。

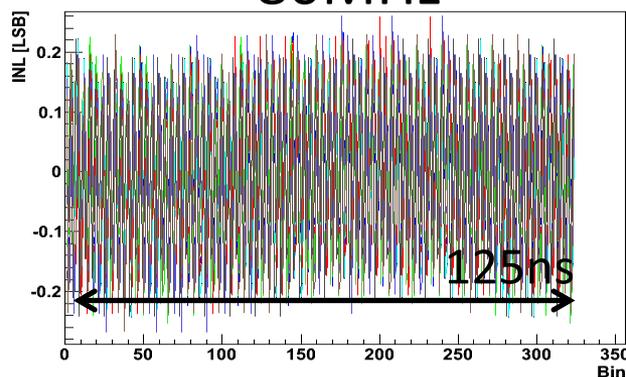
# INLの測定結果

20/21

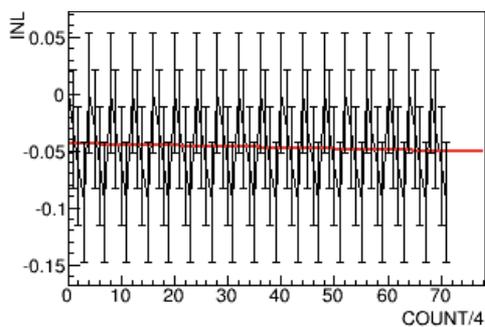
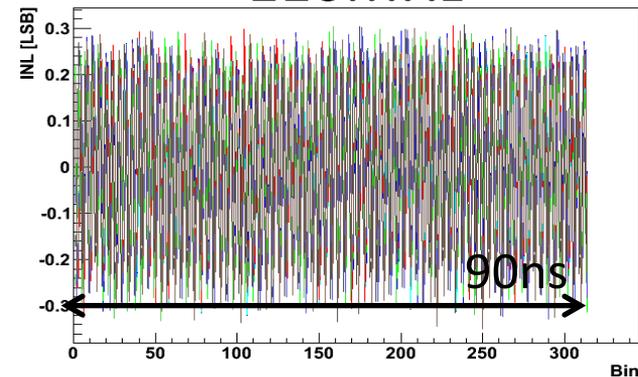
40MHz



80MHz



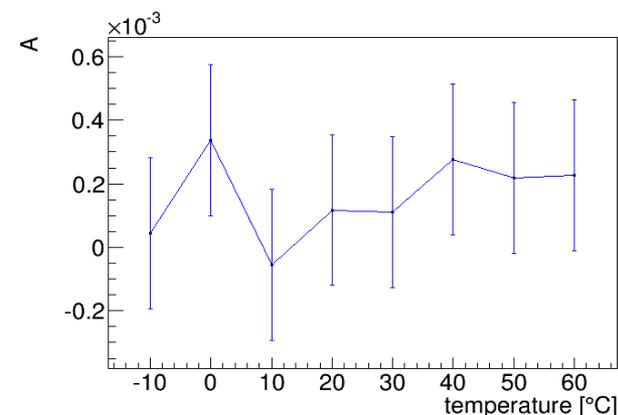
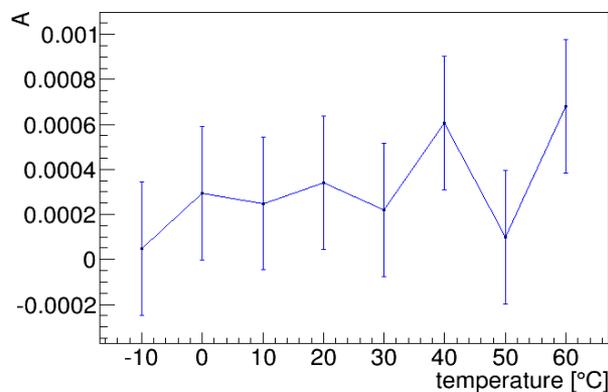
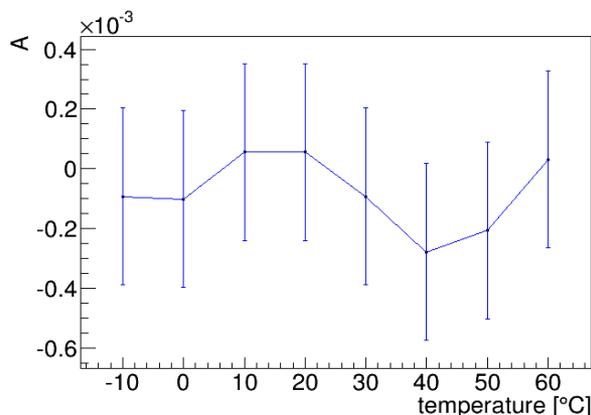
110MHz



4の倍数のカウンターのINLのみをプロットして、  
一次関数でフィット

$$f(x) = Ax + B$$

温度と傾きAの関係



傾きは0とほぼ無矛盾であり、温度依存性は小さい。

- 高輝度LHC-ATLAS実験において、MDTを $\mu$ 粒子トリガーに組み込むことで、 $\mu$ 粒子の $P_T$ 閾値を下げられる。
  - 新たに必要となるトリガー用TDCと精密測定用TDCをKintex-7 FPGAに実装し、試験を行った。
  - 線形性と時間分解能を測定
    - 精密測定用TDCの時間分解能は約230psとなり、要求を満たした。
    - トリガー用TDCの時間分解能は3.5nsとなり、量子化誤差と一致。
- ⇒ 要求を満たす時間分解能を持つTDCをKintex-7で構成できる
- Kintex-7では限界の110MHz(=刻み幅90ps)まで動作するTDCを構成できる。
  - 各動作周波数での線形性の温度依存性を測定
    - DNL,INLともに温度依存性は小さかった。
- ⇒ 他の低スペックのFPGAでも、要求を満たすTDCが構成できそう

## 今後

- 放射線耐性が期待されるマイクロセミ社のフラッシュベースFPGA"IGLOO2"を用いたTDCの動作検証および放射線耐性の測定