

# J-PARC muon g-2/EDM 実験用 シリコンストリップ検出器の開発

佐藤 優太郎

茨城大学

2020/11/27

計測システム研究会2020

@J-PARC/Zoom

1. イントロダクション
  - J-PARC muon g-2/EDM 実験
  - 陽電子飛跡検出器
2. 陽電子飛跡検出器の開発状況
  - 検出器モジュールの開発
    - シリコンストリップセンサー
    - 読み出しASIC
    - フレキ基板
    - リジット基板
  - 検出器のシステム全体の検討
    - データ収集システム
    - ネットワーク
3. まとめと今後の展望

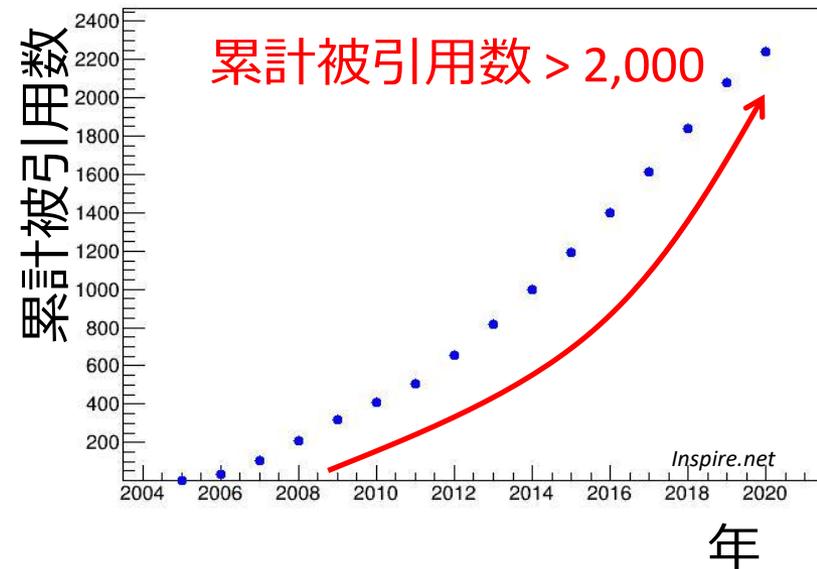
# ミュオンg-2 アノマリー

- 実験、理論ともに非常に高い精度で測定/計算されている。
  - 実験精度 : 0.54 ppm @BNL E821, PRD 73 (2006) 072003
  - 理論精度 : 0.32 ppm @Muon g-2 Theory Initiative, arXiv:2006.04822
- 両者の間には3.7 $\sigma$ のずれがあり、新物理の兆候ではないかと約20年間、注目を集めている。

- $$\Delta a_\mu = a_\mu^{\text{実験}} - a_\mu^{\text{理論}}$$

$$= (279 \pm 76) \times 10^{-11}$$
- 理論精度は、BNL実験の時から約2倍 (0.62~0.69 ppm  $\rightarrow$  0.32 ppm) 向上。

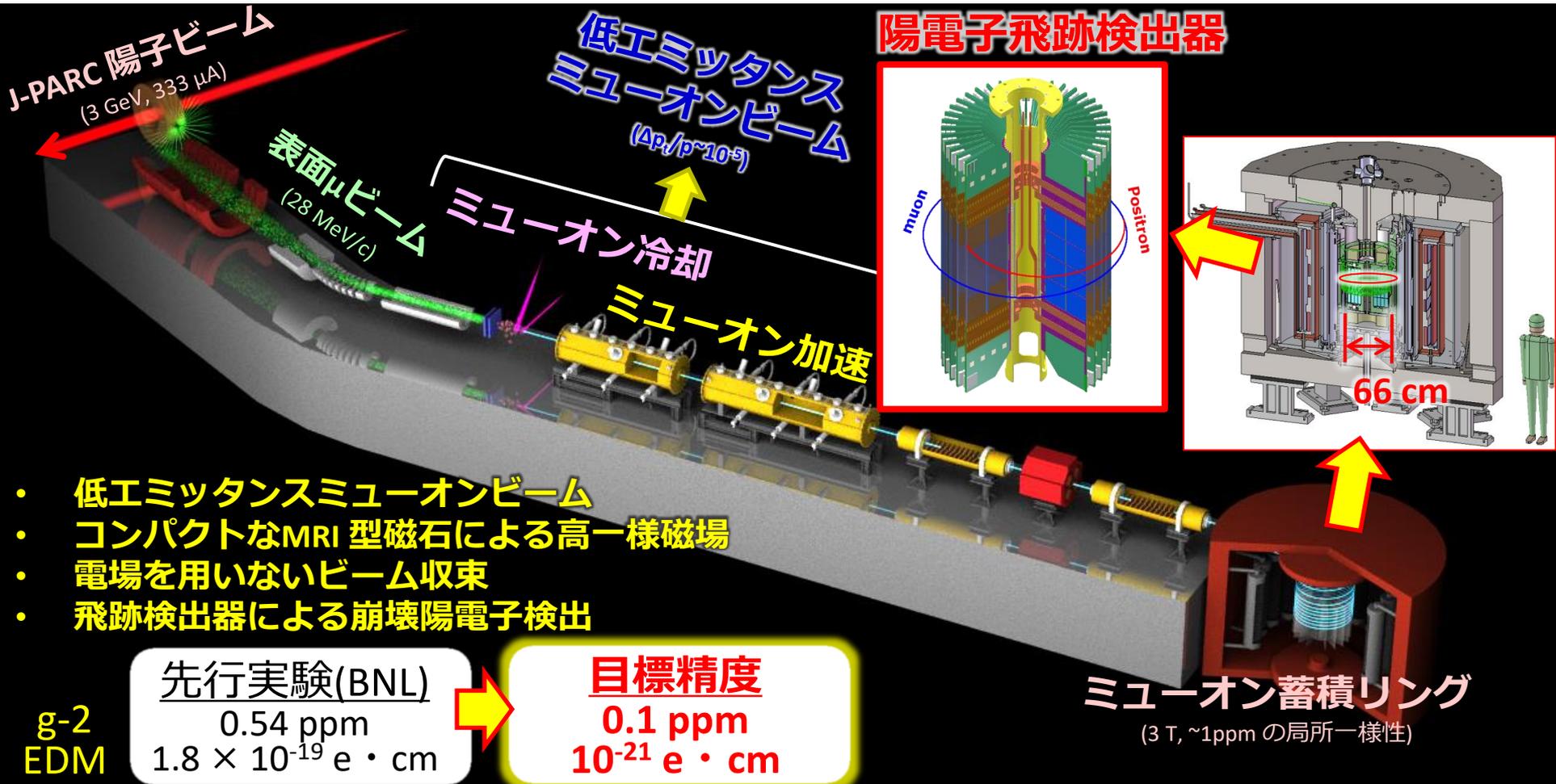
## BNL E821 実験の論文の 累積被引用数



ミュオンg-2で見えている標準理論からのずれを検証するために、  
より測定精度の良い・独立した実験が必要。

# J-PARC muon g-2/EDM 実験

- ミューオンの異常磁気能率( $g-2$ )と電気双極子モーメント(EDM)を精密に測定し、標準理論を超える物理を探索する。
- 従来の実験(BNL, FNAL)とは全く異なる方式による実験([PTEP 2019\(2019\) 053C02](#))
- 2025年の実験開始を目指して、準備進行中。



- 低エミッタンスミュオンビーム
- コンパクトなMRI型磁石による高一様磁場
- 電場を用いないビーム収束
- 飛跡検出器による崩壊陽電子検出

$g-2$   
EDM

先行実験(BNL)

0.54 ppm  
 $1.8 \times 10^{-19} e \cdot cm$

目標精度

0.1 ppm  
 $10^{-21} e \cdot cm$

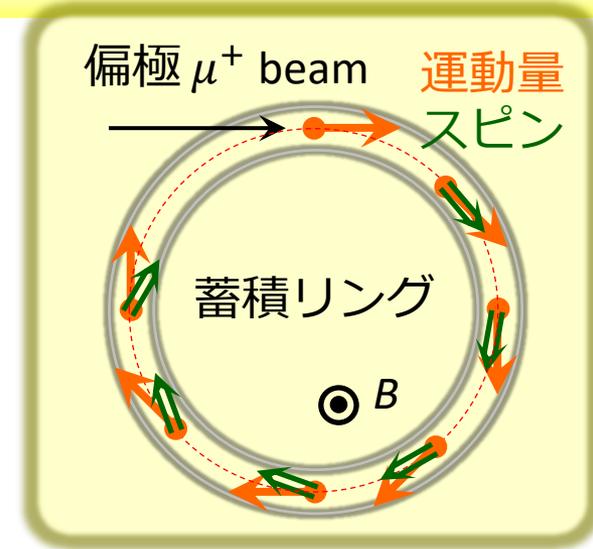
# ミュオン g-2 の測定原理

## 異常歳差運動 (@E=0)

$$\vec{\omega} = -\frac{e}{m_{\mu}} \left[ a_{\mu} \vec{B} + \frac{\eta}{2} (\vec{\beta} \times \vec{B}) \right]$$

異常磁気モーメント

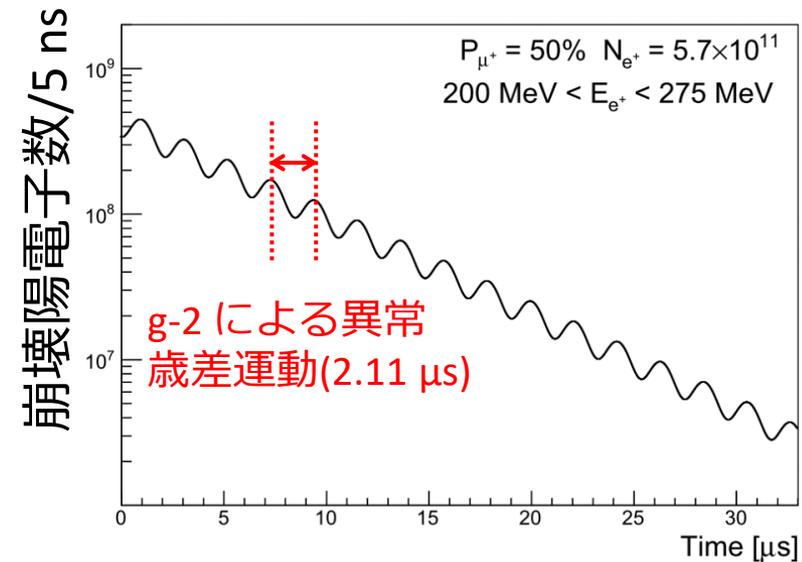
$$\left( a_{\mu} = \frac{g-2}{2} \right)$$



- ミュオン崩壊 ( $\mu^+ \rightarrow e^+ \nu \bar{\nu}$ ) ではミュオンのスピンの向きに陽電子が出やすい。
- 高運動量の陽電子を検出することで、スピンの向きと運動方向の差の情報が得られる。

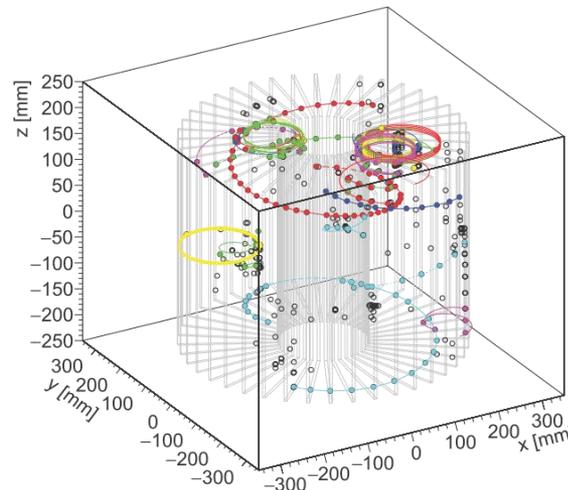
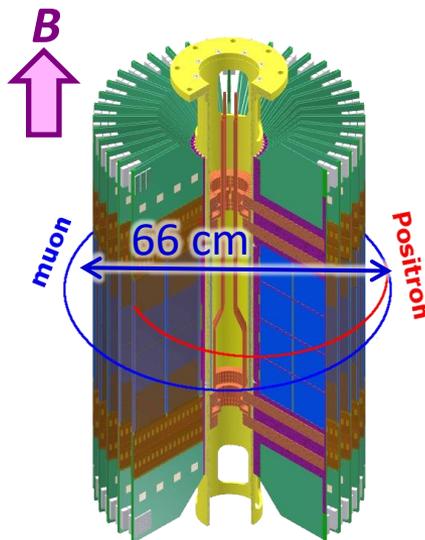
## ミュオン g-2 の精密測定

1. 異常歳差運動周期の精密測定
  - 2.11  $\mu\text{s}$  の周期を 0.1 ppm で測定したい。
  - 0(1 ps) で時間を”正しく”測定する。
2. ミュオンが感じる磁場の精密測定



# 陽電子飛跡検出器

- ミューオン崩壊から生じる陽電子の崩壊時刻、運動量、放出角度を測定する**シリコンストリップ検出器**
  1. **高いヒットレート耐性とヒットレートの変化に対する高い安定性**
    - 5 ns の間に最大30 個のミューオンが崩壊。
    - 測定開始から終了までに150 倍のヒットレート変化(@寿命5 周期分)
      - シリコンストリップセンサー(ストリップ間隔190  $\mu\text{m}$ )  
→ 最大ヒットレート : 1.4 MHz/strip
      - 高速応答(立ち上がり時間<50 ns) な読み出しASIC → パイルアップの抑制
  2. **J-PARC の高強度パルスビームに対応した設計**
    - 大容量(8k $\times$ 128ch) メモリを搭載した読み出しASIC

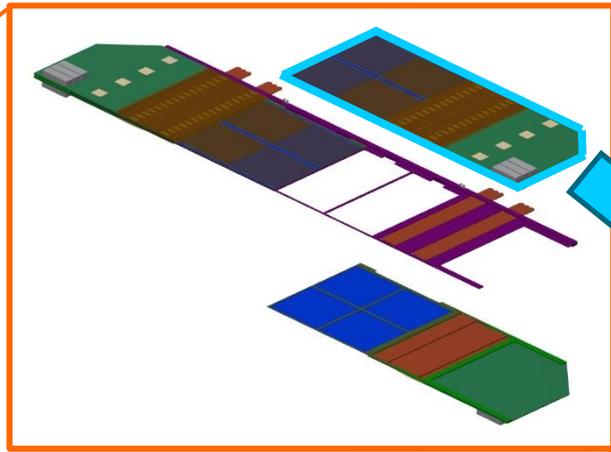


- ベーン数 : 40
- センサー枚数 : 640 枚
- 総ストリップ数 : 655,360
- センサー総面積 : 6.24  $\text{m}^2$   
(有感領域 : 6.06  $\text{m}^2$ )

# 陽電子飛跡検出器の構造

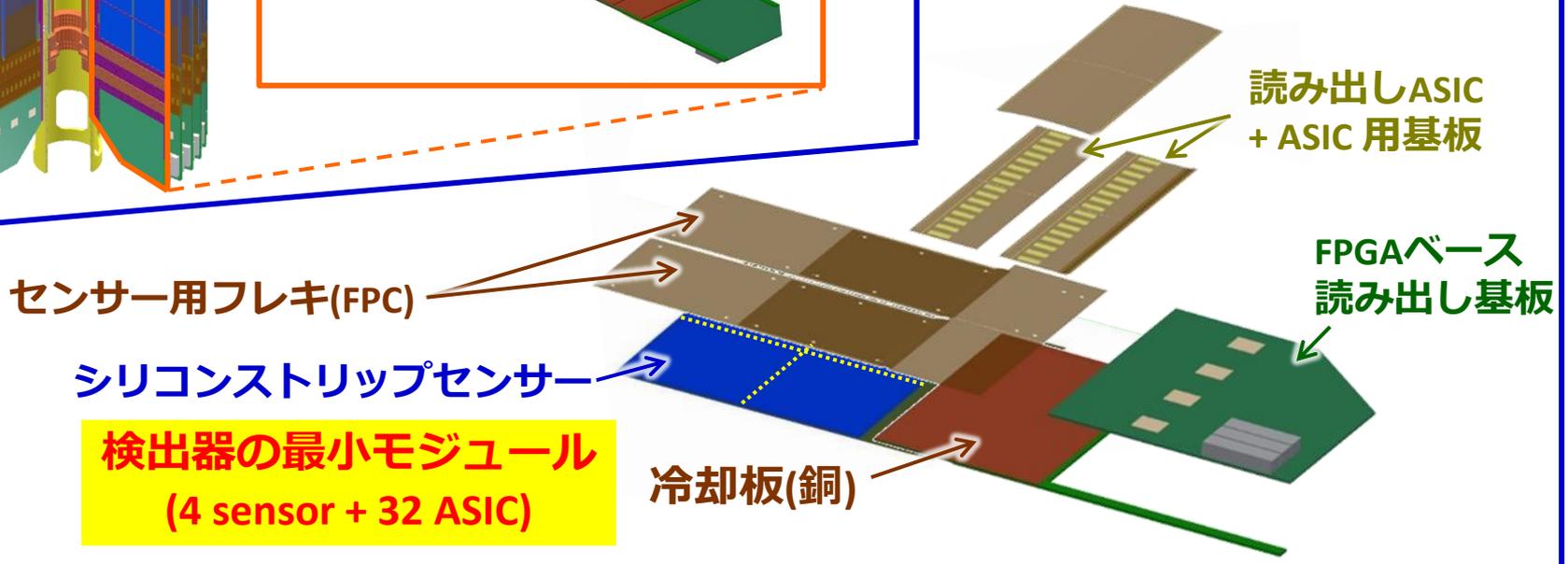
- センターポールに**“ベーン”**を放射状に配置する。
  - ベーンは4つの**“クォーターベーン”**で構成される。
- 検出器全体は真空中(0.1 atm)・磁場(3T)中に設置する。

## ベーンの構造 (計40枚)



片面シリコンストリップセンサーを2層重ねることで、粒子の2次元位置を測定する。

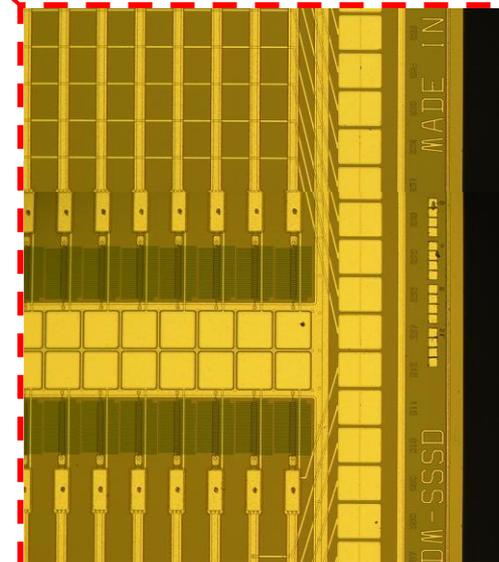
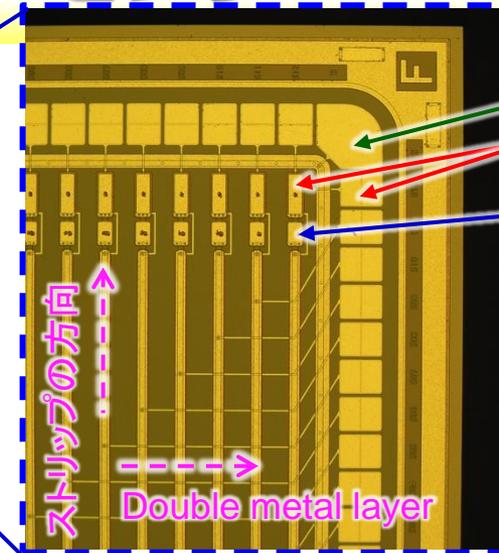
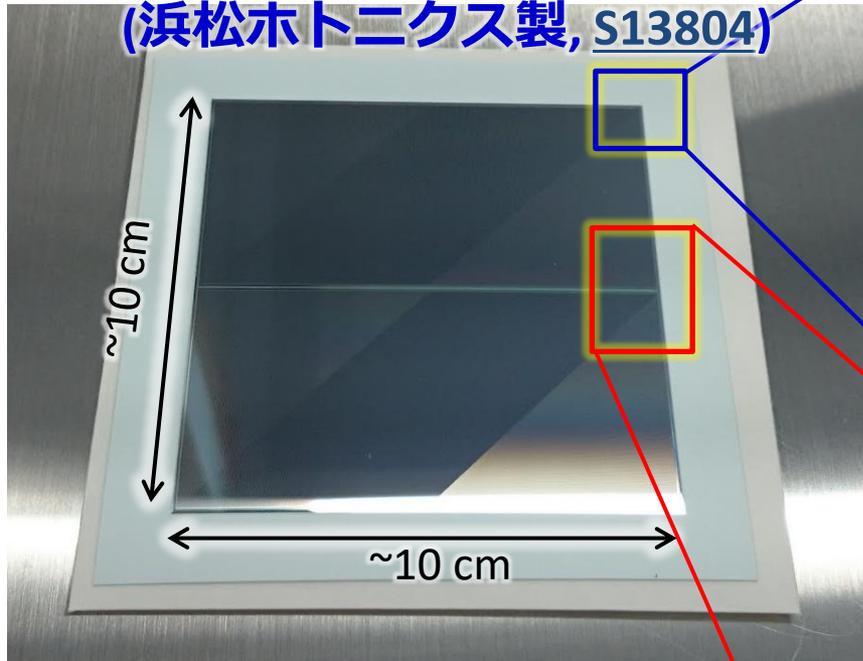
## クォーターベーンの構造





# シリコンストリップセンサー

## 片面シリコンストリップセンサー (浜松ホトニクス製, S13804)



項目	仕様
センサータイプ	p on n
サイズ	98.77 mm × 98.77 mm
有感領域	97.28 mm × 97.28 mm
ストリップ間隔	0.19 mm
ストリップ長さ	48.575 mm
ストリップ数	512 × 2 blocks
厚さ	320 μm
検出器容量	17 pF

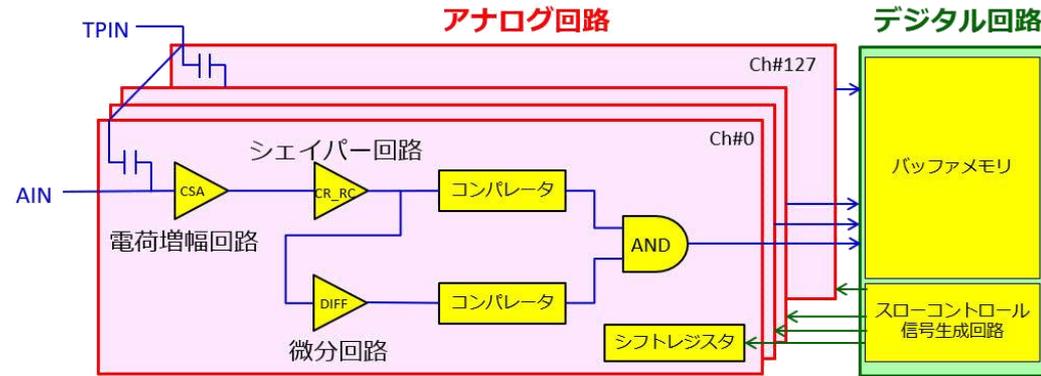
2層配線(double metal layer)になっており、2方向から読出し可能。

● 実機センサーを約190枚製造済み。

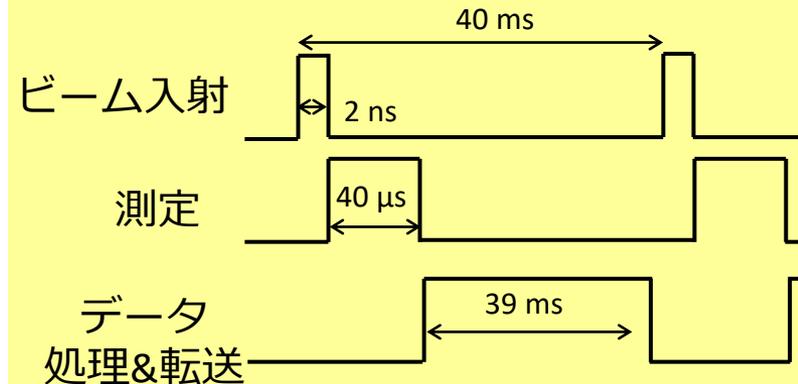
– 40 vanes には640枚のセンサーが必要。

## 読み出しASICの特徴

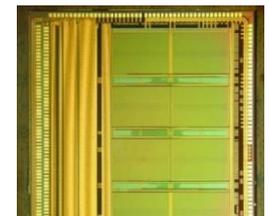
- **高速応答**
  - 立ち上がり時間 < 50 ns
  - 信号幅 < 100 ns@1 MIP
- **低ノイズ** < 1600 e<sup>-</sup> @C<sub>det</sub> = 30 pF
- Time-walk < 1 ns @0.5-3.0 MIP
- J-PARCのビームパルス構造(25 Hz)に同期したデータ読み出し
  - コンパレータ出力を5 ns 間隔でサンプリングして、バイナリデータを大容量メモリに保存。



## データ収集サイクル



## Slit128C



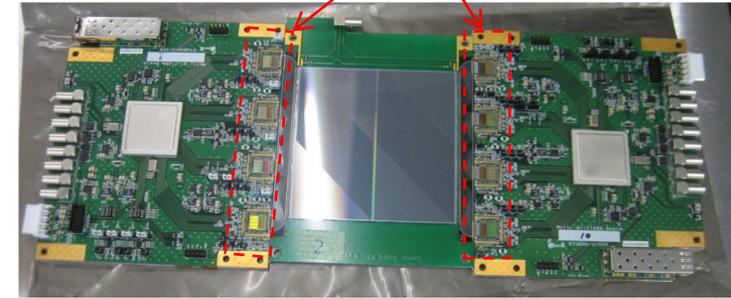
Silterra 0.18 μm CMOS process  
Chip size : 6.58 mm x 7.24 mm

- 試作機“Slit128C”で実験の要求を満たすことを確認した。
  - 論文(link : [IEEE](#), [arXiv](#)), 高エネニュースの記事([link](#))
- **実機量産を開始して、今年度末に納品予定。**

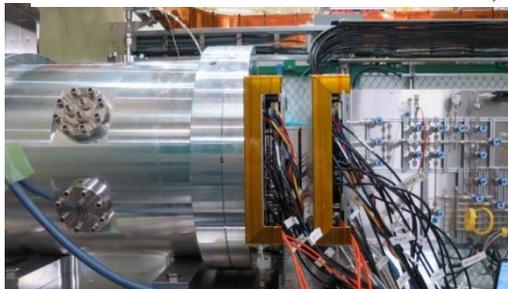
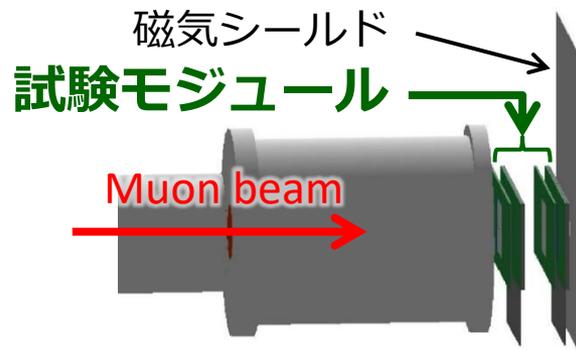
# 試験モジュールの製作・運用

- 試作読み出しASIC “Slit128A” と実機センサーを用いて、**試験モジュール**を計4台製作した。
  - 歩留まりの高いワイヤーボンディング
  - 基板上での複数ASICの安定した動作
  - QA(Quality assurance) システムの導入
    - [JINST 15 P04027 \(2020\)](#)
- 他の実験で試験モジュールを使用中。

試作読み出しASIC (4 x 2)



## MuSEUM 実験(@J-PARC MLF)



ミューオンウムの超微細構造定数の測定結果 (arXiv)

## ULQ2 実験(@東北大, ELPH)



試験モジュール

# フレキシ基板①：センサー用FPC

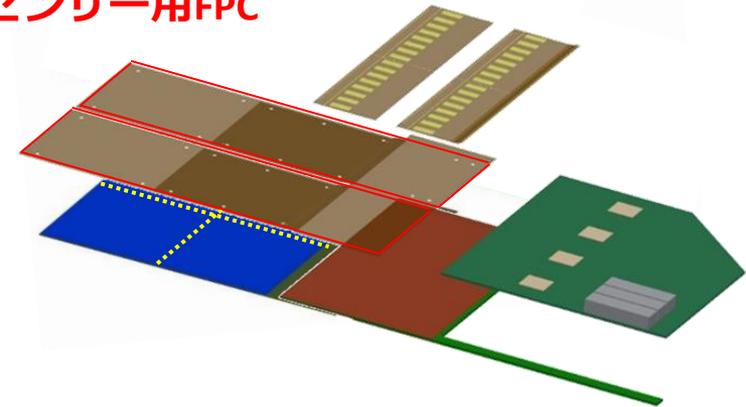
センサーからの信号をASICへ伝送するための2種類のフレキシ基板(FPC)を製造。

## ① センサー用FPC (株式会社フジクラ製)

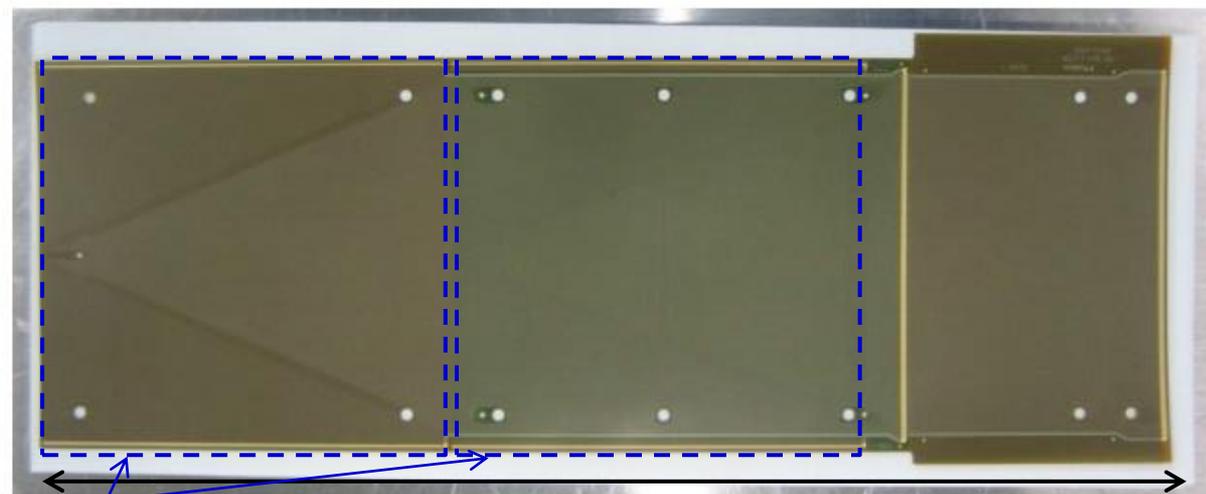
- センサーからの信号をASIC近傍まで伝達するためのFPC。
- **狭ピッチ × 大面積**
  - 配線部は84  $\mu\text{m}$  ピッチ
  - 最長配線~250 mm

→ 量産(500枚 = 320枚 + 予備)が完了した。

センサー用FPC



センサー用FPC (実機)



センサーの配置場所

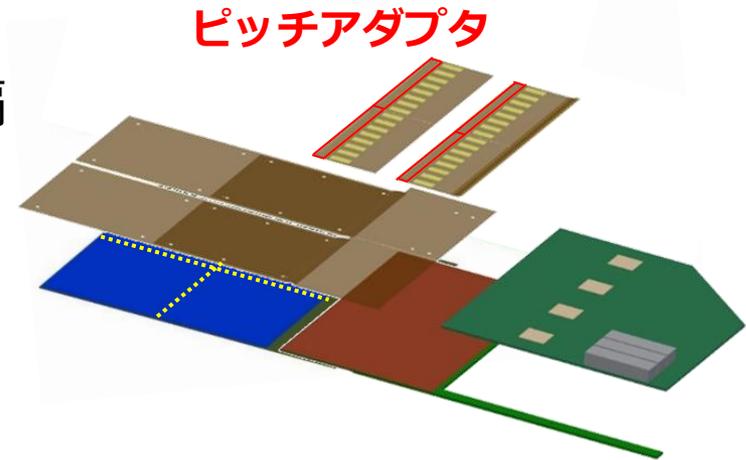
272 mm

# フレキ基板②：ピッチアダプタ

センサーからの信号をASICへ伝送するための2種類のフレキ基板(FPC)を製造。

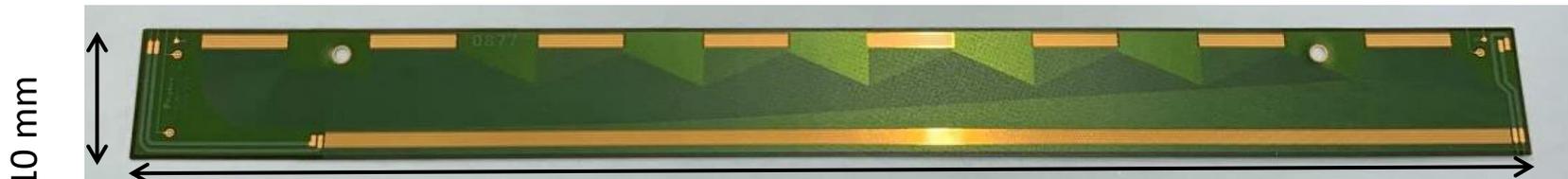
## ② ピッチアダプタ (株式会社フジクラ製)

- センサー用FPCと読み出しASICのパッド間隔を合わせるためのFPC。
  - **セミアディティブ工法**により、**極狭ピッチ** (最小 L/S = 15  $\mu$ m/12.5  $\mu$ m) を形成。
- 量産(800枚 = 640枚 + 予備)が完了した。



## ピッチアダプタ (実機)

読み出しASIC側 128本×8



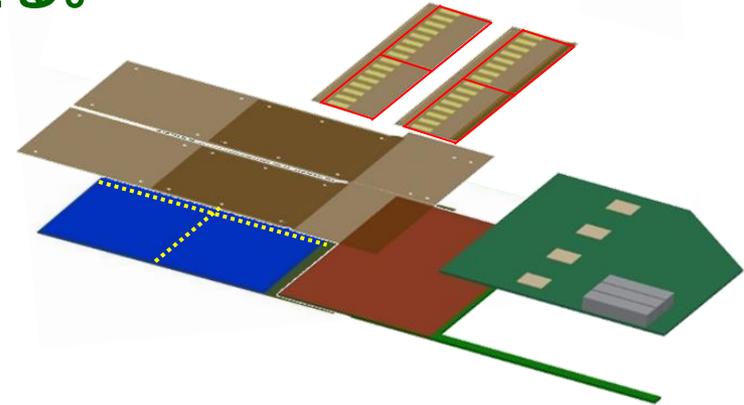
103.75 mm

センサー側 1024本

# リジット基板①：読み出しASIC用基板

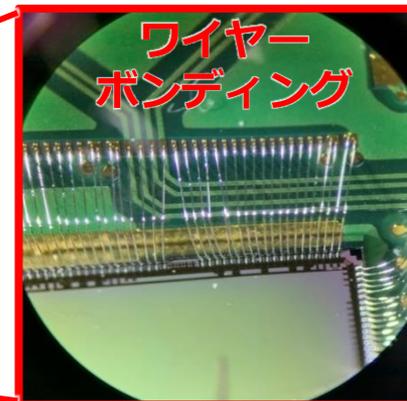
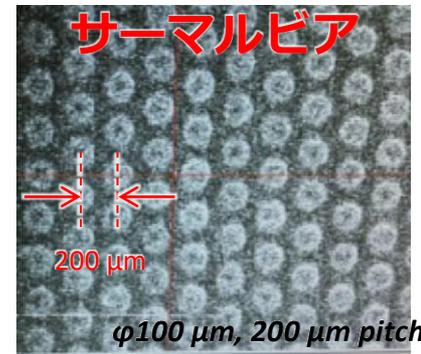
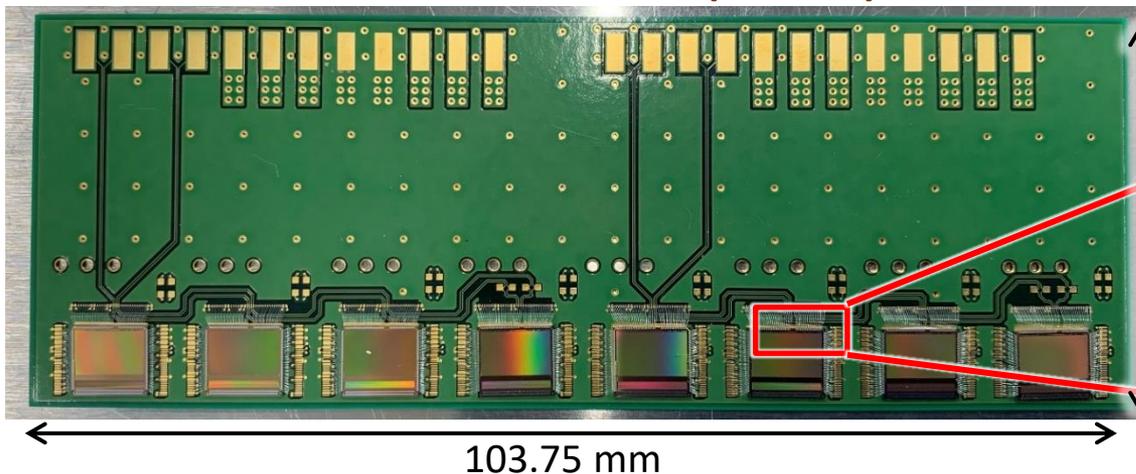
- 8枚の読み出しASICをこの基板上で動作させる。
- この基板を通して、読み出しASICの熱を吸熱する必要がある。  
→ ASIC貼り付け部に**サーマルビア**を配置

読み出しASIC用基板



- 冷却性能を確認するために、読み出しASIC用基板を試作した。
  - 熱伝導性能を確認中。
  - 実機と同じパッド配置でワイヤーボンディングが出来ることを確認した。

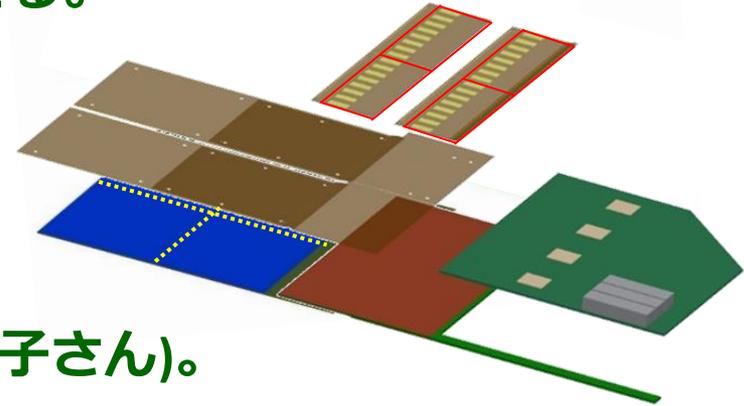
読み出しASIC用基板(試作機)



# リジット基板①：読み出しASIC用基板

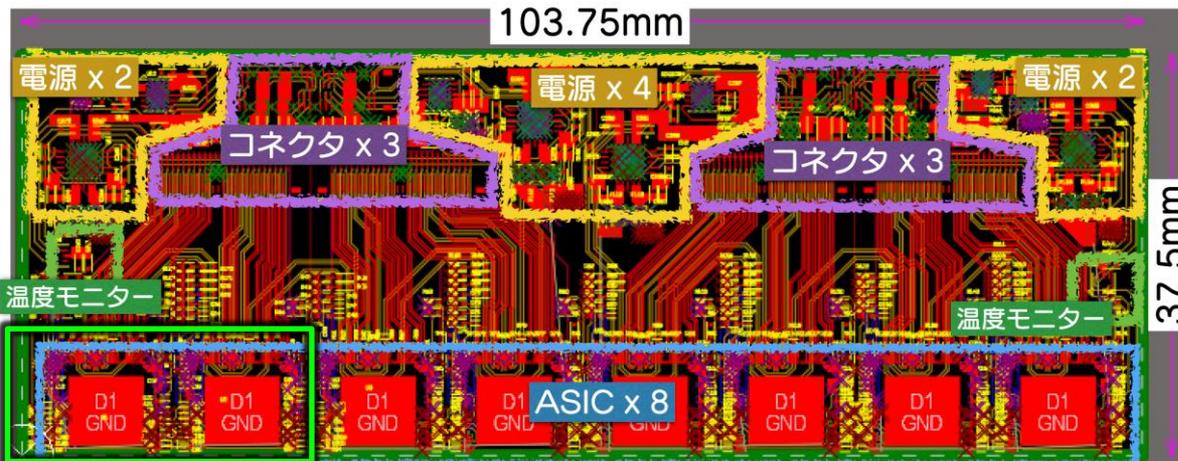
- 8枚の読み出しASICをこの基板上で動作させる。
- この基板を通して、読み出しASICの熱を吸熱する必要がある。  
→ ASIC貼り付け部に**サーマルビア**を配置

読み出しASIC用基板

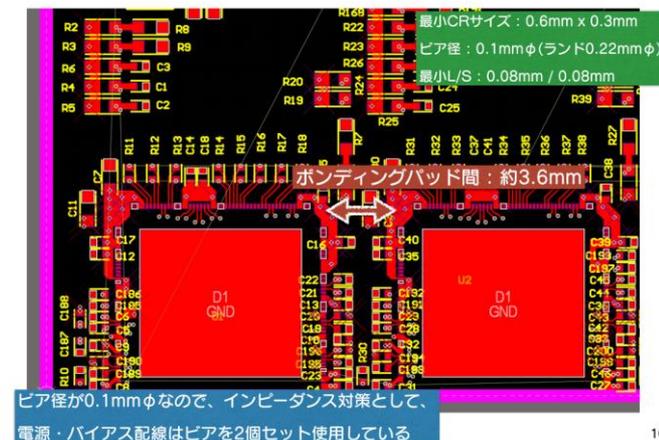


- 現在、読み出しASIC用基板の設計中 (Esys 庄子さん)。
  - 多数の電源・信号配線 (約200本/board)
  - 読み出しASICの動作に必要な部品(パスコン、バイアス回路の抵抗)の**高密度実装**

読み出しASIC用基板のレイアウト図 (実機)



ASIC実装部の拡大図



# リジット基板② : FPGA ベースの読み出し基板 (FRBS) 16

## FPGA-based Readout Board for SLiT (FRBS)

- 32 枚の読み出しASIC のデータをFRBS 上のFPGA で処理して、データ転送する。

- 様々な制約・課題を解決する必要がある。

### 1. 真空中でのFPGA, IC の排熱

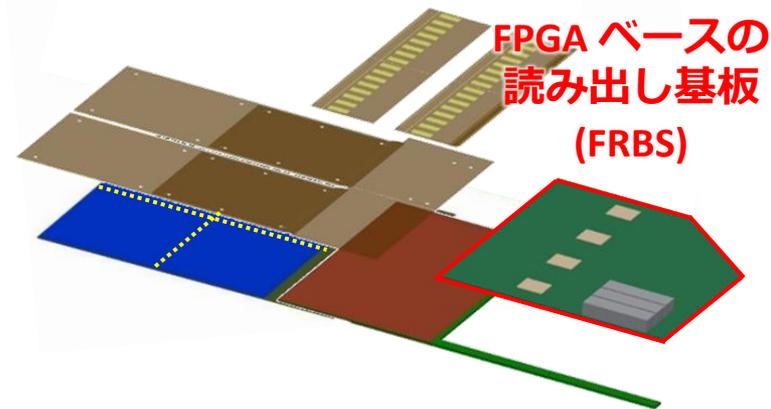
### 2. 空間的な制約

- FPGA への信号配線 : 700~800 本
- 高さのある部品が配置できる場所は限られている

### 3. クロック・トリガー信号の分配方法

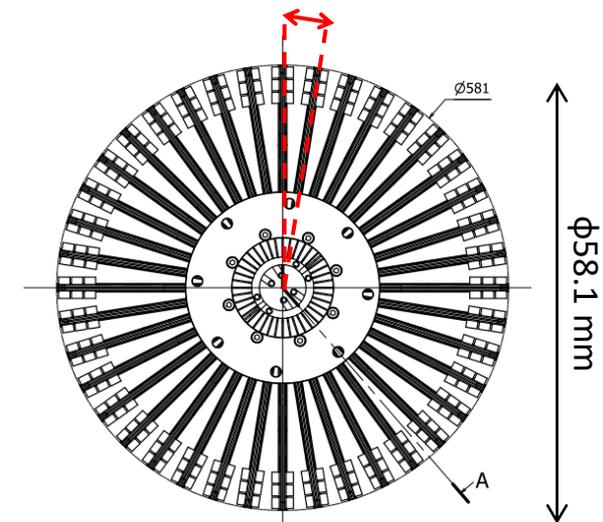
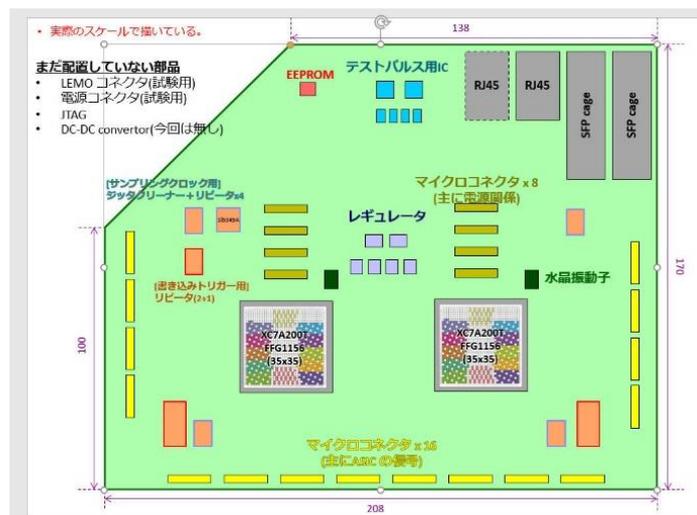
- 2 つの分配方法(メタルケーブル or 光ケーブル)を検討中。

- 来年度の試作に向けて、設計中。



FPGA ベースの読み出し基板 (FRBS)

検出器全体を上から見た図

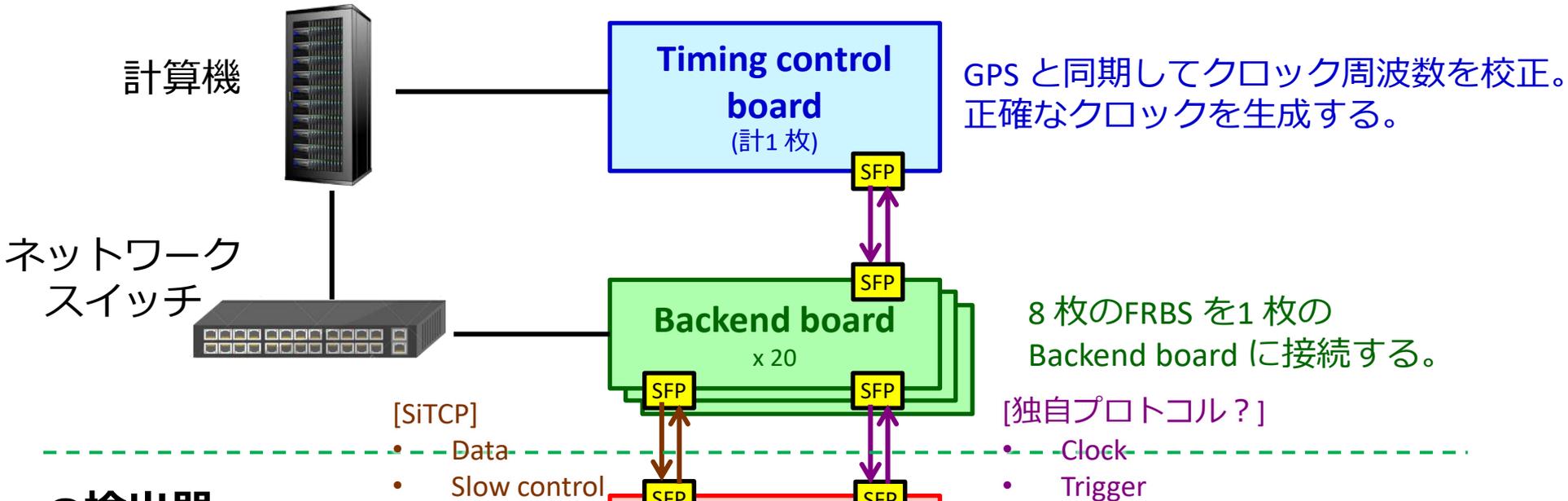


一番内側の位置では1.35 mm の高さしか余裕がない。

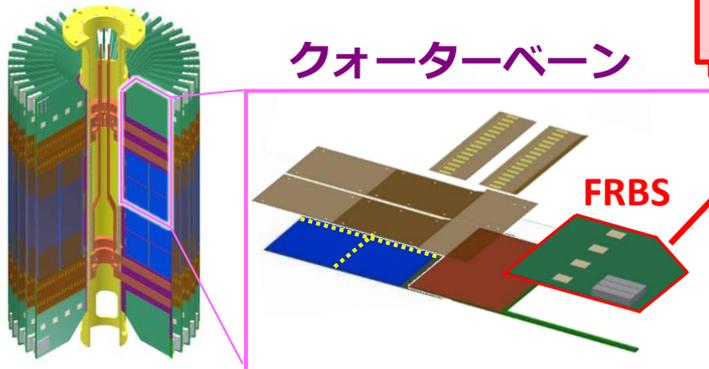
# 検出器のシステム全体の検討

- データ収集システムを含めた検出器のシステム全体を検討中。
  - 以下はクロック・トリガーを光ケーブルで送る場合を想定。

## @エレキハット

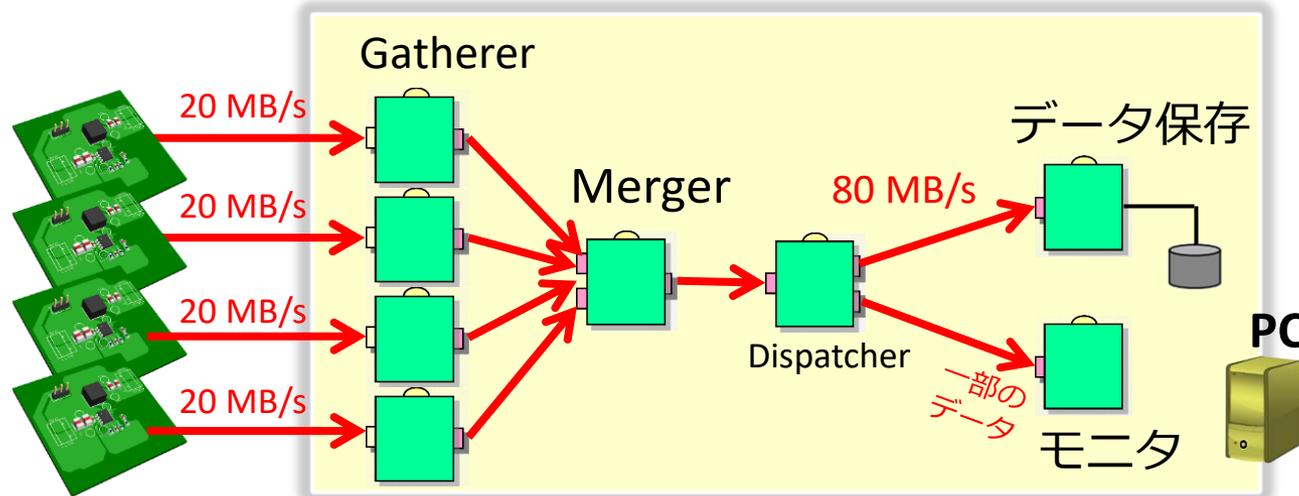


## @検出器



# データ収集(DAQ) システム

- **DAQ-Middleware ベースのDAQ システム**を使用する予定。
  - J-PARC のビーム周期(25 Hz) 毎にデータを読み出す。
    - トリガー選別は必要ない。
  - 予想データレート : 275 MB/sec @ $10^6$  muons/s
  - 読み出すボード(Backend board) の数 : 20
- これまでに試験モジュール用のDAQ システムを構築して、試験してきた。
  - ✓ 基本的な機能(並列読み出し、データ保存、モニタ) の動作
  - ✓ 4 枚の基板の並列読み出し(~80 MB/s)
- スローコントロールシステムをDAQ-Middleware に組み込みたい。
- デフォルトのWeb UI を使用しているが、高機能化していきたい。



**Operation Panel for DAQ operator**

Current Status :  
OK

Run Number :  
169

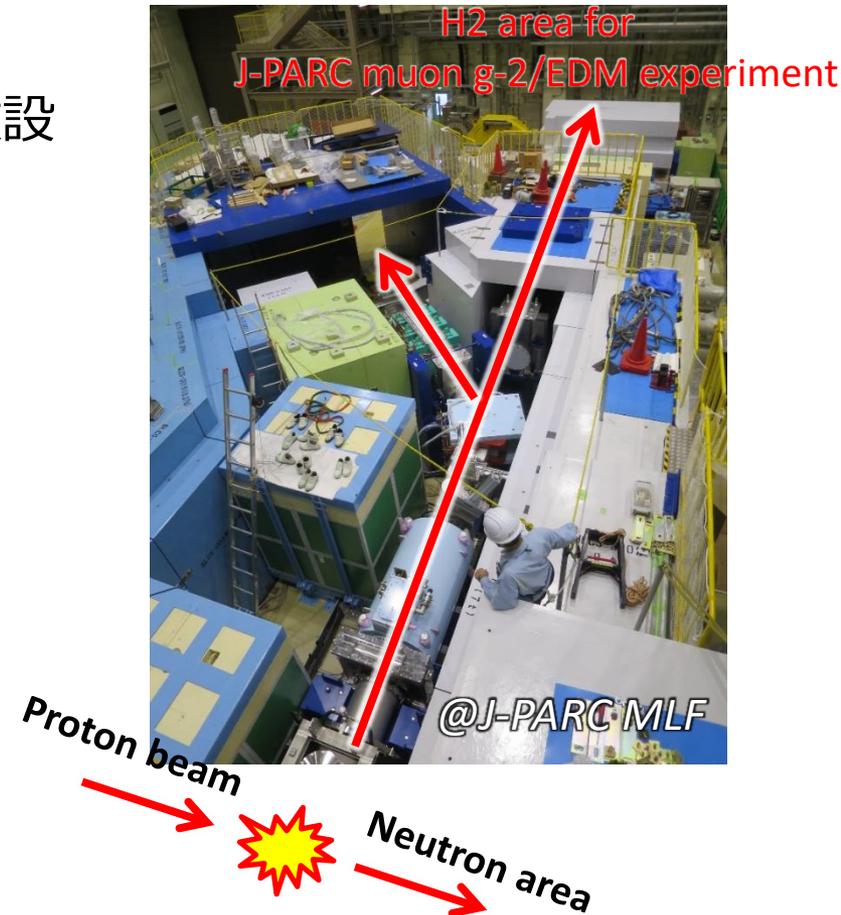
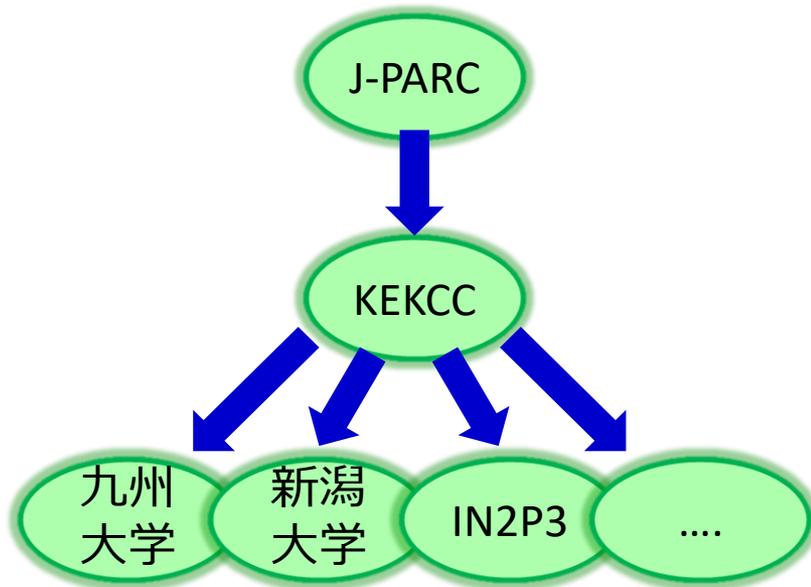
DAQ button

DAQ status

	State	Status	Total Byte Counts
group0:SampleLogger0	CONFIGURED	WORKING	29350839350
group0:SampleMonitor0	CONFIGURED	WORKING	29350839350
group0:BestEffortDispatcher0	CONFIGURED	WORKING	29350839350
group0:Merger0	CONFIGURED	WORKING	29350839350
group0:SampleReader50	CONFIGURED	WORKING	16771619440
group0:SampleReader0	CONFIGURED	WORKING	12579219910

# ネットワークインフラ

- 収集したデータはJ-PARCからKEKCCへ転送。さらに、他のサイトへ転送する。
  - 1週間(=6日×24時間)あたりのデータ量: 143 TB
- J-PARC MLFに高強度ミューオンビームを長時間使用するための専用ビームライン(H-line)を建設中。
  - 現在の駐車場のスペースを利用して、MLFの建物を拡張する。
  - 拡張建屋にネットワークインフラを敷設する必要がある。



# まとめ

- J-PARC muon g-2/EDM 実験のためのシリコンストリップ検出器の開発を進めている。
  - 検出器の心臓部であるセンサー、読み出しASICは量産中。
  - センサー・読み出しASIC間の信号伝送用フレキシ基板は既に量産完了。
  - **読み出し基板の開発**が進行中。
    - 読み出しASIC用基板
    - FPGAベースの読み出し基板
  - **検出器のシステム全体の検討**も進めている。
    - データ収集システム
    - ネットワークインフラ
- **Esysの方々にはすでに多大なご協力を頂いていますが、今後ともよろしくお願ひします。**
- 来年度、試作クォーターベーンの製作を開始する予定。
  - **他の実験との共同開発も歓迎しています。**
    - MuSEUM 実験@J-PARC MLF
    - ULQ2 実験@東北大ELPH