

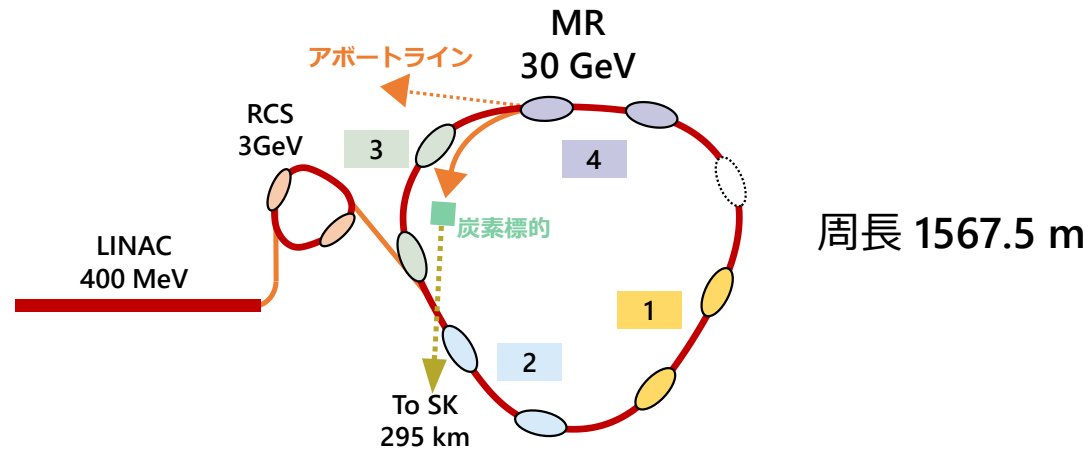
J-PARC MR バンチ内フィードバックシステムの 現状調査(とアップグレード計画)

吉村 宣倅 (京都大学)

計測システム研究会 2022

2022/11/18

J-PARC Main Ring

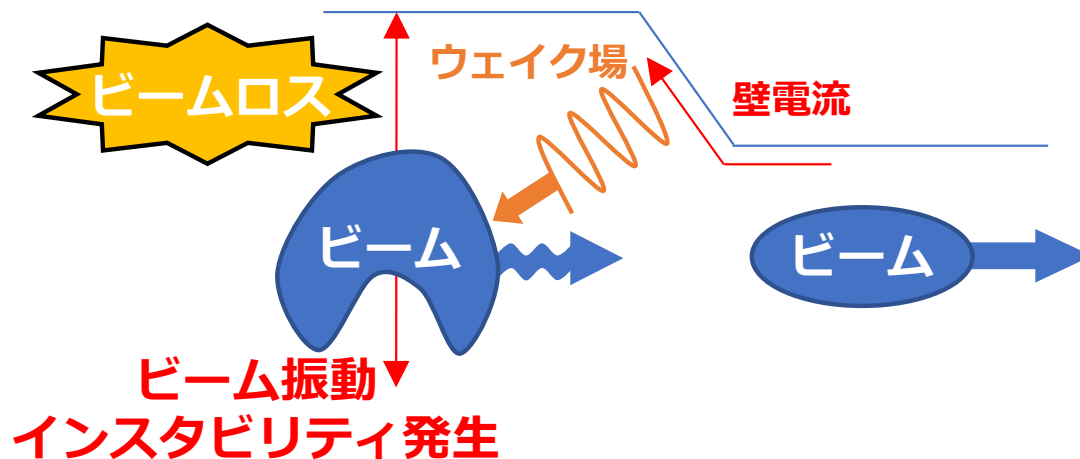


- J-PARC Main Ring (MR) は 3 GeV の陽子バンチを 30 GeV まで加速
- 陽子ビームは 8 バンチ構造
- 加速した陽子ビームはニュートリノビームラインに取り出され炭素標的に衝突

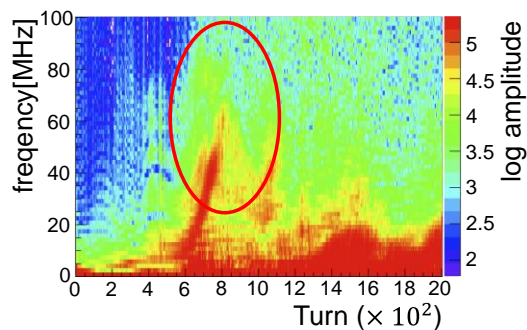
ハードウェアのアップグレードにより、
⇒繰り返し周期の短縮、バンチあたりの粒子数 (ppb) 増加

	アップグレード前	計画当初の目標	最終目標
粒子数(ppb)	3.3×10^{13}	2.7×10^{13}	4×10^{13}
MR 繰り返し周期[s]	2.48	1.36	1.16
ビームパワー [kW]	510	750	1300

ビームインスタビリティ

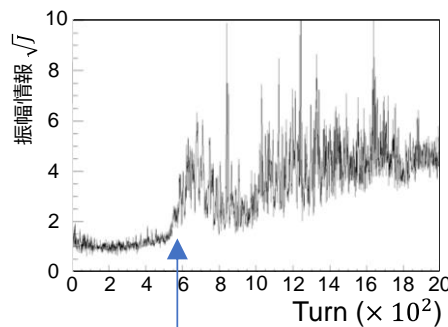


ベータトロン振動の周波数成分



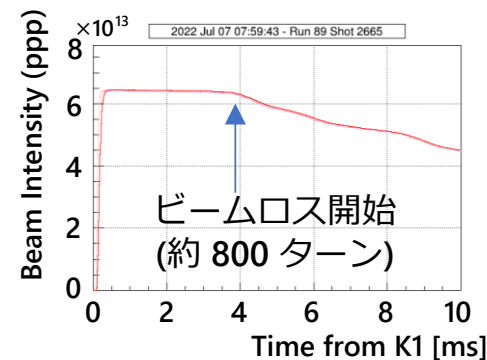
高周波成分の増加
(約 600~800 ターン)

ビーム振動振幅に比例する量



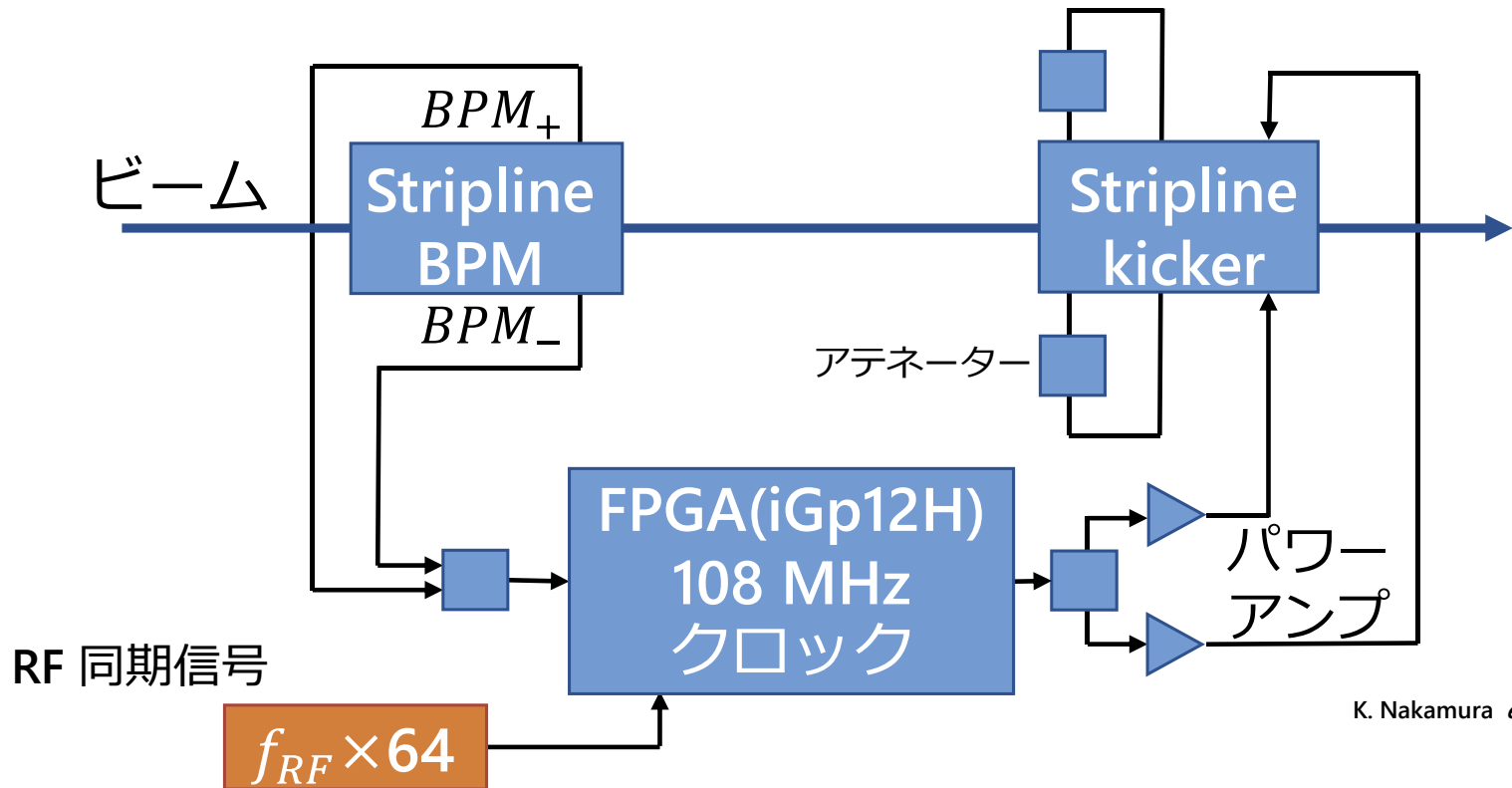
ビーム振動振幅の増加
(約 600 ターン)

DCCT で測定したビーム強度



J-PARC MR では、高周波 ($\sim 100\text{MHz}$) の横方向ビーム不安定性が発生し、ビーム強度が制限される

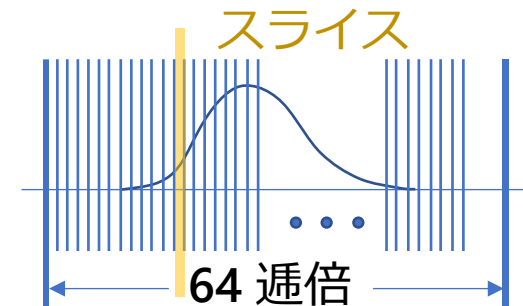
イントラバンチ・フィードバック(IBFB)



K. Nakamura *et al.*, IPAC2014

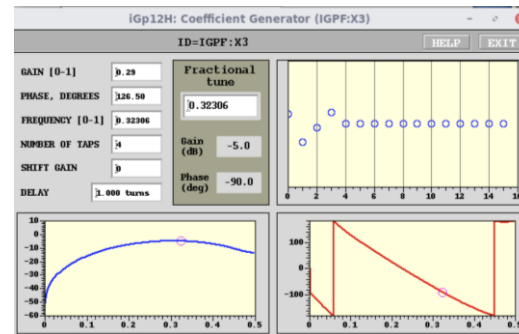
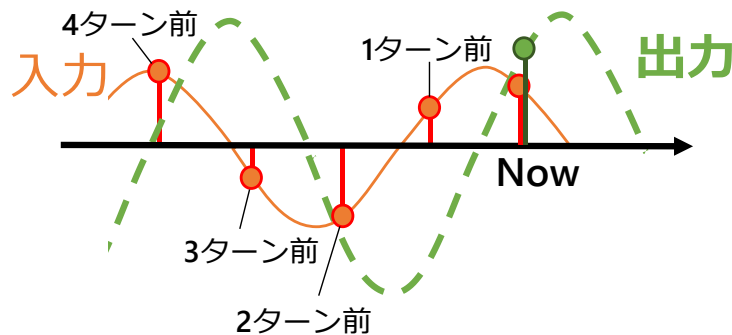
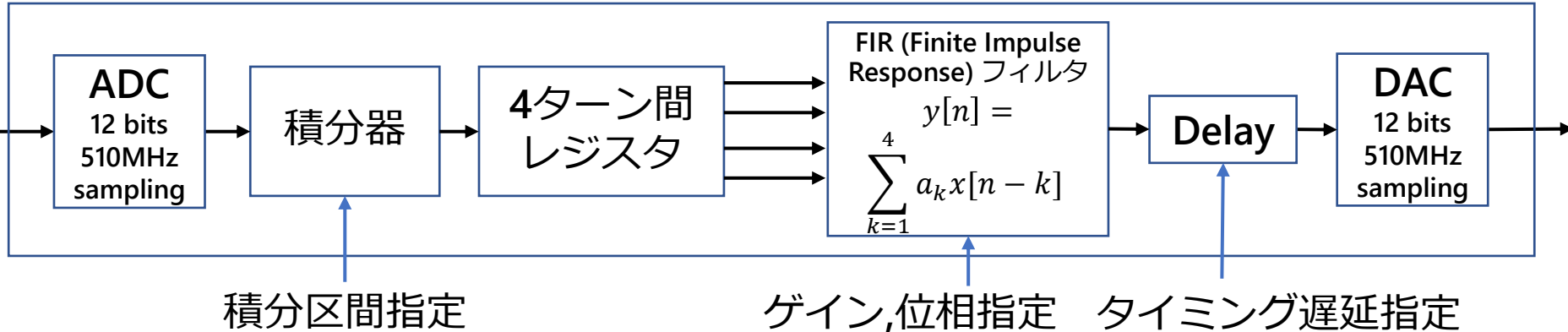
フィードバックシステムによりインスタビリティを抑制
ウェイク場やビーム入射によるベータatron振動を減衰

- ・各 RF バケットを 64 スライスに分割 (RF クロック 64 逡倍)
 - ・サンプリングタイミングをビームのタイミングに同期
- ⇒バンチ内のスライスごとにフィードバック可能なシステム



FPGA の構成

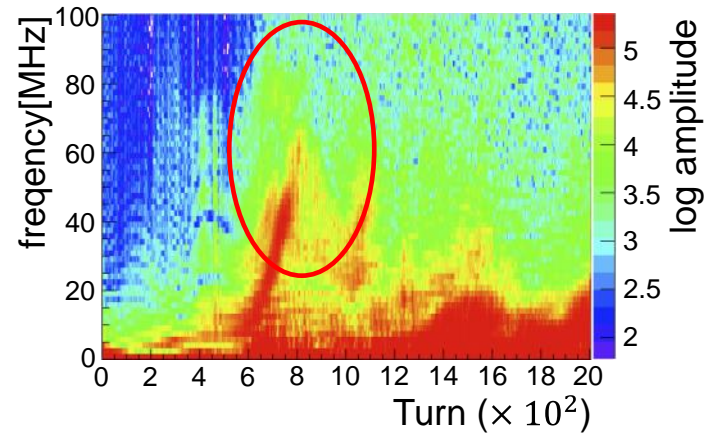
iGp12H (Dimtel社製, <https://www.dimtel.com/>)



- 使用する **BPM** はハイパスフィルター特性(微分特性)を持つため、積分処理を実行
- 理想的なフィードバック=入力に対する出力の位相差が **-90度**となるよう設計
- コードが公開されていない、特性理解の不足のため現場合わせの調整

フィードバックの広帯域化

ベータトロン振動の周波数成分



現在のフィードバックシステム周波数 約 100 MHz

ナイキスト周波数 50 MHz 以上の周波数のインスタビリティ(バンチ内振動)を抑制できないと予想される

⇒システム周波数の広帯域化で解決 (RF クロック 64 逡倍 ⇒ 128 逡倍)

システム周波数 200 MHz を実現するアップグレードのため、
現行のシステムへの理解を深める必要がある

⇒FPGA(iGp12H)の挙動の検証

iGp12H 拳動検証試験

Function Generator
(AFG3252 Tektronix)

185.725 kHz
200ns パルス生成

Signal Generator
(Keysight N5172B)

AM 変調波 60 kHz

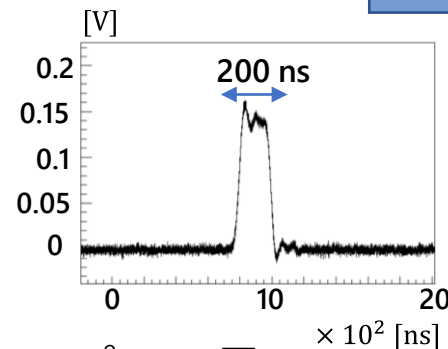
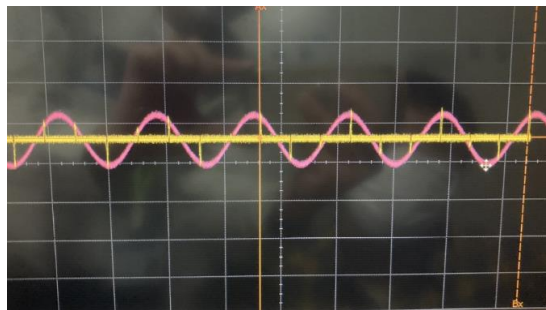
FPGA
iGp12H

FPGA
出力

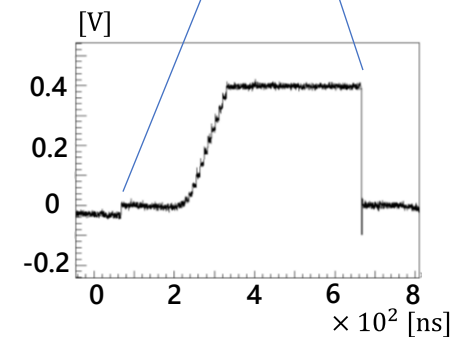
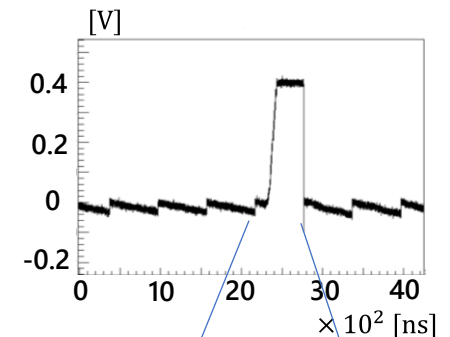
FPGA
入力

Oscilloscope
(Alient MSO9064A)

想定チューン $60k/185.725k=0.32306$



パルス長 200 ns
ビーム模擬信号



ベータトロン振動の周波数を模擬した矩形波入力
に対する FPGA の出力を確認
入力値を積分し、ハーモニクス毎に出力リセットする

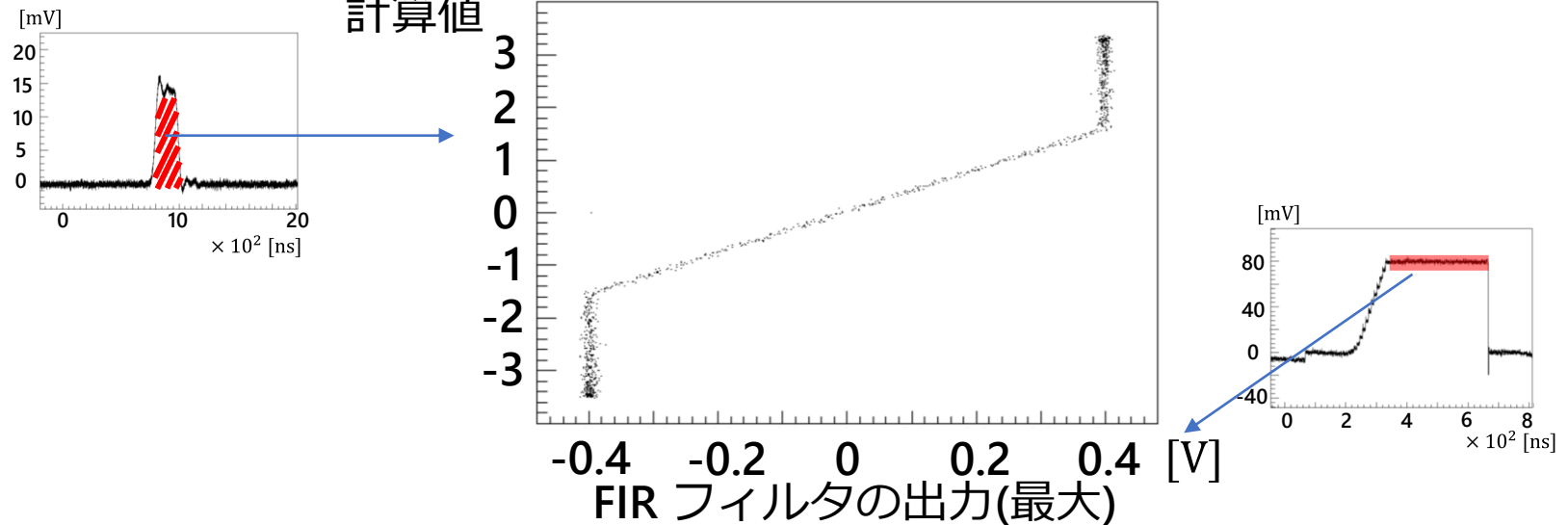
積分処理の性能確認

FIR フィルタ：ターンnでの出力

$$y[n] = \sum_{k=1}^4 a_k x[n - k]$$

FIR フィルタ係数 ($a_1=1, a_2=0, a_3=0, a_4=0$)
⇒1 ターン前の入力を積分して出力

1ターン前の入力を積分した
計算値



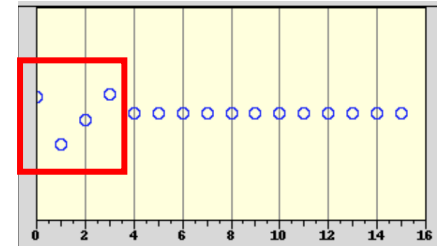
ゲインが高すぎるためサチっているが、入出力は比例している
今後どこでサチりが発生しているかについて調査する予定

FIR フィルターの性能確認

FIR フィルタ：ターンnでの出力

$$y[n] = \sum_{k=1}^4 a_k x[n - k]$$

FIR フィルタ係数の指定



FIR フィルタ係数 (a1=0.5535, a2=-1, a3=-0.1983, a4=0.6448)

⇒ベータトロン周波数 60kHz の入力に対する出力の位相差が -90 度となる設定

AM 変調波 55,60 kHz の矩形波を iGp12 に入力した

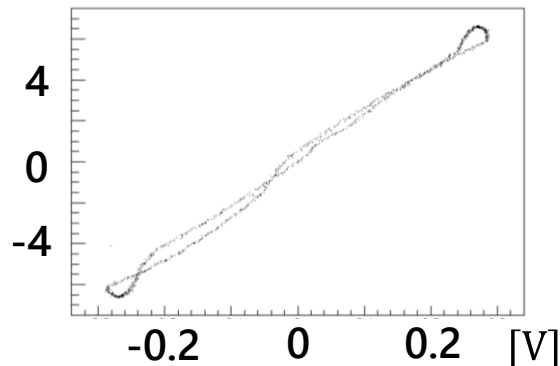
(想定チューン時(0.323)とチューンシフト発生時(0.296)にそれぞれ対応)

AM 変調波 60 kHz

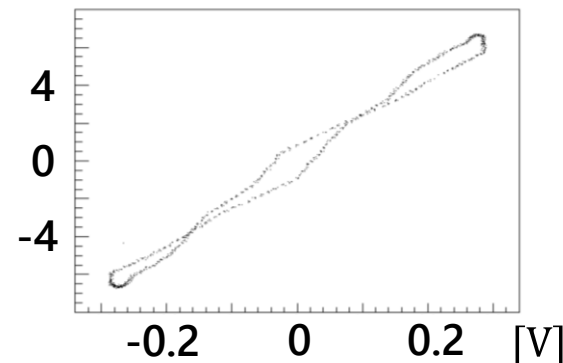
AM 変調波 55 kHz

1~4ターン前の入力を積分処理後
FIR フィルターを通した計算値

1~4ターン前の入力を積分処理後
FIR フィルターを通した計算値



FIR フィルタの出力(最大)

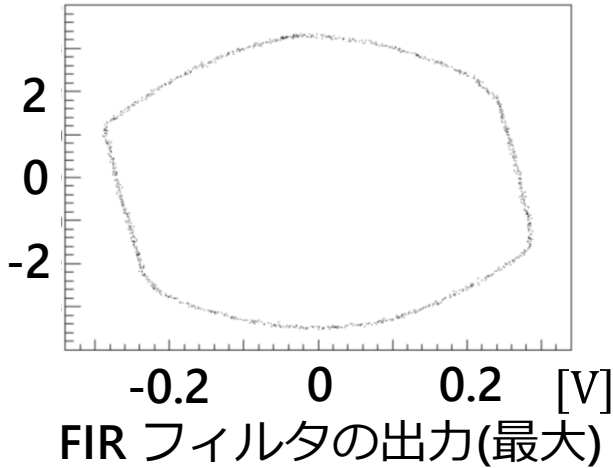


FIR フィルタの出力(最大)

FIR フィルターの性能確認

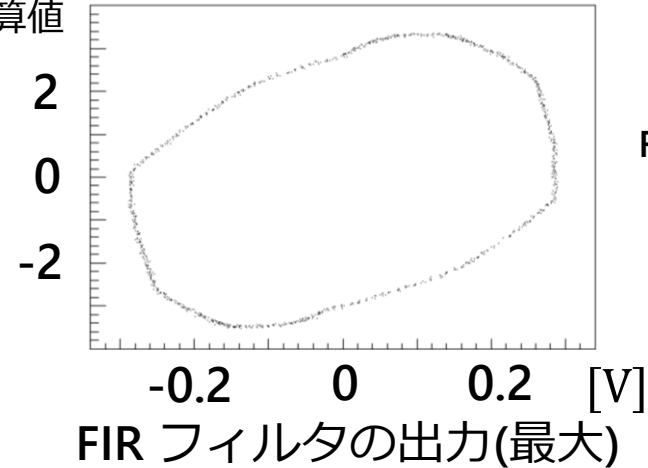
AM 変調波 60 kHz
チューン 0.323

入力を積分した
計算値

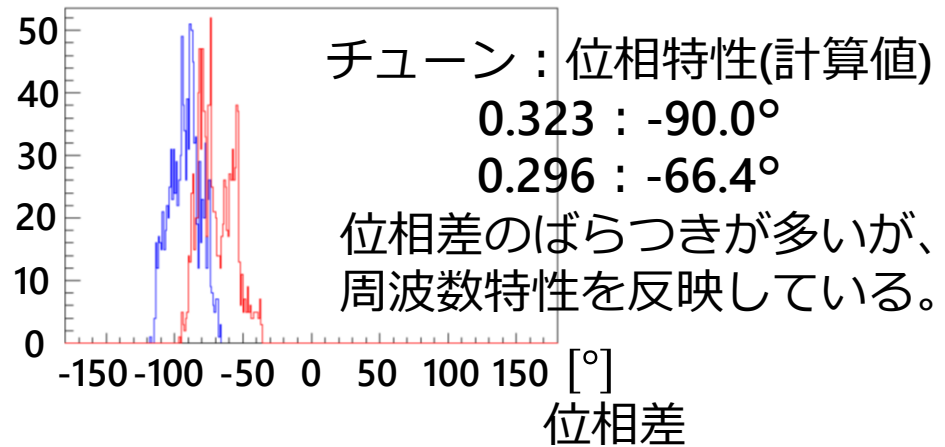
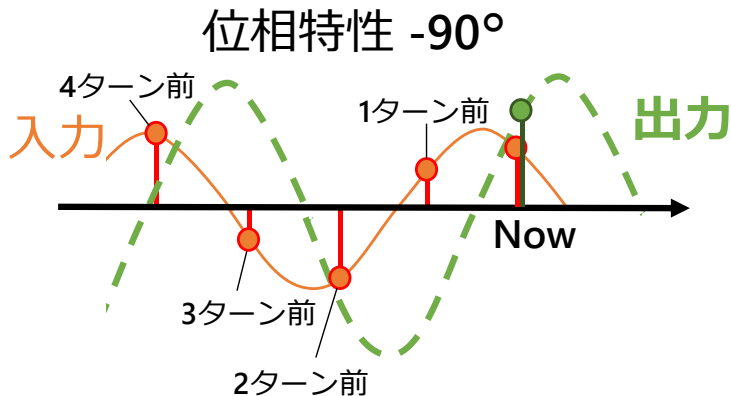


AM 変調波 55 kHz
チューン 0.296

入力を積分した
計算値

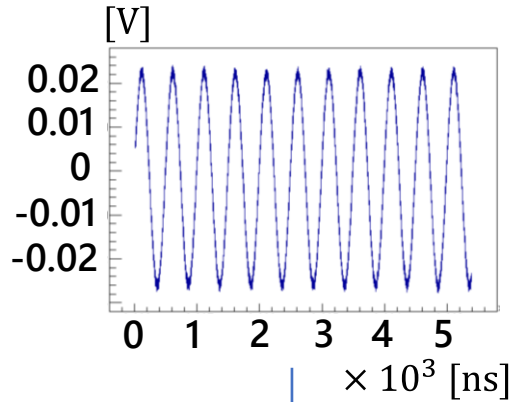


なぜ楕円形ではなく角ばっている？



高周波入力に対するシステム応答

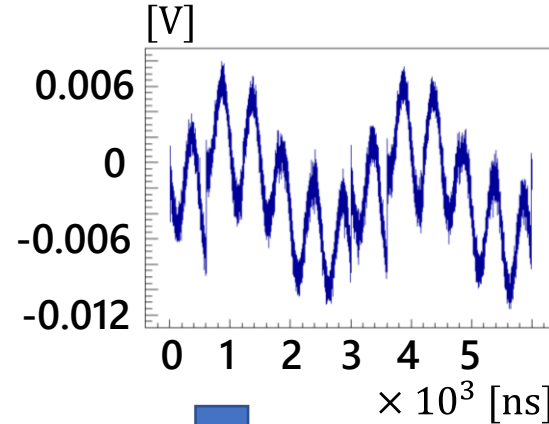
2 MHz 入力信号



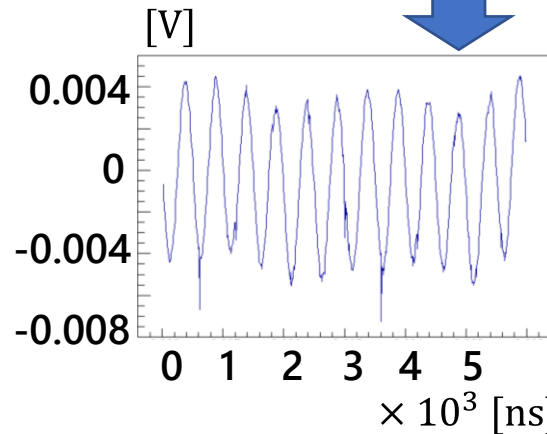
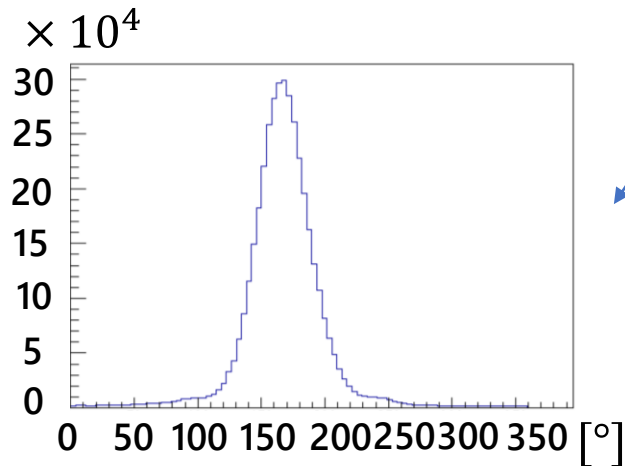
FIR フィルタ係数
($a_1=1, a_2=0, a_3=0, a_4=0$)
⇒1 ターン前の入力を積分して出力



出力信号



入出力の位相差
(遅延起因の位相差込み)

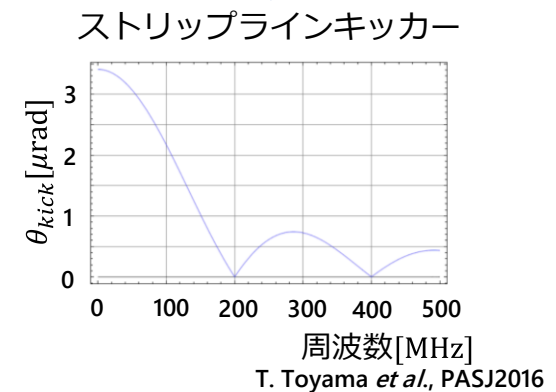
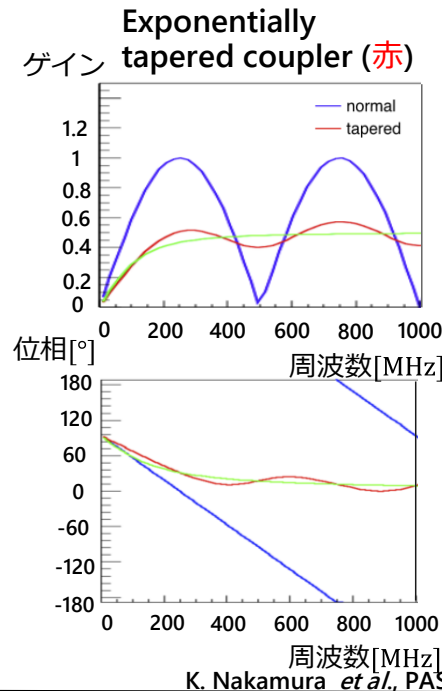
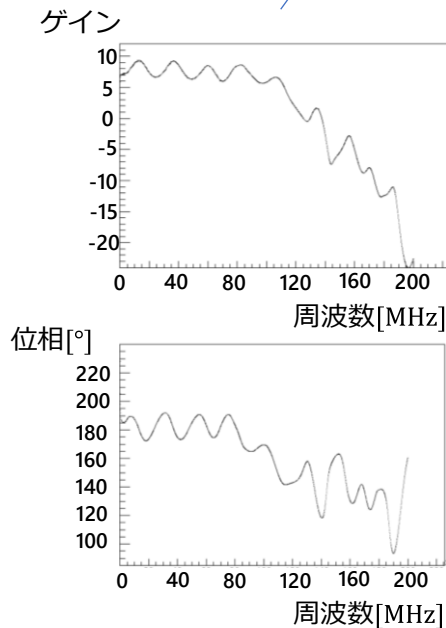
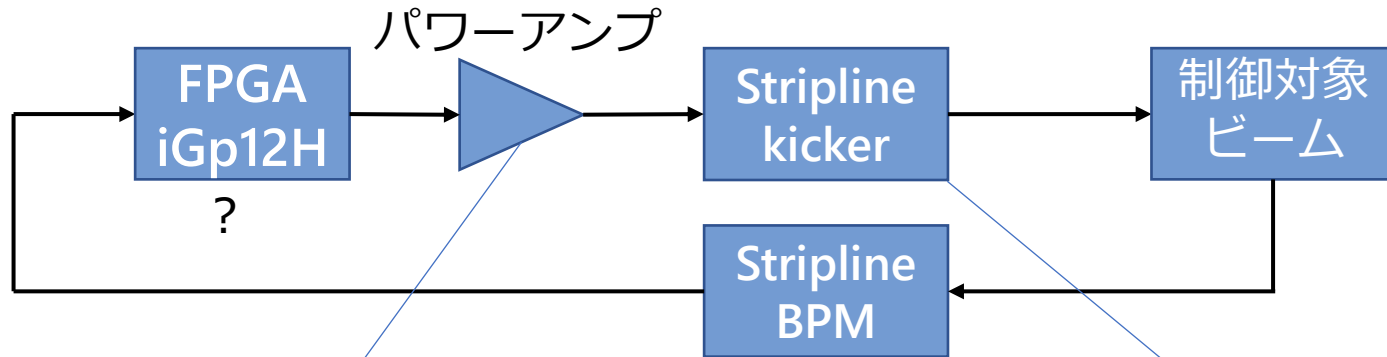


様々な補正
ハーモニクス間接続
線形オフセット除去
スライス単位で平均

2 MHz の入力に対する出力を記録
位相差が一定の領域で局在することを確認した
遅延位相差を補正し、補正精度を向上させ、
より高周波入力に対する出力を調査する。

今後のフィードバック性能検証

iGp12の周波数特性を調べることでフィードバック機器全体の周波数特性やダンピング(減衰)性能を求めることができる。



現行システムは
50 MHz まで対応？

バンチ内フィードバックシステムの現状調査

- J-PARC MR ではビーム不安定性を抑制するためにイントラバンチ・フィードバックシステム(IBFB)が稼働している。
- 100 MHz でのインスタビリティを抑制するために、システムを 200 MHz に広帯域化するアップグレードが計画されている
- 現行の FPGA 単体の周波数特性を評価するため、入出力間での位相差を測定した。

今後の展望

- システム全体の周波数特性を見積もり、周波数に対するダンピング(抑制)性能を求め、粒子シミュレーションに導入する。
- 今後の大強度運転に対応したフィードバックシステムの調整方法を検討する。
- 1.3 MW に向けたシステムアップグレードに必要な BPM , FPGA, キッカーの性能要求を策定する。