



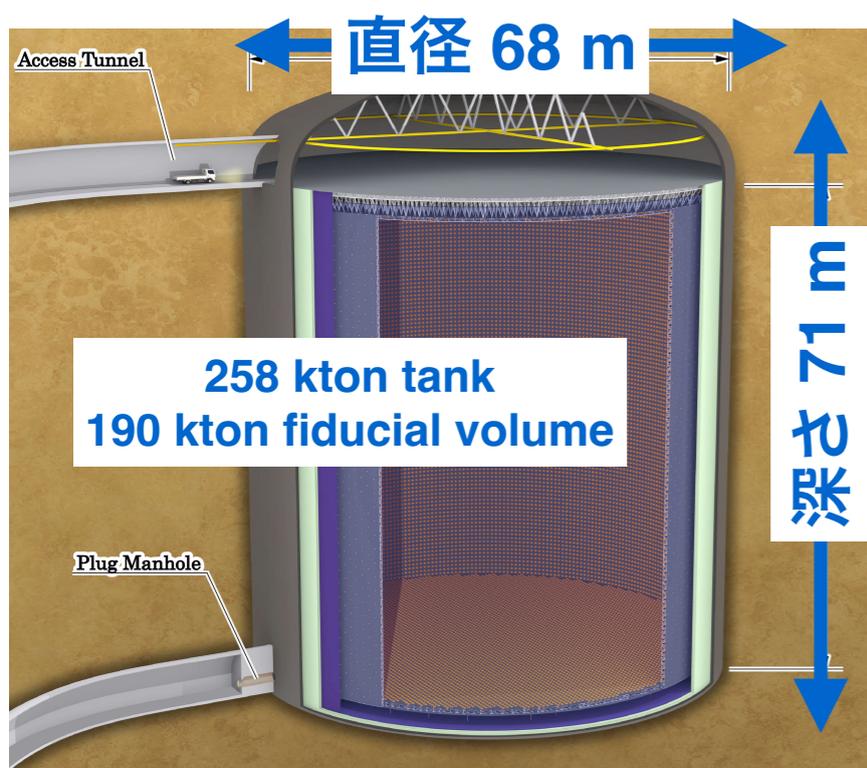
ハイパーカミオカンデ読み出し エレクトロニクスの試験状況

純水装置用空洞 (c) Kamioka Observatory, ICRR (Institute for Cosmic Ray Research), The University of Tokyo

2023年 11月 21日、計測システム研究会、RCNP
野口陽平、片岡洋介、早戸良成 (東大宇宙線研)
他ハイパーカミオカンデエレクトロニクス日本グループ

ハイパーカミオカンデ

- スーパーカミオカンデの後継検出器であり、2027年の運転開始を目指す。
- 8倍の Fiducial Volume + 2万本の改良された HyperK PMT (20' Box&Line PMT, R12860, 浜松ホトニクス)。
- 物理ターゲット：
 - ▶ 加速器、大気ニュートリノ振動 (0.1-数 GeV) における CP 対称性の破れ、質量階層性
 - ▶ 太陽ニュートリノ、超新星ニュートリノ (数十 MeV)
 - ▶ 陽子崩壊の発見による素粒子の大統一の検証。

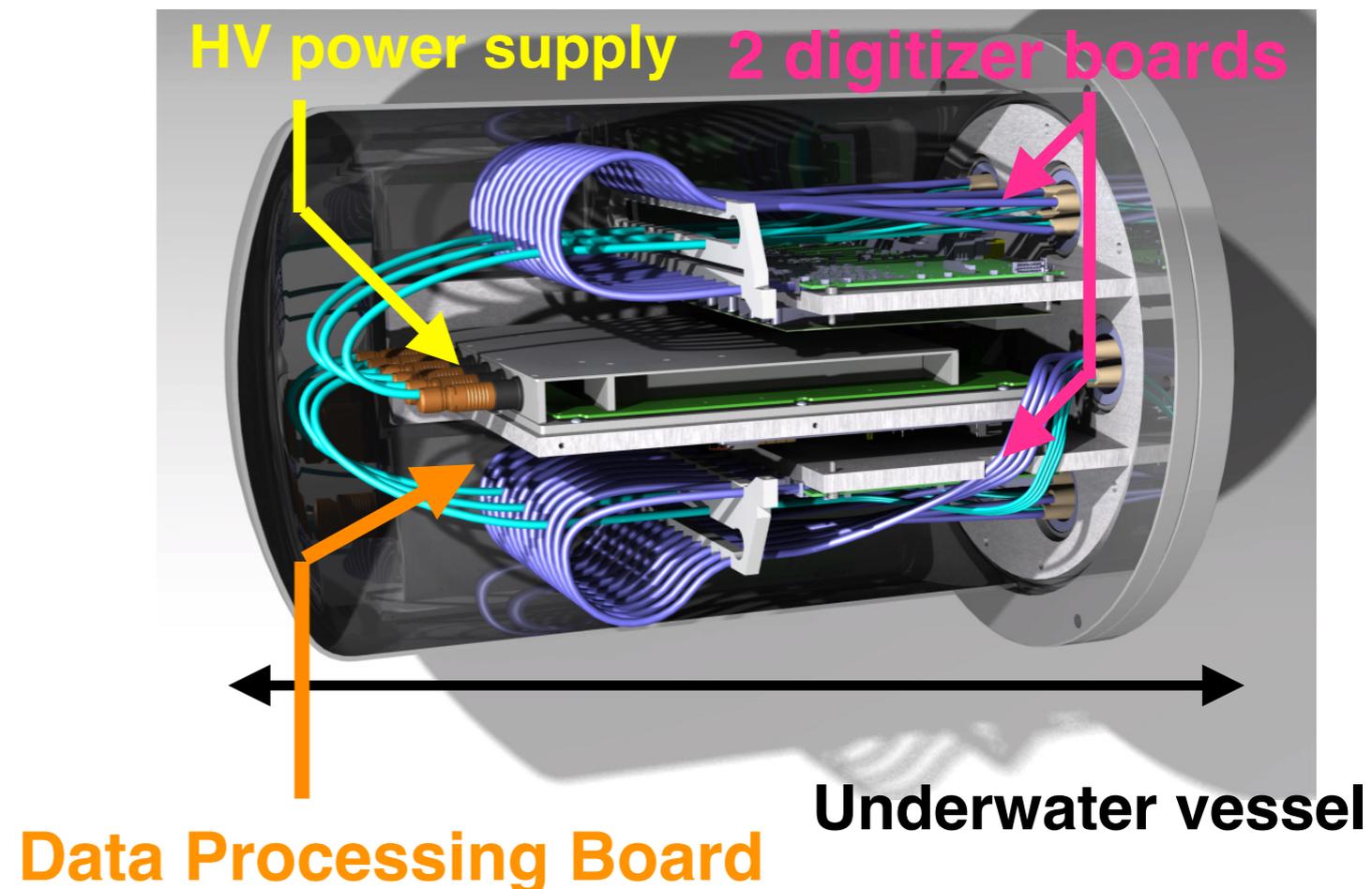
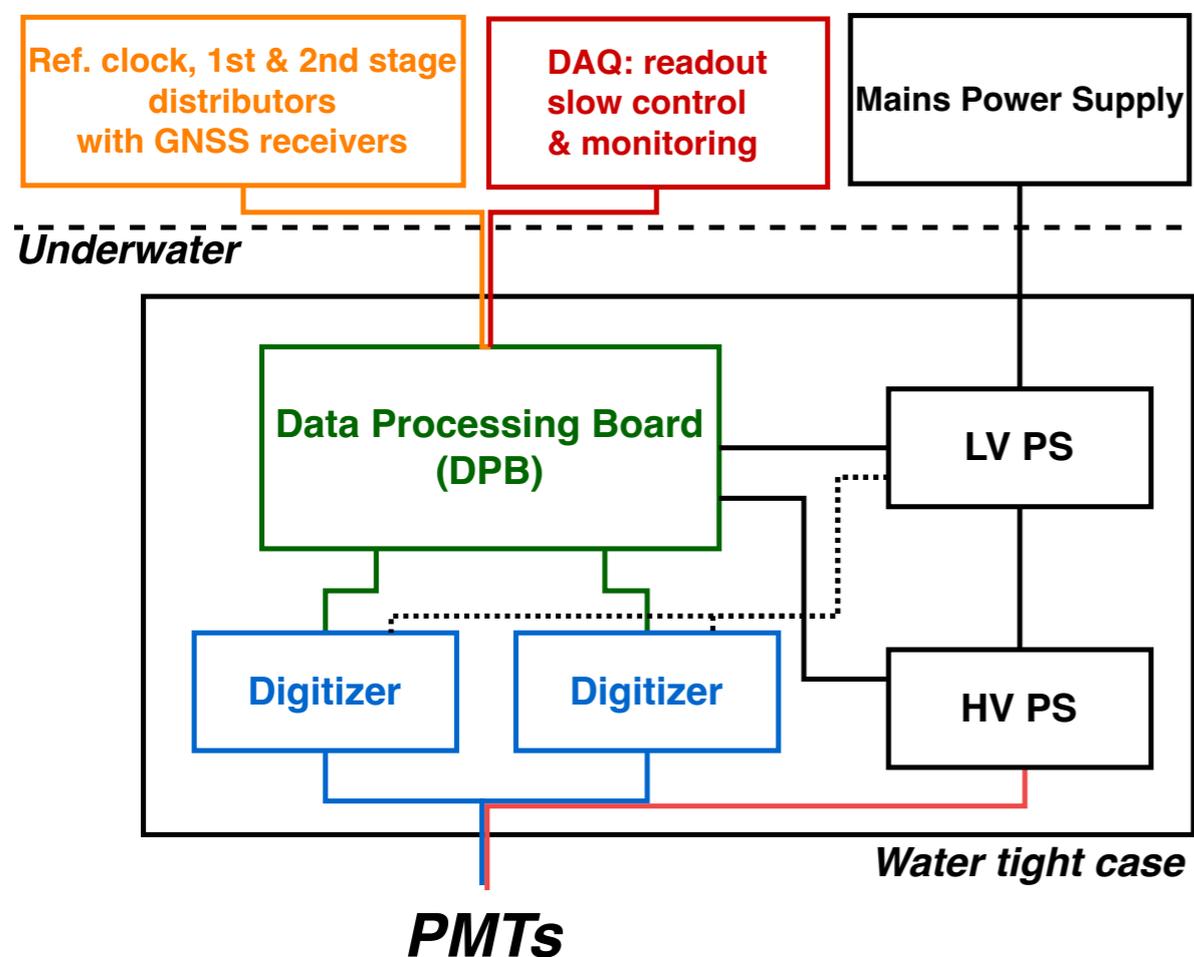


物理目標が検出器に課す要求：

- ▶ 電荷ダイナミックレンジ：1.9 pC - ≥ 2000 pC
 - ▶ 電荷分解能：運動量分解能に直結。
 - ▶ 時間分解能：Vertex 分解能に直結。
- これらは PMT で決まるはず
- ▶ 超新星爆発事象：
 - ▶ 1 MHz/ch のヒットレートでも破綻しない DAQ

ハイパーカミオカンデ DAQ システム

- フロントエンドエレクトロニクスは水中容器内に設置する。
 - PMT ケーブルを最短にする。
 - Digitization は容器内で行われ、デジタル信号のみ読み出す。
- アナログフロントエンド回路は HyperK PMT の性能を最大限引き出す様に設計。
 - 光子検出効率、電荷・時間分解能がそれぞれ SK PMT の2倍になっている。

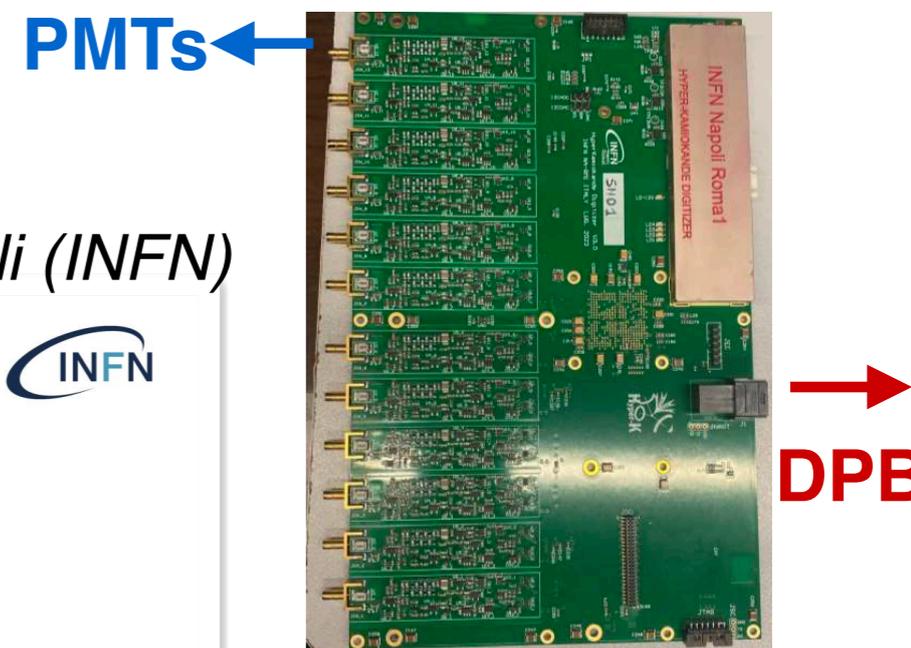


ディジタイザー概要

• 二つのライン：

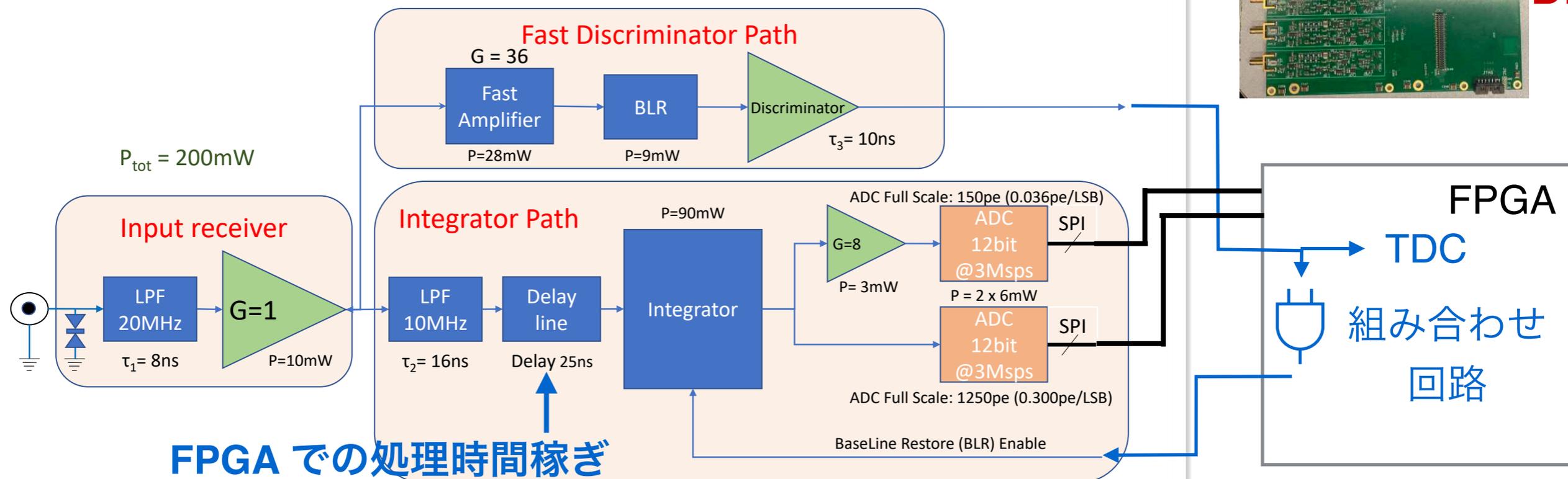
- ▶ Fast discriminator path: 時間測定、Base Line Restore/ADC のトリガー 見ため
- ▶ Integrator path: 電荷測定

• それぞれ次のページで説明



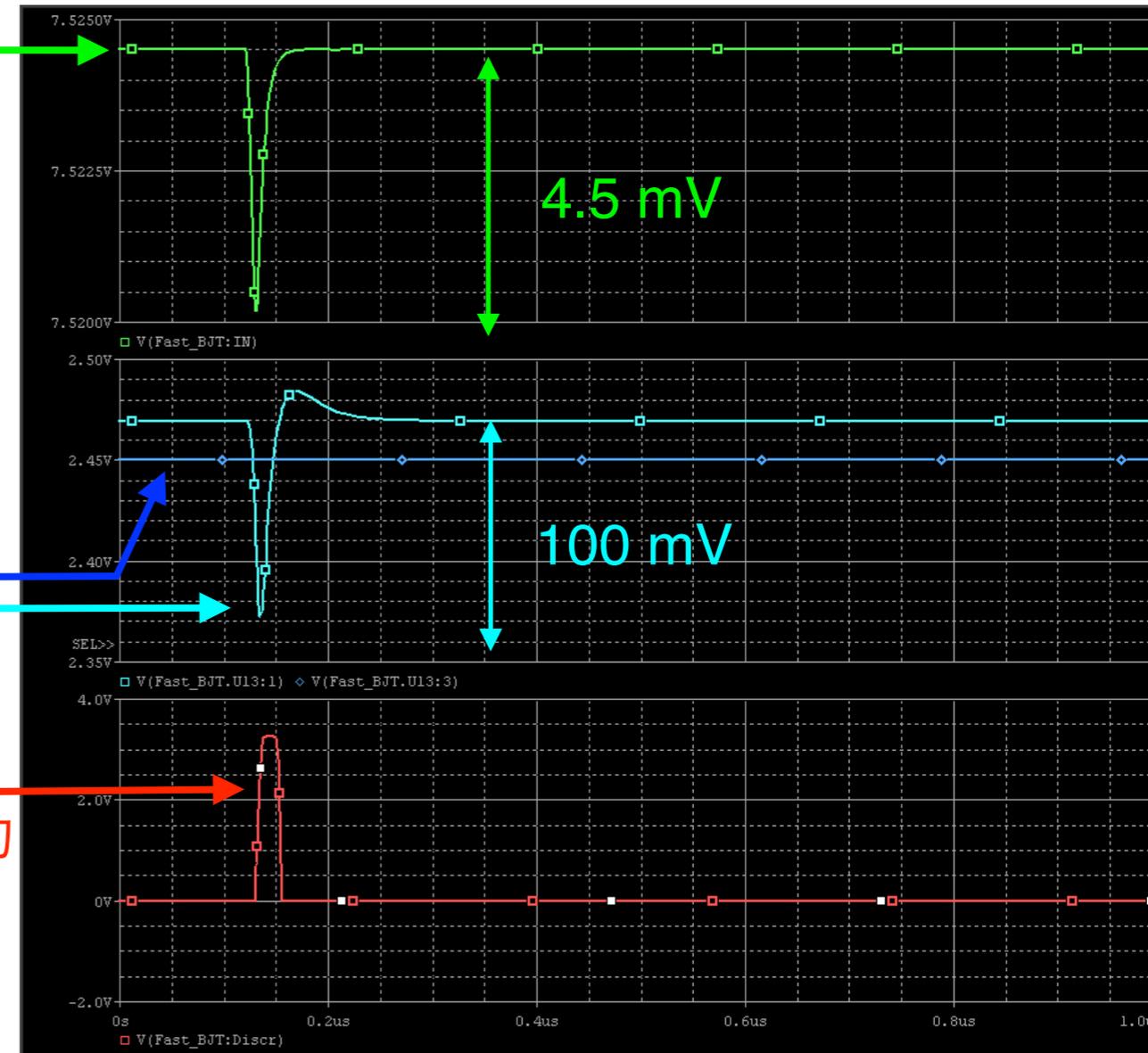
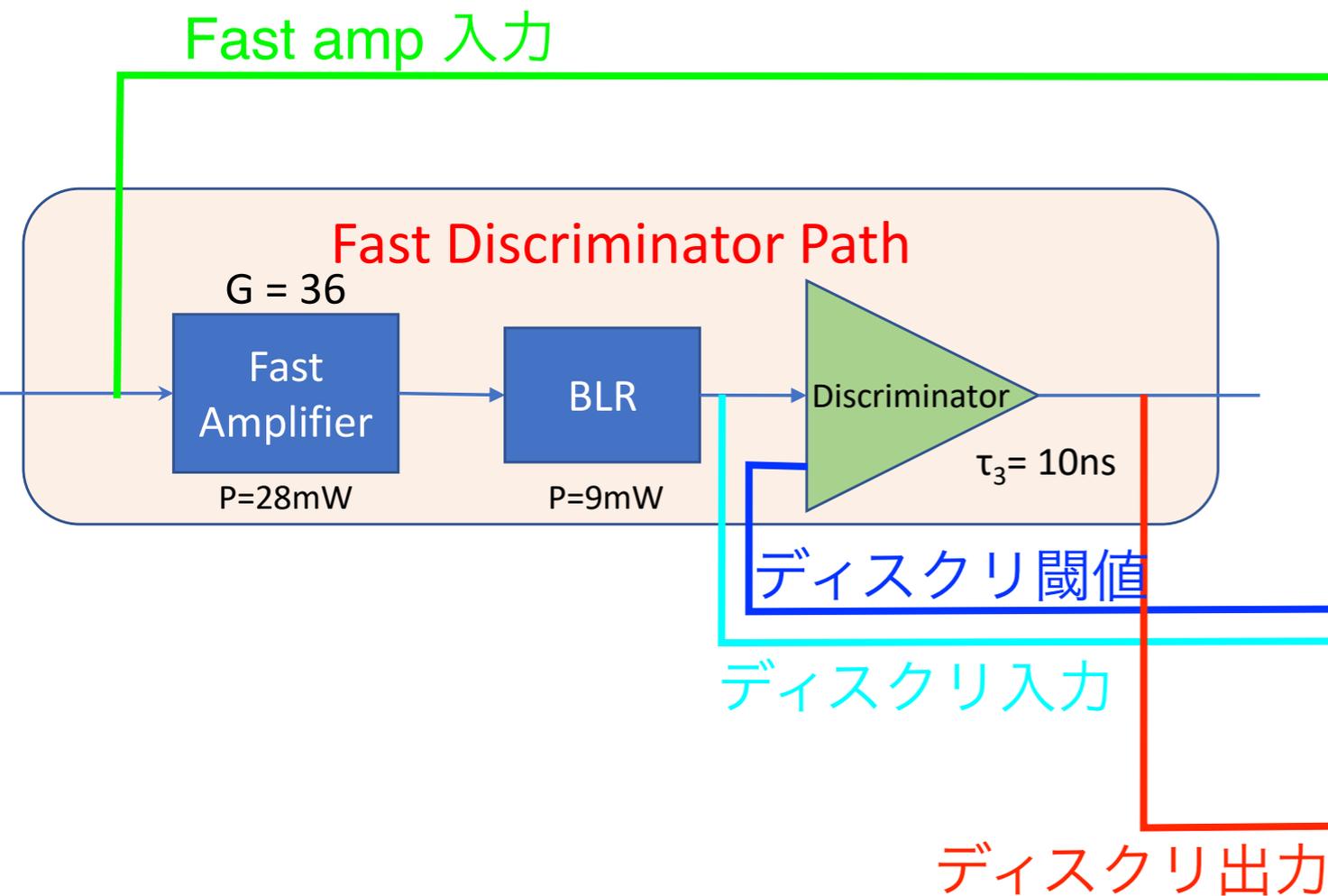
By F. Ameli (INFN)

FE Discrete Digitizer Board: from ID single channel...



ディジタイザー: 時間測定

- Fast amp (ゲイン= 36) を通したのち、コンパレータの負入力。
- コンパレータの出力として、ディスクリ出力が得られる。

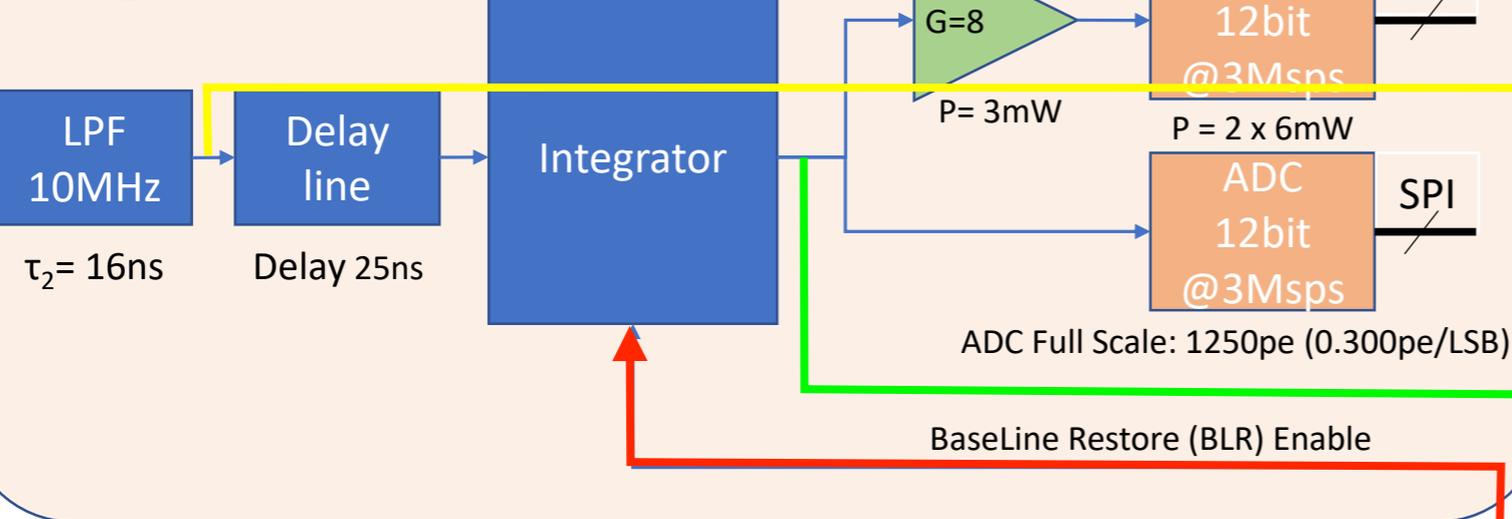


ディジタイザー: 電荷測定

- Delay -> Low Pass Filter -> 積分回路
- 積分回路出力を High /Low gain の2レンジに分割したのち ADC で読む。
- ADC, BLR enable (積分ゲート) は FPGA により制御される。
- **ADC = 12 bits.**

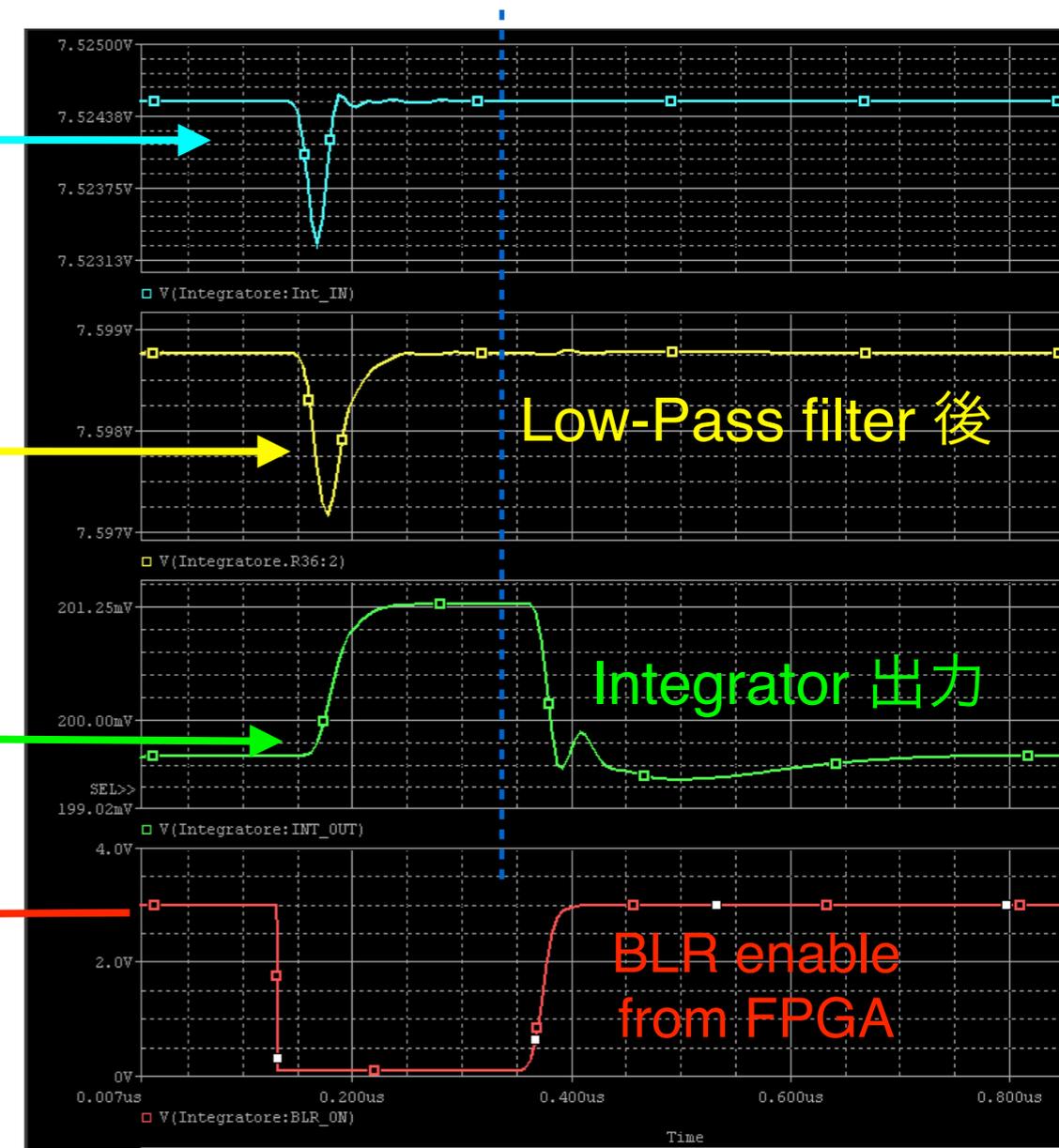
積分器入力

Integrator Path



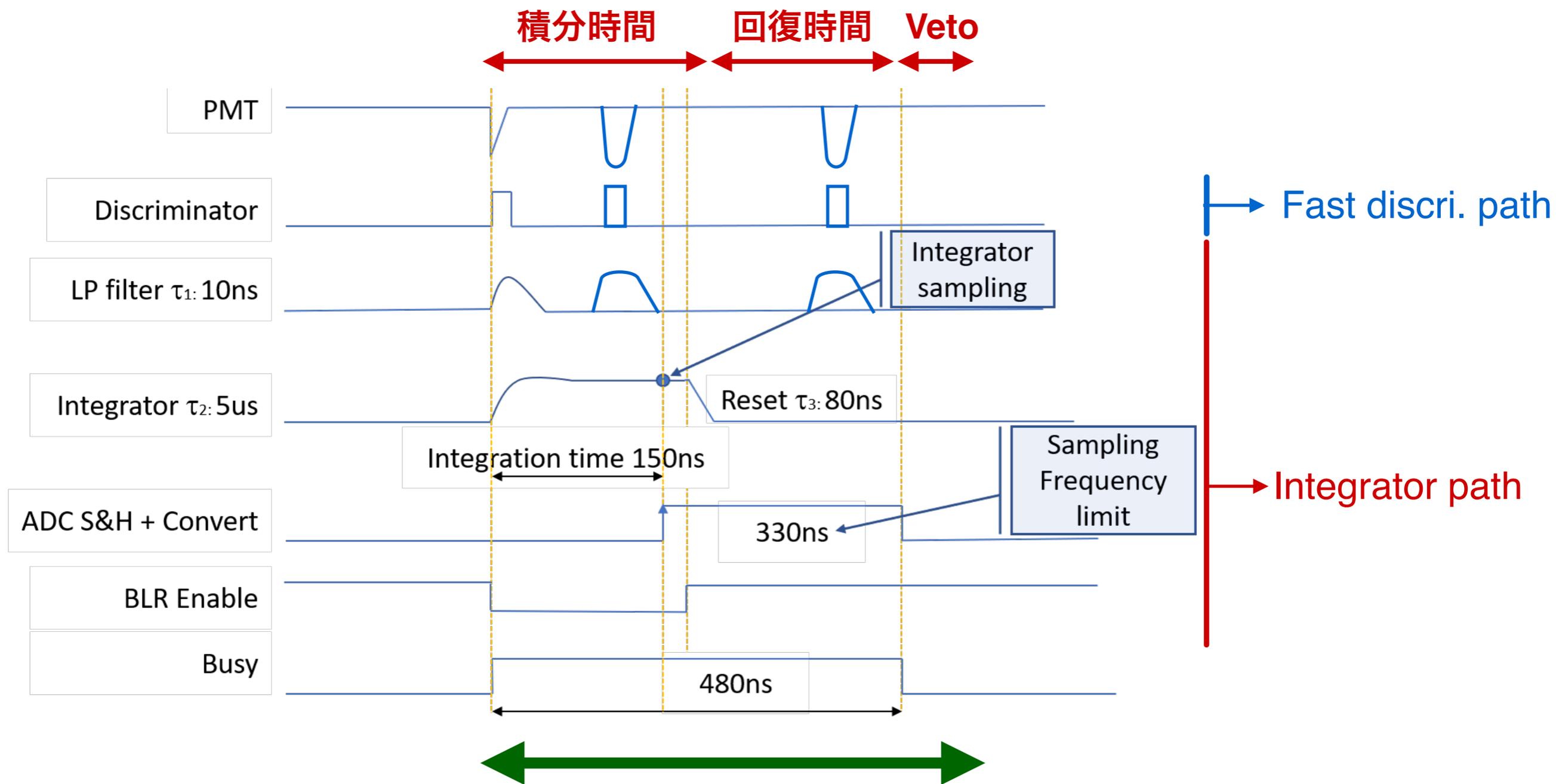
実際は delay は low pass filter の前に入れる

この辺でADC を読む



ディジタイザー動作まとめ

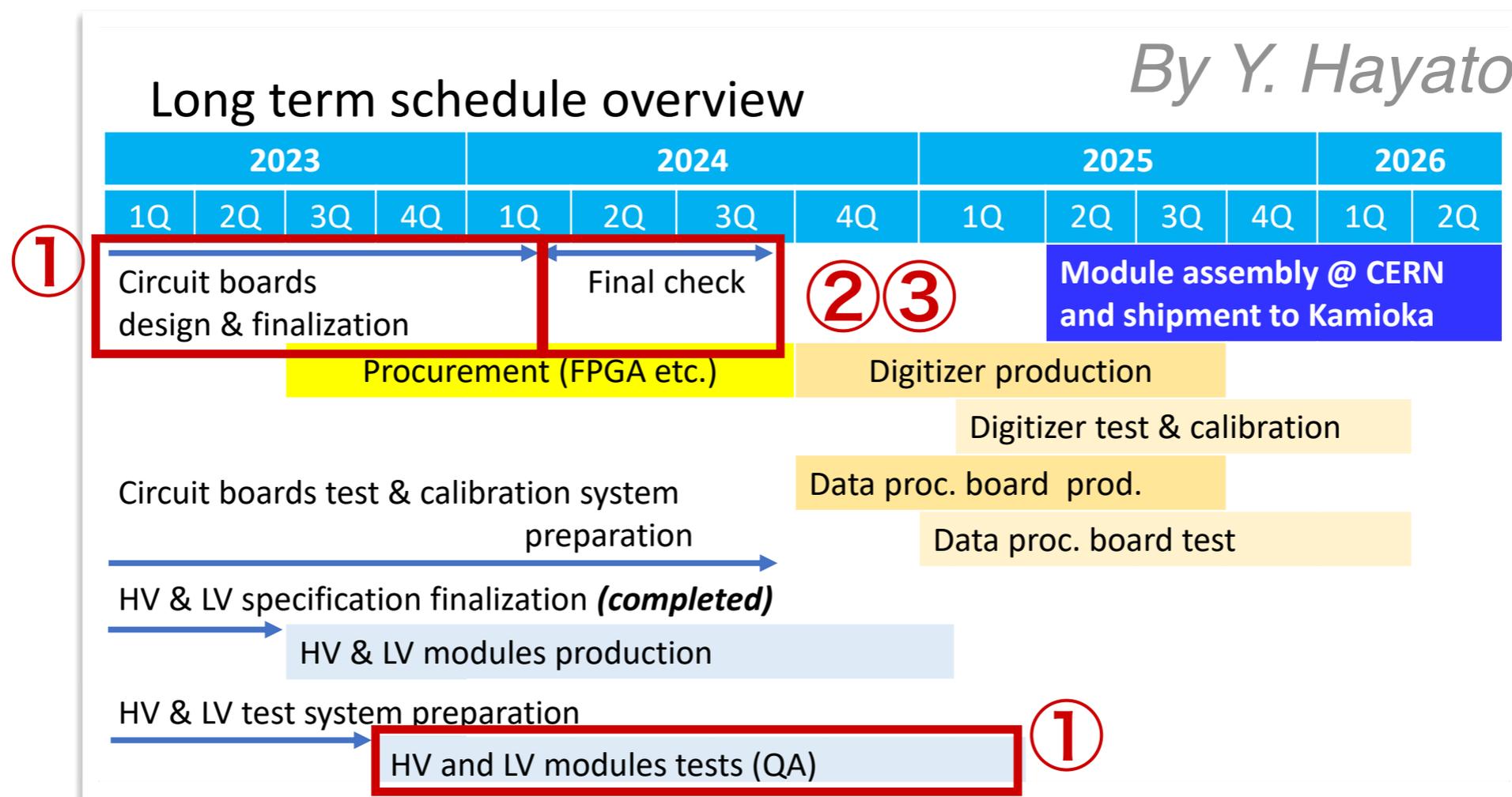
- 処理時間 = 積分時間 + 回復時間 + Veto 期間



1 サイクル $500\text{ ns} - 1\mu\text{s}$ で設定する = 最大ヒットレート $1-2\text{ MHz}$

エレクトロニクス全体計画：CERN & 神岡

- ① Oct 2023-Jan 2024: デザインの最終化 = 問題をできるだけ見つける。
 - ▶ CERN: 全コンポーネントを接続した試験。水中試験も含む。
 - ▶ 神岡：PMT を大量に導入し、アナログフロントエンドの試験に集中。
- ② Jan 2024-Apr 2024: 最終版基板の生産。
- ③ May 2024-July 2024: 大量生産前の最終確認。



PMT を使用した試験の内容

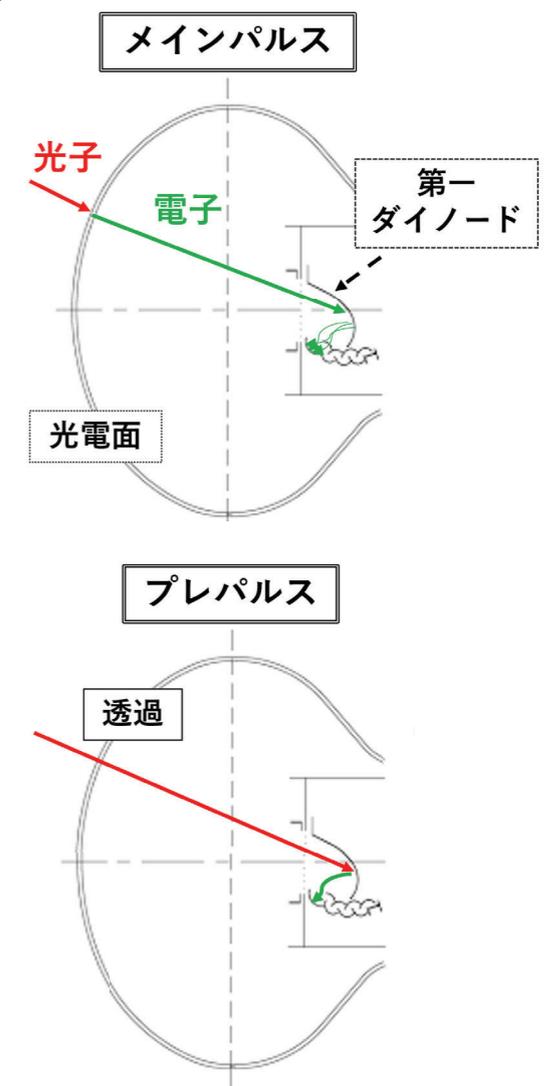
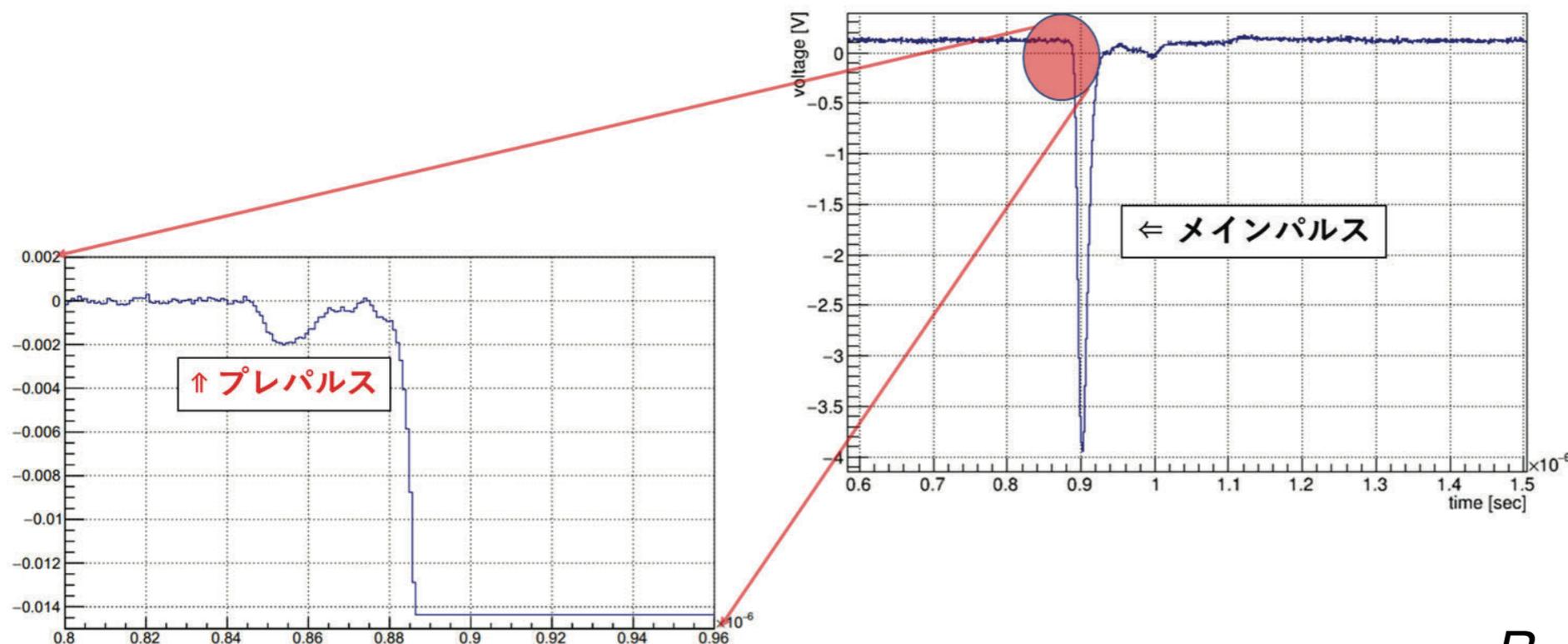
- 電荷・時間測定性能、ノイズレベル等 **Digitizer** が満たすべき定量的な基準がある。
- **Realistic** な環境でこれらの基準を満たすことを確認するのが目標。
 - 実際の PMT 波形、全チャンネル接続時の負荷がかかった場合、など。

Table 1 Requirements of the digitizer performance

Description	Requirement
Discriminator Threshold	1/6 p.e. (0.32 pC, -1 mV)
Charge linearity	< ±1% (1 p.e. - 1,250 p.e., FG) < ±1% (1p.e. - 100 p.e., PMT)
Charge resolution	< 0.19 pC (<19pC = 10 p.e., 200ns, FG) < 1.0% (> 19pC, 200ns, FG) < 0.19 pC (<19pC, 400ns, FG) < 1.0% (>19pC, 400ns, FG) < 40% (1 p.e. PMT)
Hit and charge caused by crosstalk	< 1/1,000 @ 2,375 pC = 1,250 p.e.
Timing resolution	< 300 ps (1.9 pC = 1 p.e. with F.G.) < 200 ps (> 9.5 pC = 5 p.e. with F.G.) < 1.5 ns (1.9 pC = 1 p.e. with PMT)
Threshold and gain stability against repeating signal with a short time interval	Repeated 1.9 pC signal @ 2 MHz Stable for 1.9 pC (1 p.e.) signal followed by 2,375 pC (1,250 p.e.) signal

PMT を使用した測定的重要性

- ファンクションジェネレーターを使用した試験では PMT 波形を平均化した "標準化波形" を使用している。
- **実際の PMT には標準化波形に含まれない特徴があり、PMT を使用した試験が必要。**
 - ▶ プレパルス、レイトパルス等と呼ばれる確率的なパルスが存在。
 - ▶ ランダムに発生するダークヒット。
 - ▶ ガラス内の放射性物質崩壊による連続パルス。

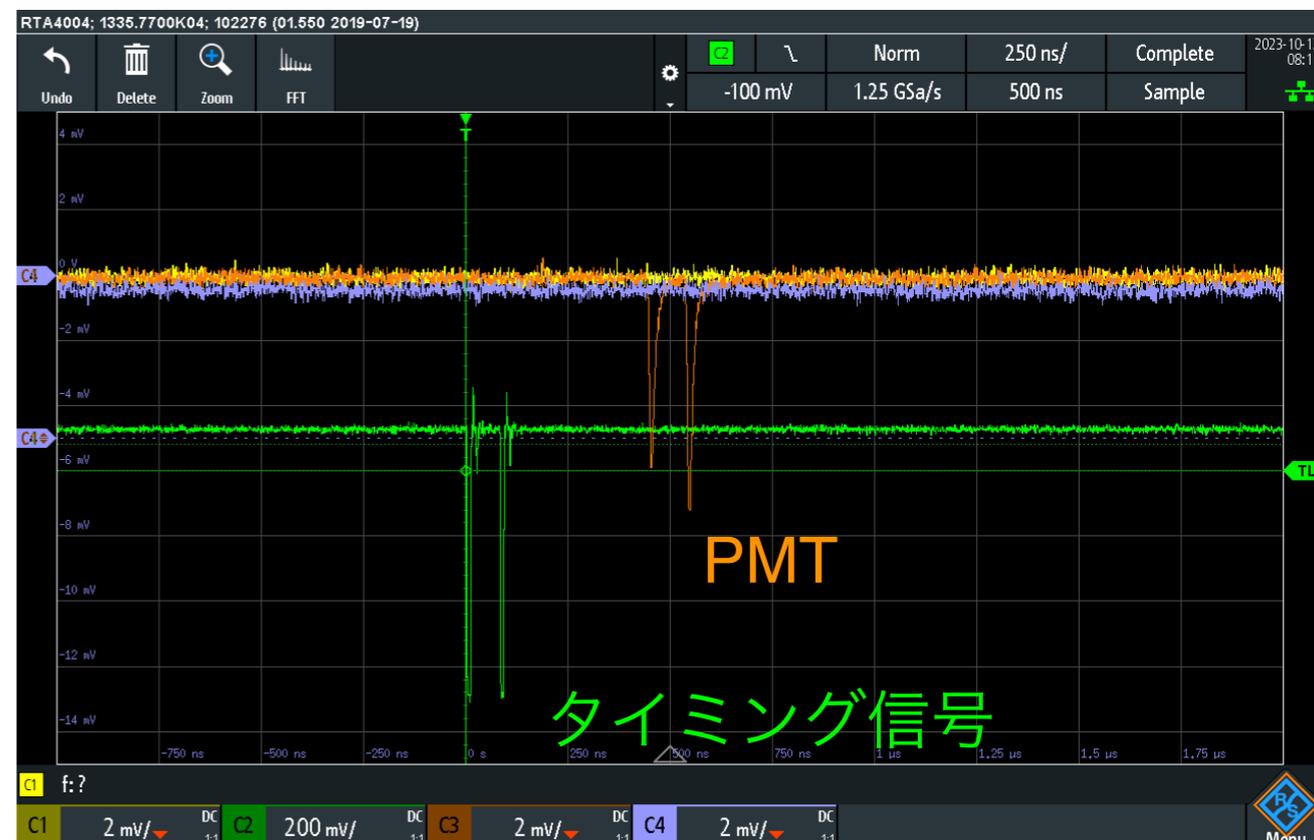
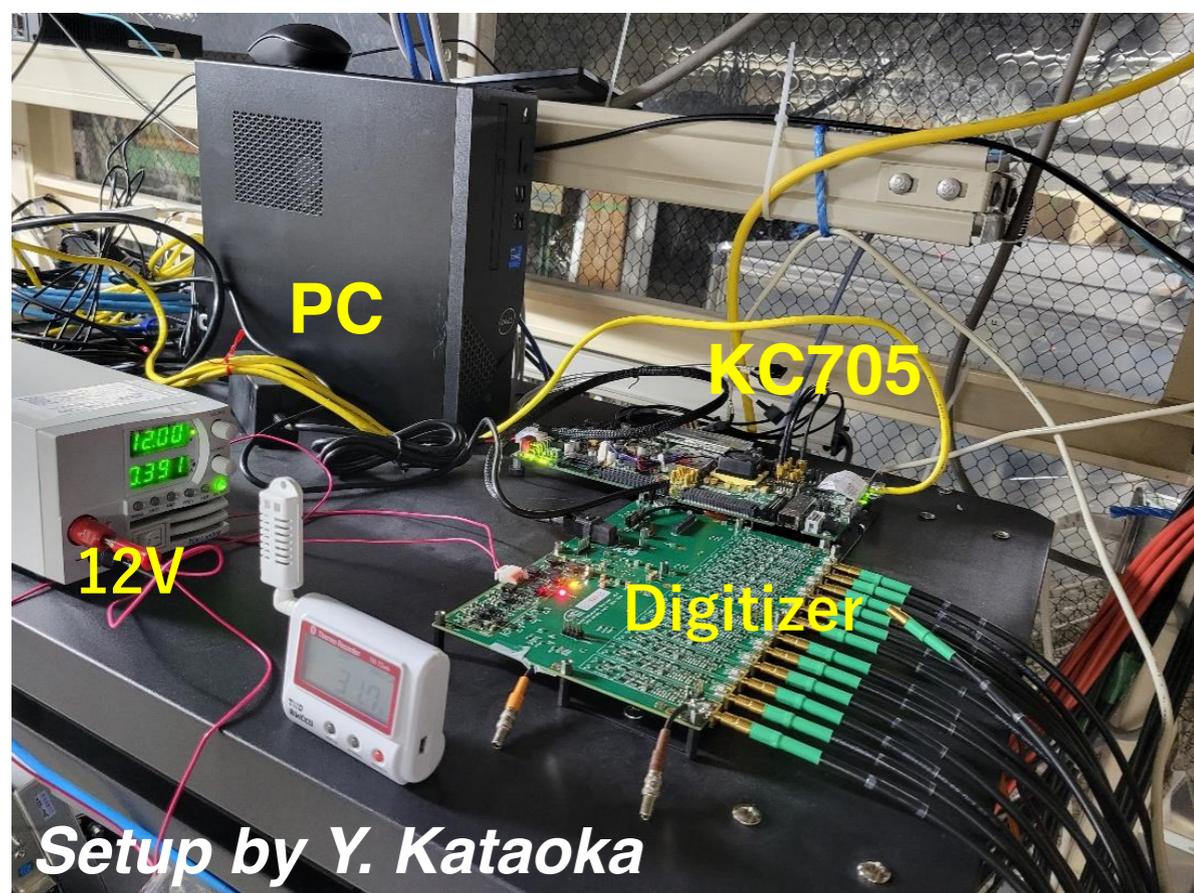


試験セットアップ

暗室

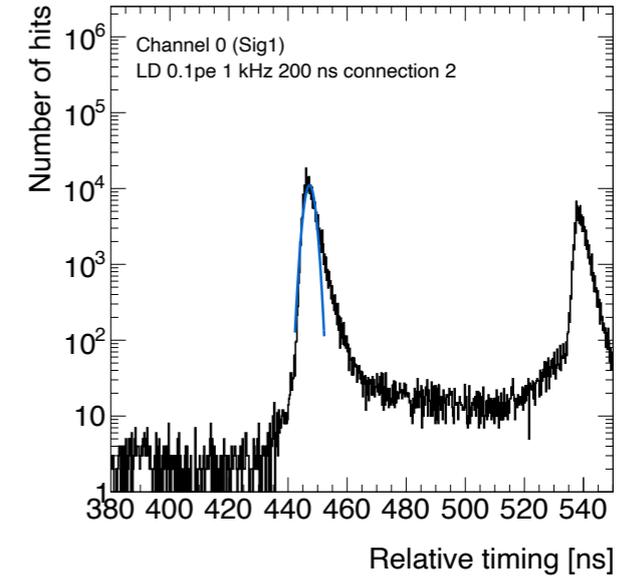
11

- 光検出器：
 - ▶ 暗室内に 16 本 HyperK PMT が設置されている。
 - ▶ うち 14 本は光ファイバー経由でレーザー発生器と接続。
最大 100 p.e. 程度まで光る。
 - ▶ ファイバースプリッターなどで反射がありクォリティーがよくない様子 (後述)
- 読み出し: Digitizer → GTX → KC705 → SiTCP → PC

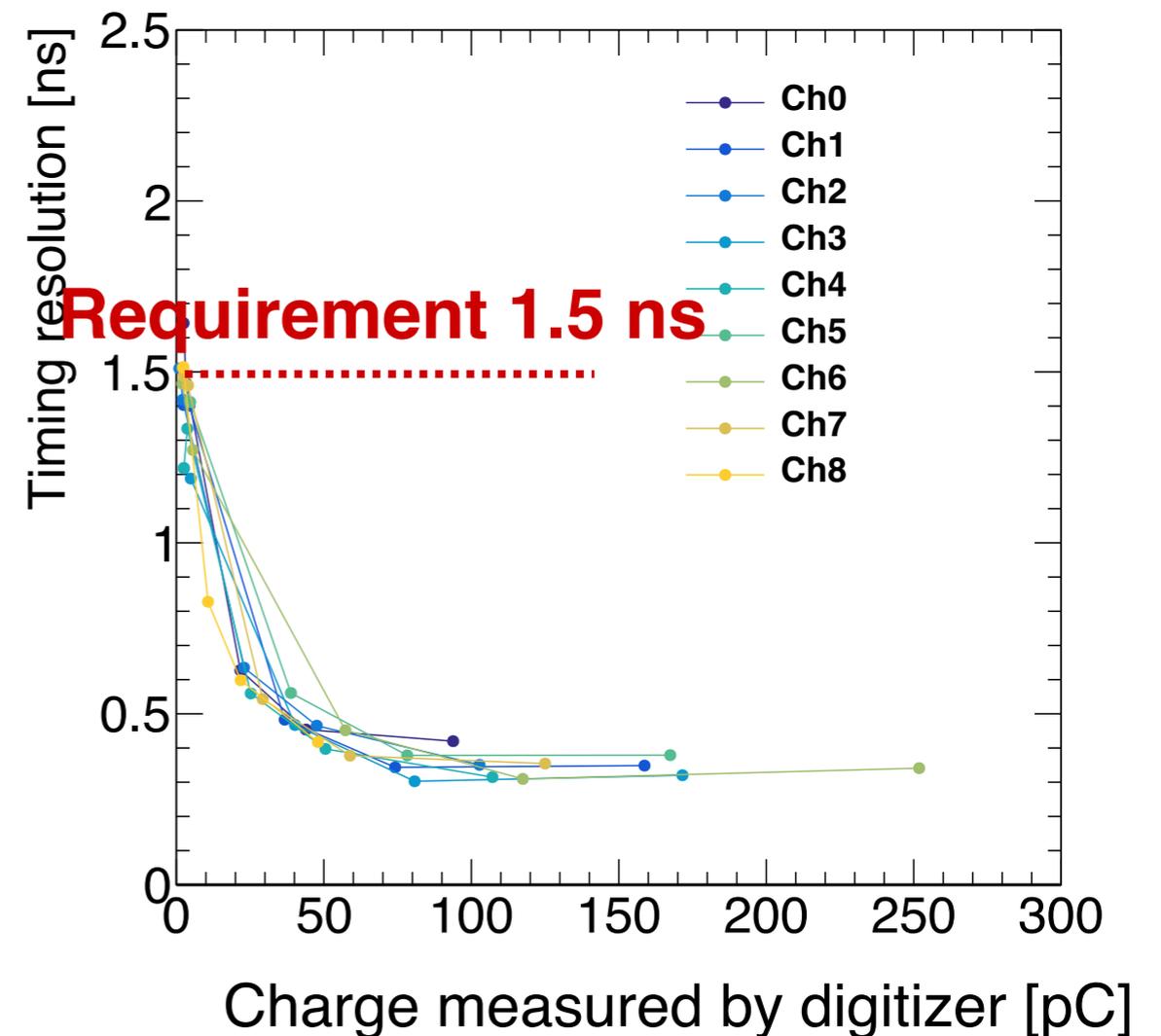


試験結果：時間分解能

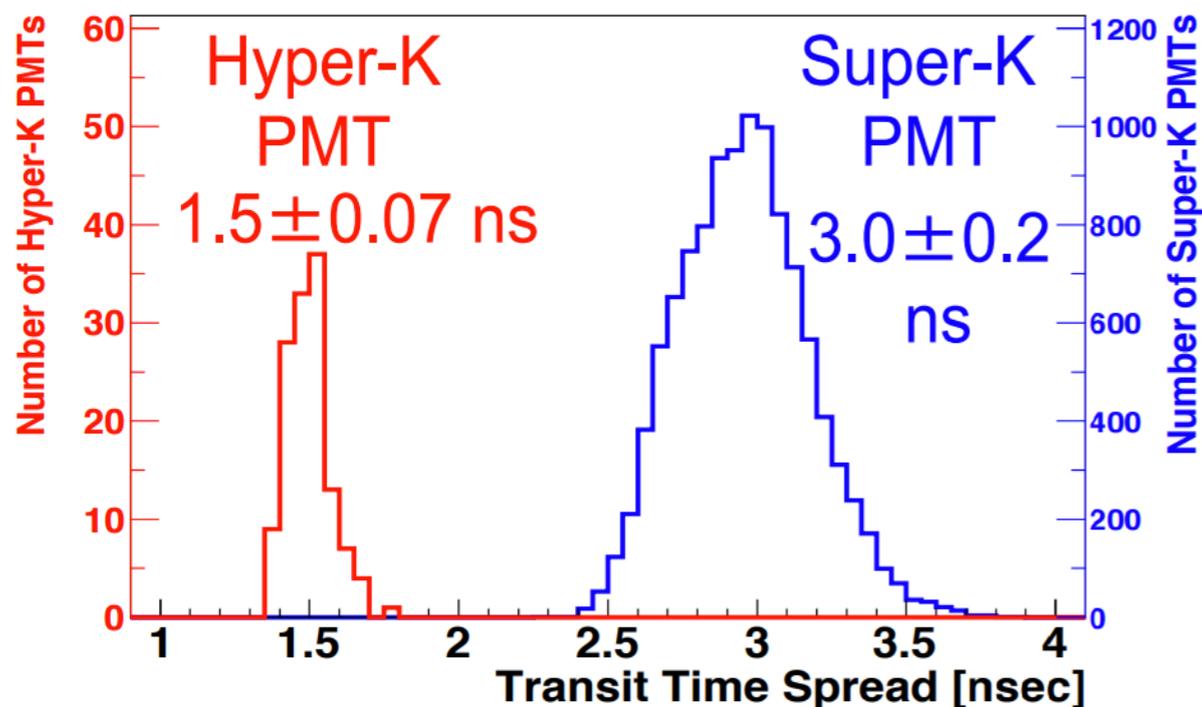
- 評価方法：
 - ▶ 電荷の分布をフィットし $\pm 1\sigma$ 以内のヒットのみ使用。
 - ▶ Timing のピークを Gaussian fit.
- 要求性能である $1.5 \text{ ns} @ 1 \text{ p.e.}$ を満たしている。
 - ▶ ほぼ PMT 自体の分解能で決まっている。



PMT + digitizer の時間分解能



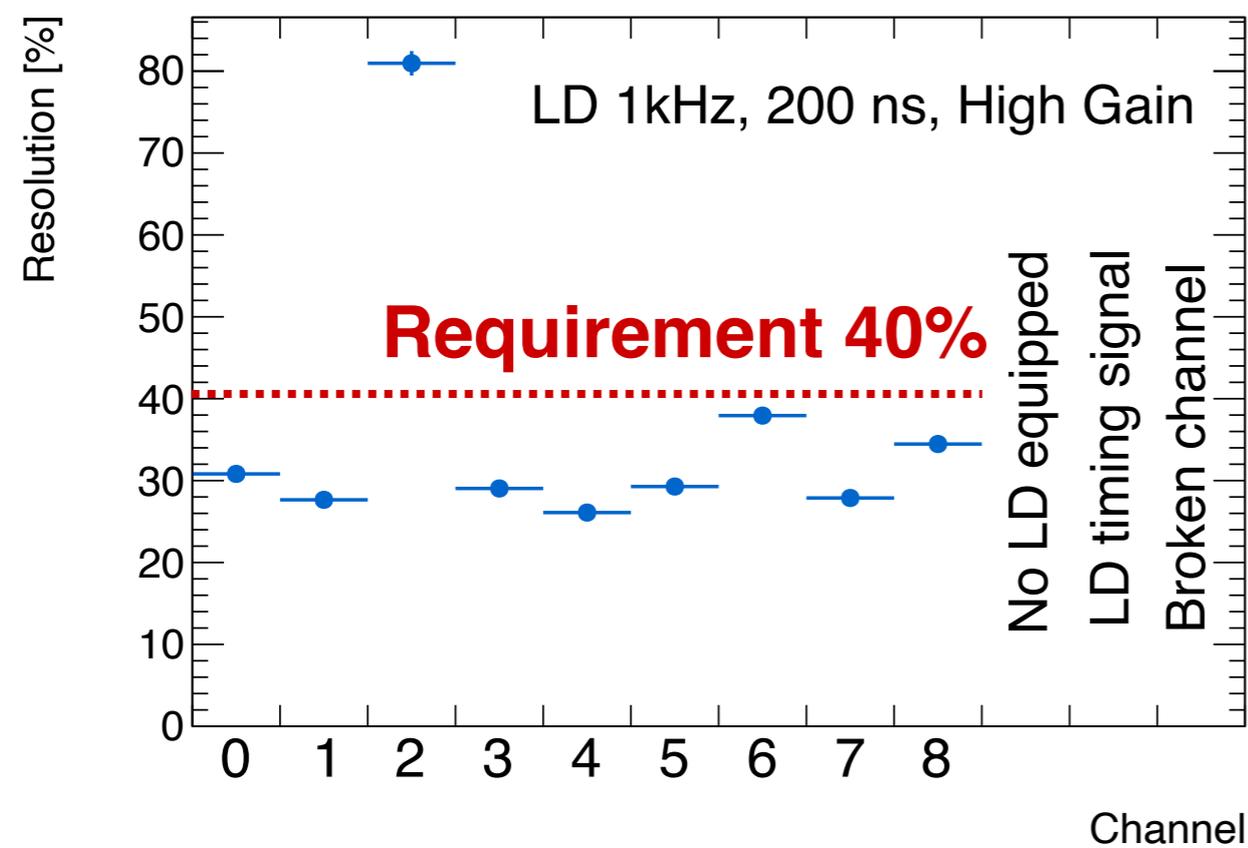
PMT 自体の時間分解能



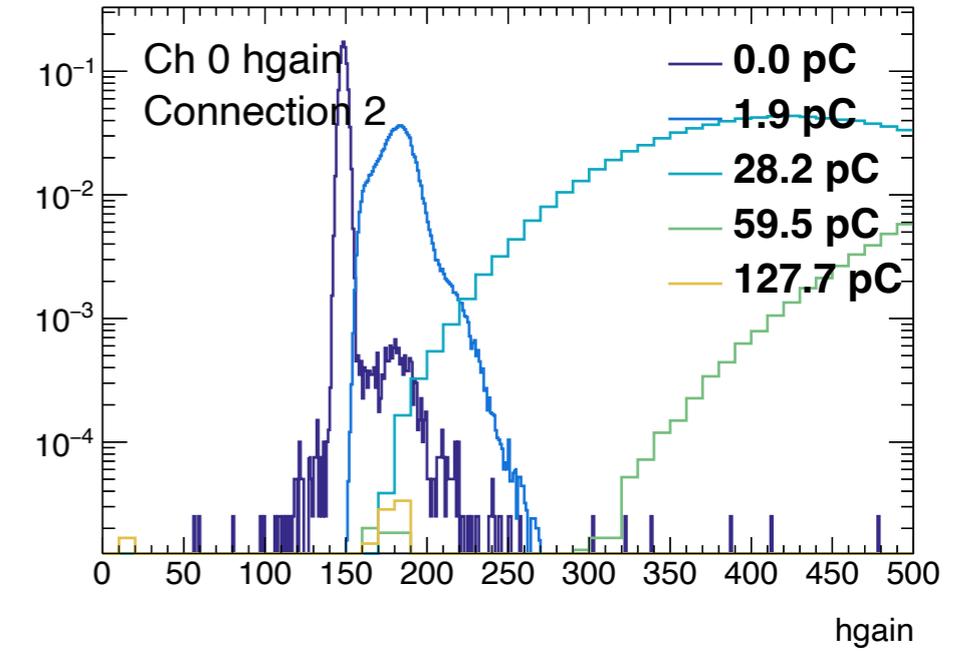
試験結果：電荷分解能

- 光源のタイミングと同期の取れたヒットのみを使用し、電荷分布を Gaussian fit.
- 大部分のチャンネルでは要求性能 40 % を満たす。
- 1チャンネルだけおかしかった。
 - 別の PMT に繋いでも同じだった。
 - FG で再試験したがそちらは異常がなかった。
 - プローブ + オシロで見てみるか。。？

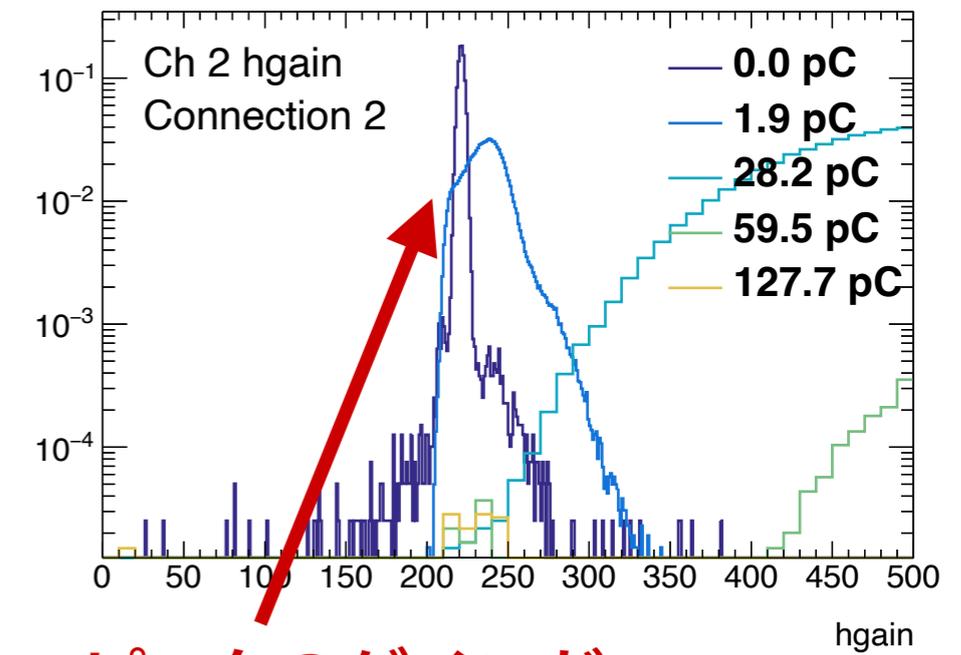
Charge resolutions for 1 p.e. peak



良さそうなチャンネル電荷分布



変なチャンネルの電荷分布

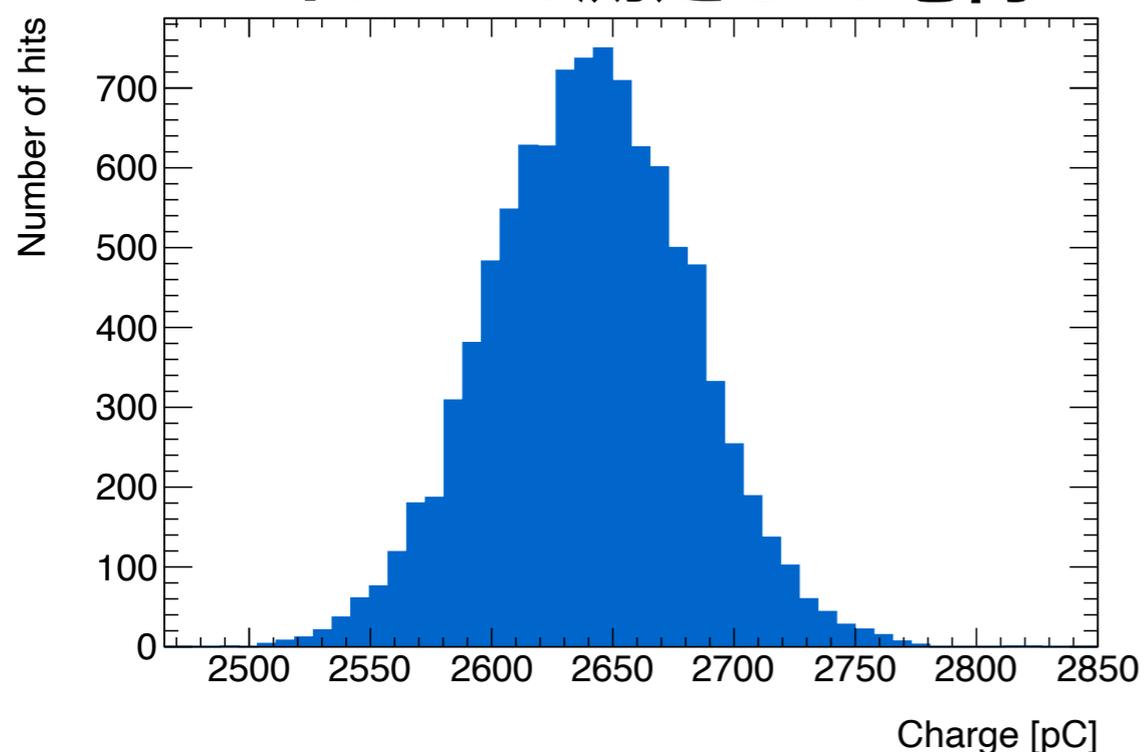


1 p.e. ピークのゲインが
おかしくみえる

試験結果：クロストーク

- **大パルス 2,375 pC (1,250 p.e.)** を入力し、周辺のチャンネルに信号が観測されないか。
 - 暗室内の PMT は光量ファイバーを分割しているため光量が足りないので、別の PMT を使用した。
- **いずれのチャンネルでもクロストークによるヒットは観測されなかった。**
 - 他のチャンネルを PMT に接続した場合でもしない場合でも同様の結果を得た。

オシロで測定した電荷



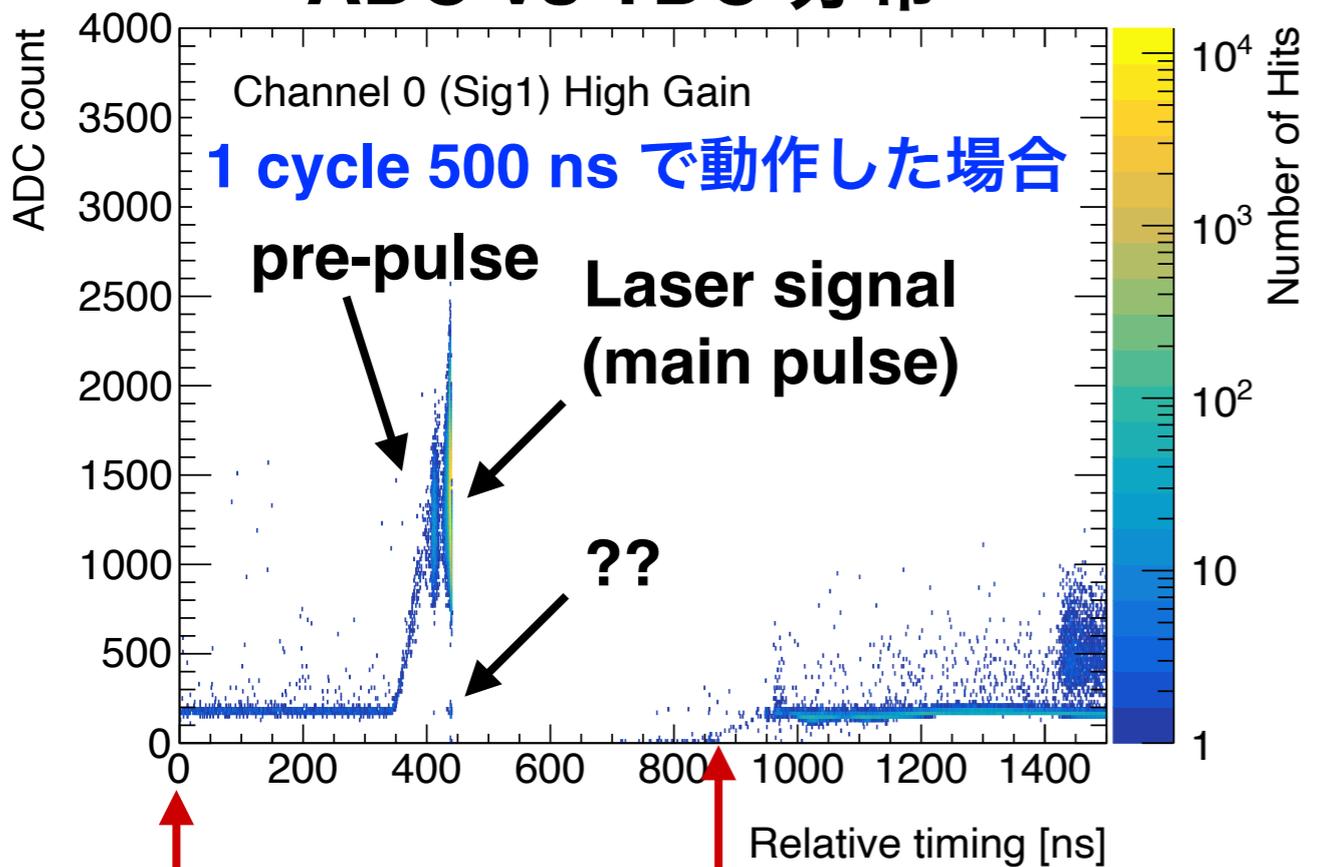
PMT を暗箱内に設置



気がついたこと：負電荷のヒット

- デッドタイム終了後すぐのヒットの電荷がマイナスになりがち。
- 積分回路の出力はアンダーシュートがあり、後続ヒットの測定への影響が懸念点。
- 開発側の主張：連続ヒット時に ADC を読むタイミングがおかしくファームウェアの修正で回避可能。証明は必要だろう。

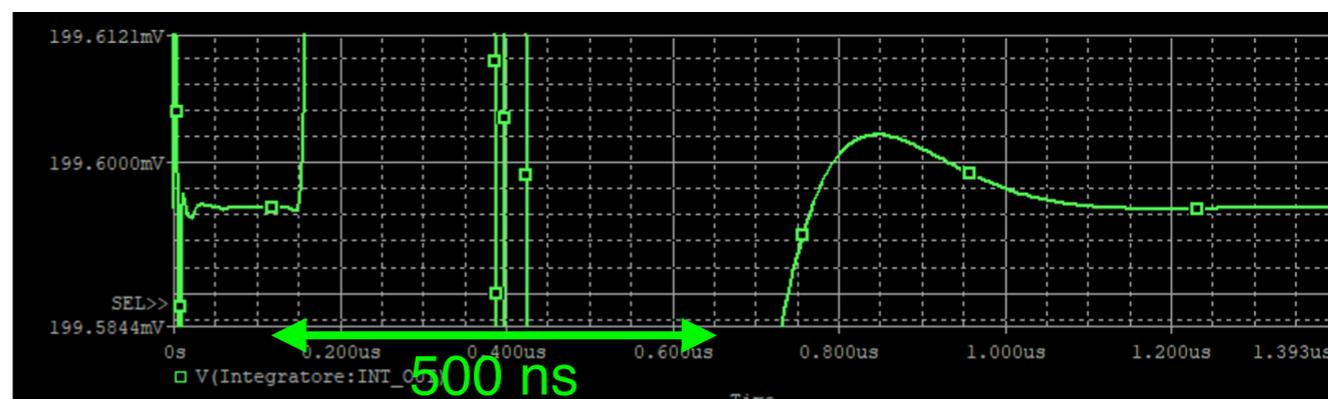
ADC vs TDC 分布



Reminder: 積分器出力



およそ100倍に拡大



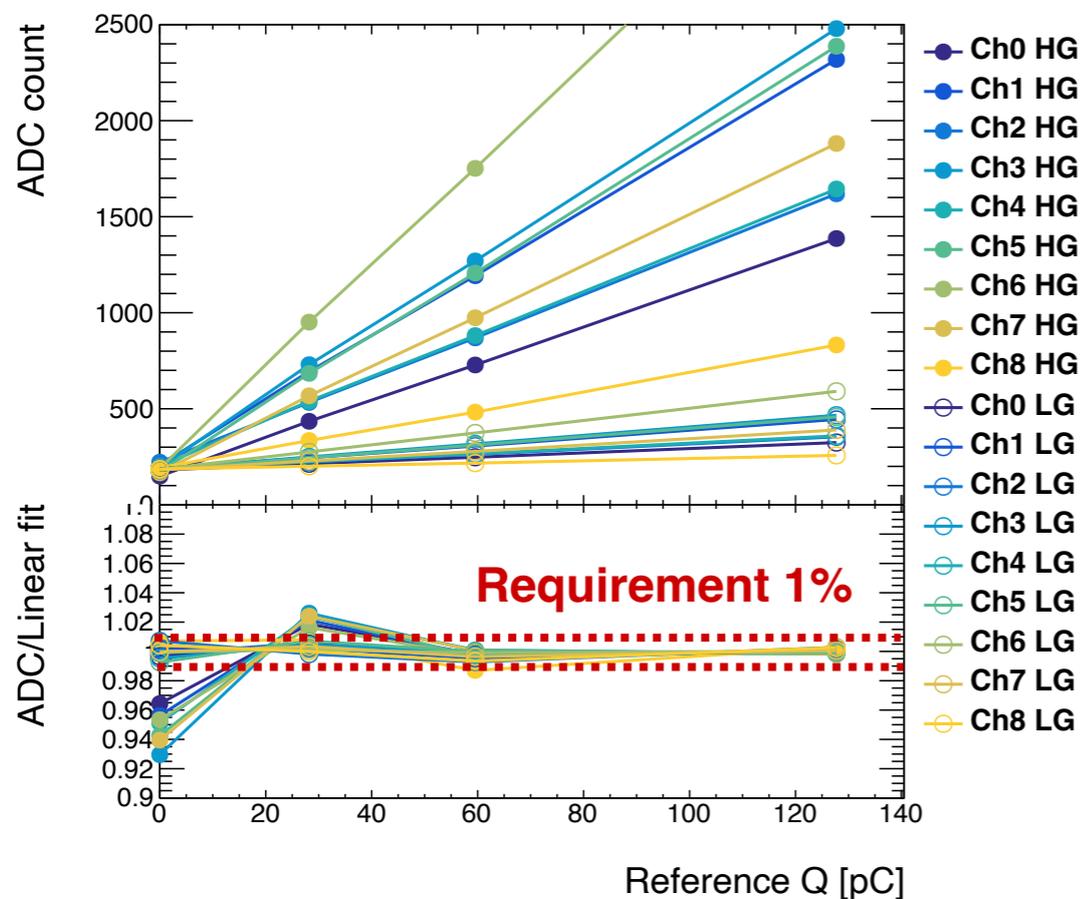
シミュレーション上は 1μs 程度で復帰している

Light generator のsync out の時刻

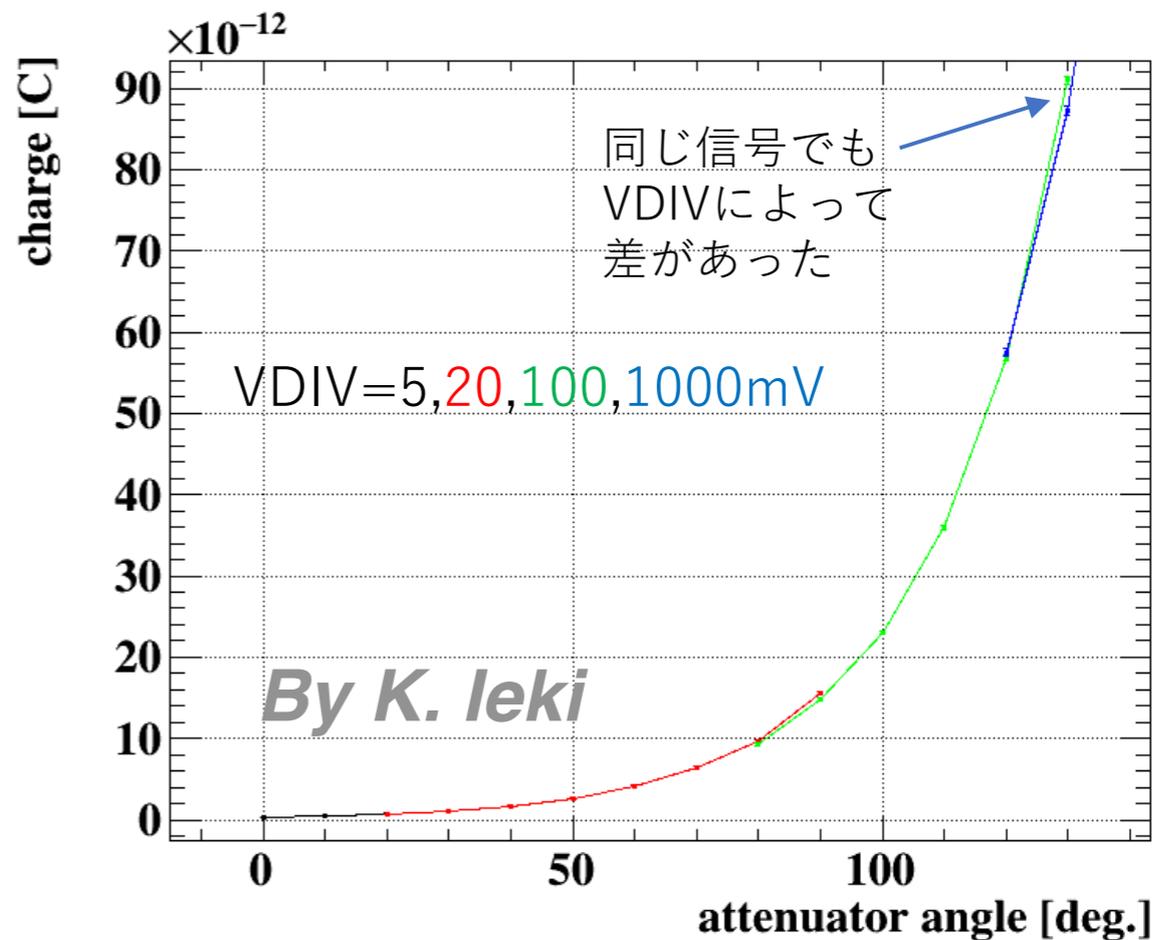
工夫が必要な試験項目：電荷測定線の線形性

- 暗室内の16本のPMTのうち1つのみオシロで電荷を校正した。
 - 他のPMT光量は校正済の物に比例していると仮定した。
- 要求される性能1%に対し2%以上のズレが見えてしまった。
 - 過去のスタディ：オシロのY軸の設定を変えると電荷測定に影響がある。
 - このことも考慮して慎重に電荷を校正する必要があるのだろう。

今のところ得ている線形性のプロット

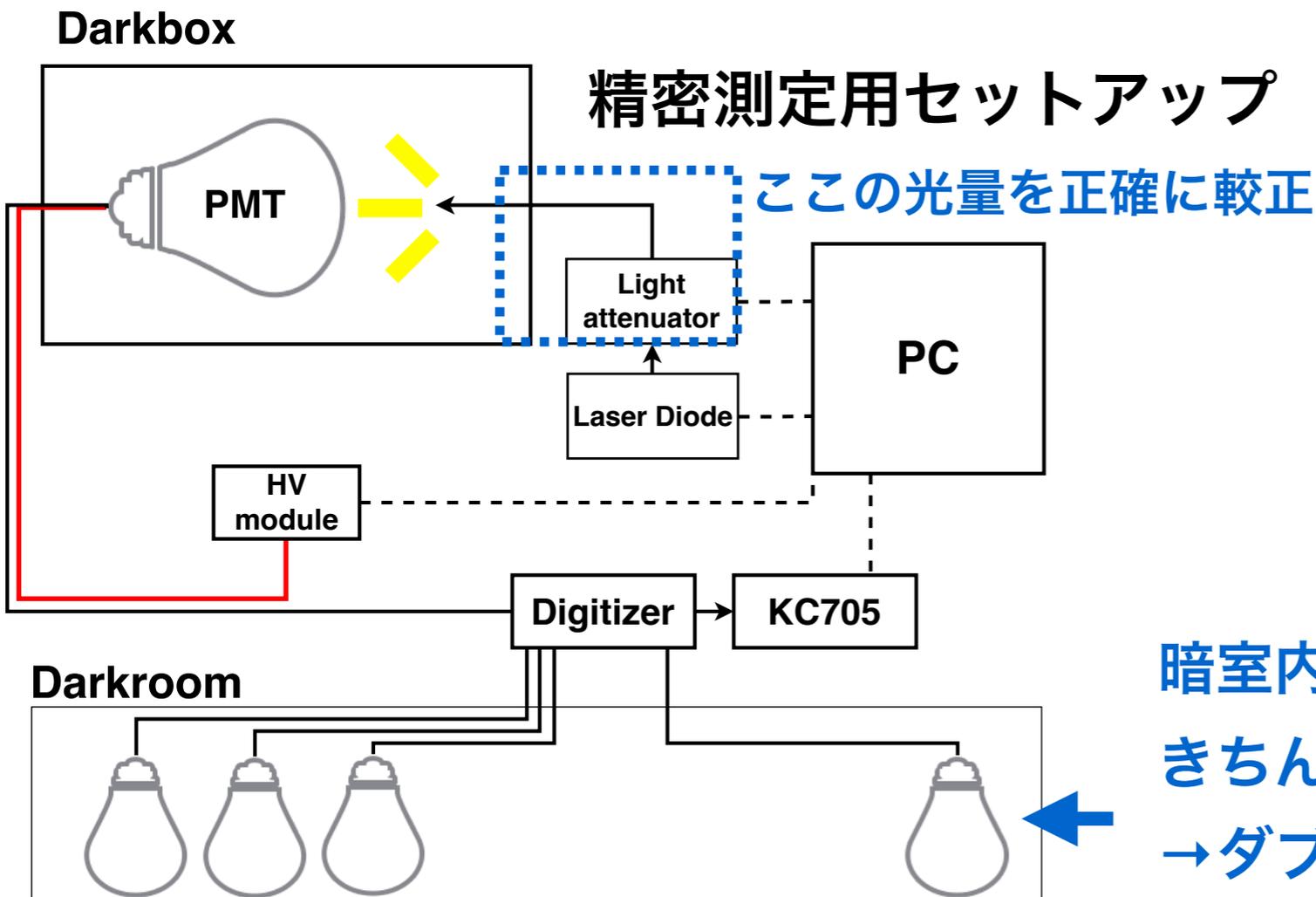


オシロによる電荷校正の問題



工夫が必要な試験項目：電荷測定線の線形性

- 解決法：電荷の校正をするときにオシロの設定を変えずにアテネーターで減衰する。
 - アテネータの減衰率は別に測定する。
- 光量は可変の Light Attenuator (フィルター) により増減できる。
 - フィルターの設定と電荷の対応関係を表にしておけば良い。
- 正確に電荷がわかっている必要のある測定はこのセットアップで行う予定。



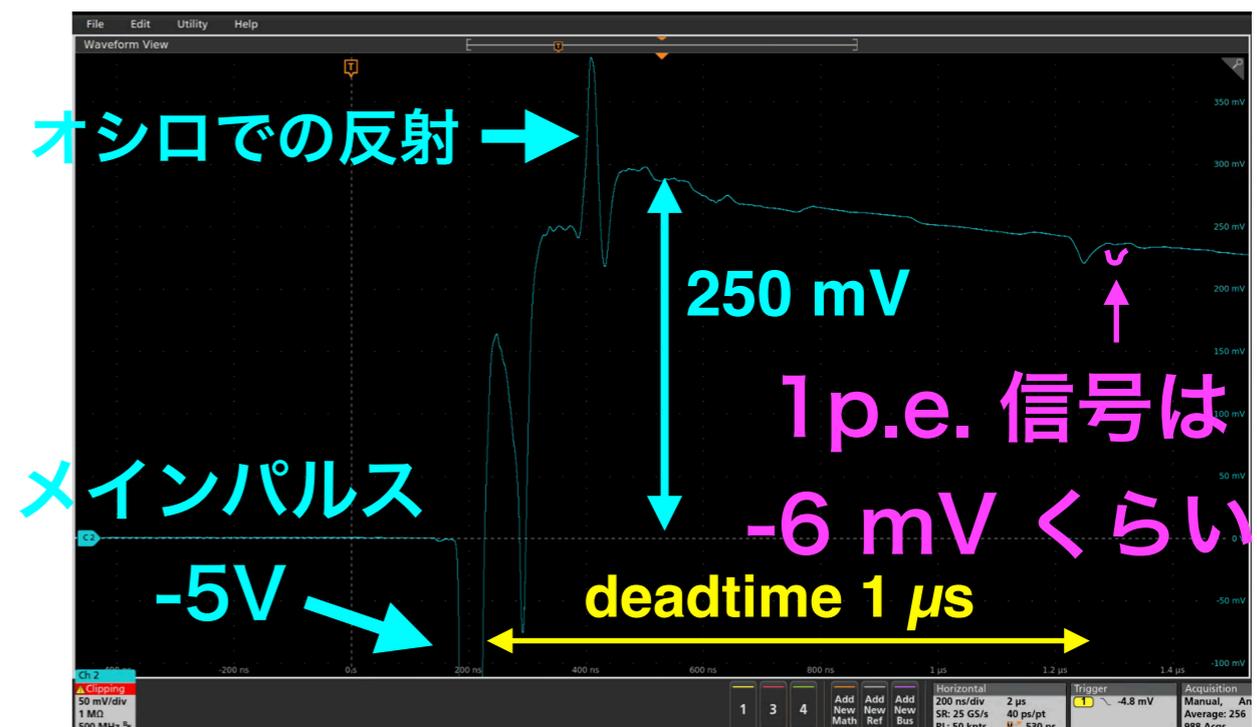
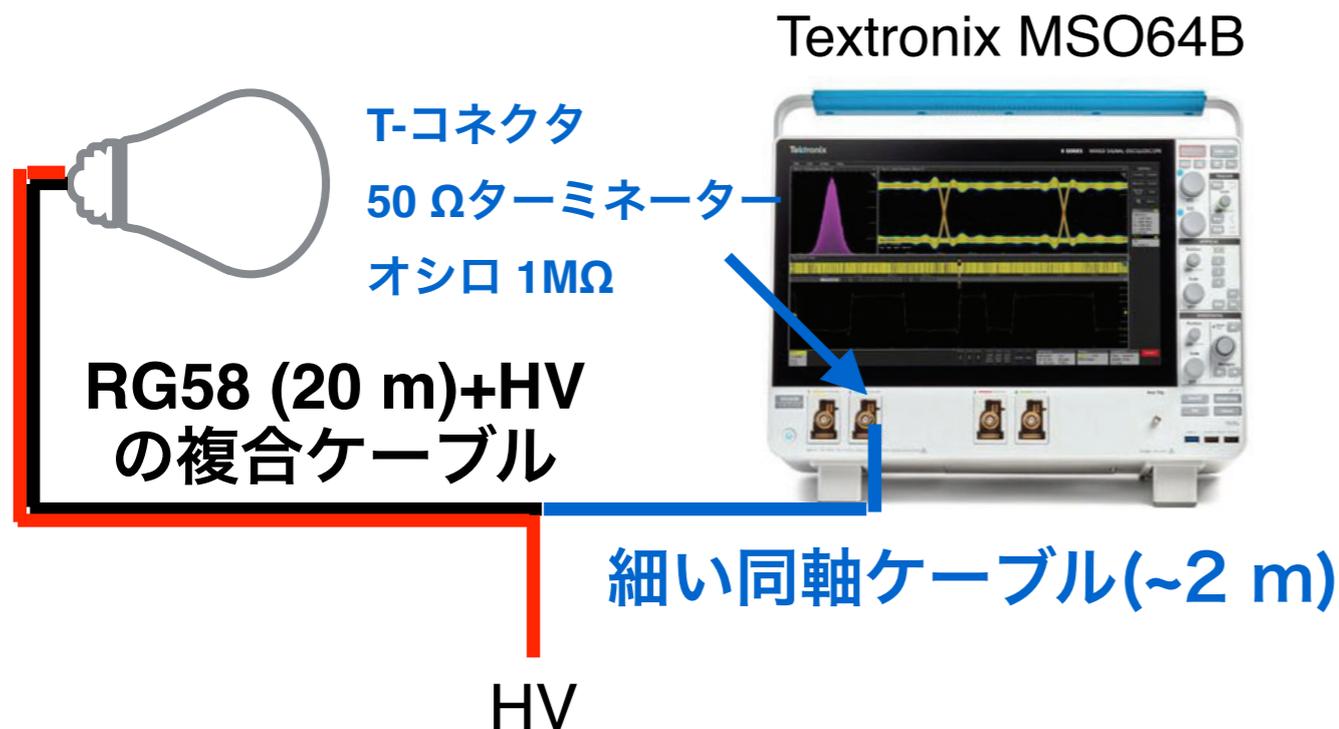
Reminder: 暗室のダブルパルス問題



暗室内 PMT は負荷・ノイズ源として必要だが
きちんとした理解はしなくて良いことにする。
→ダブルパルス問題も同時に解決 (回避)

工夫が必要な試験項目：連続パルス

- 確認すべき項目：
 - ▶ 大きな信号 (2,375 pC) 直後の小さな信号 (1.9 pC = 1 p.e.) のトリガー効率、電荷・時間分解能。
 - ▶ 物理事象としては**ミュオンの崩壊電子**の検出（崩壊時定数 $2.2 \mu\text{s}$ ）
- PMT 波形を**オシロ**で見ると大きな信号の直後は波形が乱れており、ベースラインも戻っていない。この波形を積分するなら小信号の観測は難しい様に見える。。
- コンパレータ・積分器の直前の波形がまだわかっていない。
- PMT 波形が本当にそうなっているのか、セットアップが悪いのか?? 平均化波形



- ハイパーカミオカンデは SuperK の後継の大型水チェレンコフ検出器で、次世代のニュートリノ物理と素粒子の大統一の検証の鍵。
- 2027 年運転開始を目指し、エレクトロニクスの大量生産前の試験を進めている。
 - ▶ 神岡（日本グループ）では PMT を大量導入してアナログフロントエンドの試験に注力。
 - ▶ また SK 内の PMT に接続し物理イベントの観測も実施中。
 - ▶ 他：PMT の大量生産、空洞掘削は同時に進行中。
- 全体的に見てエレクトロニクスの要求性能が満たされていることが確認できてきた。
- 一方で、一部のチャンネルで分解能や、負電荷のヒットの原因を理解したい。
- 入力電荷の正確な較正（線形性）、大パルス後の波形の理解（連続パルス）などが評価を完遂するために必要となっている。

Backup

OrCAD Capture-[/Integratore - (Integrator : Integrator)]

File Design Edit View Tools Place PCB SI Analysis PSpice Accessories Options Window Help

digitizer_tot.opj / - (TOP : TOP) x Start Page x /Integratore - (Integrator : Integrator)* x

Analogue or Mixed A/D

Design Resources

- Design Resources
 - %.digitizer_tot.DSN*
 - TOP
 - ADC_Driver
 - Del_Line
 - FAST
 - Integrator*
 - Integrator*
 - PMT
 - PMT
 - Receiver
 - Ricev_Calib
 - SCHEMATIC1
 - Design Cache
 - Library
 - Layout
 - Outputs
 - %.digitizer_tot-PSpice
 - PSpice Resources
 - Logs

Library

Layout

Outputs

PSpice Resources

Logs

PARAMETERS:

- Veloc = 25n
- Z0 = 100
- Ltot = {Veloc*Z0}
- Ctot = {Ltot*7}
- Cs = {Ltot*7}
- Ls = {Ltot*7}
- Lsmezzi = {Ls/2}
- RL = 4.35
- Lreale = 390n
- Creale = 39p

Online DRCs

Severity	DRC Type	Description	Detail	Location	Page	Schematic

Command Window Session Log

Ready

0 items selected

Scale=112% X=396.24 Y=127.00

ここに入力して検索

2023/11/19

OrCAD Capture-[/Fast_BIT - (FAST : FAST)]

File Design Edit View Tools Place PCB SI Analysis PSpice Accessories Options Window Help

digitizer_tot.opj / - (TOP : TOP) x Start Page x /Integratore - (Integrator : Integrator)* x /Fast_BIT - (FAST : FAST)* x

Analogue or Mixed A/D

File Hierarchy

- Design Resources
 - .\$digitizer_tot.DSN*
 - TOP
 - TOP
 - ADC_Driver
 - Del_Line
 - FAST
 - FAST
 - Integrator*
 - PMT
 - Receiver
 - Ricev_Calib
 - SCHEMATIC1
 - Design Cache
- Library
- Layout
- Outputs
 - .\$digitizer_tot-PSpice
 - .\$digitizer_tot-PSpice
- PSpice Resources
- Logs

Online DRCs

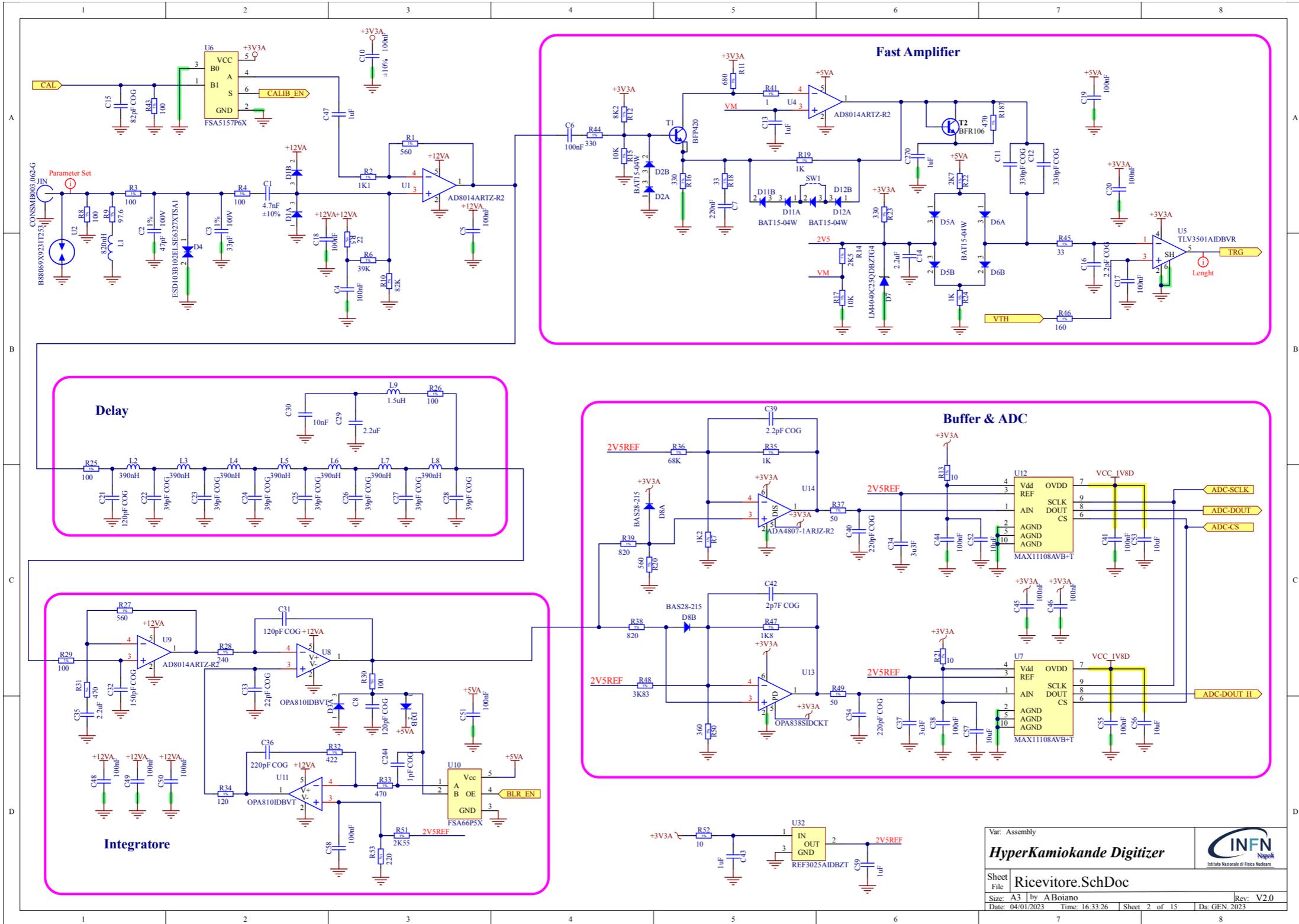
Severity	DRC Type	Description	Detail	Location	Page	Schematic
----------	----------	-------------	--------	----------	------	-----------

DRCs Online DRCs Command Window Session Log

Ready 0 items selected Scale= 90% X=-10.16 Y=218.44

ここに入力して検索

0:47 2023/11/19



Requirements

Table 3: Summary of the requirements and the achieved performances of the QTC-based digitizer. The values in the parentheses for the charge resolution (C) are the size of the input charge and the charge integration time. The values in the parenthesis for the crosstalk (E) are the charge for the neighboring channel and the equivalent number of photons. The values in the parentheses for the timing resolution (H) are the size of the input charge and the equivalent number of photons.

Description	Requirement	Measurement	Status	Section
A Discriminator threshold level	1/6 p.e. (0.32 pC)	The threshold can be $\leq 1/6$ p.e.	satisfied	Section 6.2
B Charge linearity	$< \pm 1\%$ (1-1250 p.e.)	0%-1%	satisfied	Section 6.3
C Charge resolution	< 0.19 pC (< 19 pC, 200 ns)	0.1 pC	satisfied	Section 6.4
	$< 1.0\%$ (> 19 pC, 200 ns)	0.2%-0.6%		
	< 0.19 pC (< 19 pC, 400 ns)	0.19 pC		
	$< 1.0\%$ (> 19 pC, 400 ns)	0.2%-0.8%		
D1 Signal reflection	$< 1\%$ with a 25 m and 50Ω ideal cable	$0.52^{+0.31}_{-0.18}\%$ (simulation) 1.05% (PMT with non-ideal cable)	satisfied	Section 6.5
D2 Input impedance	Input impedance of the circuit should be adjustable within $47\text{-}53 \Omega$	adjustable	satisfied	
E Hit and charge caused by crosstalk	$< 1/1000$ (2375 pC, 1250 p.e.)	No crosstalk observed	satisfied	Section 6.6
F1 Maximum acceptable hit rate per channel	> 1 MHz per channel	1 MHz	satisfied	Section 6.7
F2 Channel deadtime	$< 1 \mu\text{s}$	Configurable within 460-880 ps	satisfied	
G Threshold stability in case of high-rate signal pulses	Stable with 1.9 pC (1 p.e.) signal at 0.5-2.0 MHz	Stable at 0.5-2.0 MHz	satisfied	Section 6.8
H Timing resolution	< 300 ps (1.9 pC, 1 p.e., FG)	250 ps	satisfied	Section 6.9
	< 200 ps (≥ 9.5 pC, 5 p.e., FG)	150-180 ps		
	< 1.5 ns (1.9 pC, 1 p.e., PMT)	1.25-1.29 ps		
I1 Threshold and gain stability against repeating signals with a short time interval	Stable for a 1.9 pC (1 p.e.) signal following a 2375 pC (1250 p.e.) signal	Not requested to measure.	-	Section 6.10
I2	(C) and (H) are satisfied for the smaller pulse described in (I1)			
J1 Temperature dependence of the charge measurement	$< 0.4\%$ / $^{\circ}\text{C}$ without correction (10-40 $^{\circ}\text{C}$)	0.35% / $^{\circ}\text{C}$	satisfied	Section 6.11
	$< 0.1\%$ / $^{\circ}\text{C}$ with correction (10-40 $^{\circ}\text{C}$)	0.00% - 0.06% / $^{\circ}\text{C}$		
J2 Temperature dependence of the timing measurement	< 20 ps/ $^{\circ}\text{C}$ (10-40 $^{\circ}\text{C}$, 1.9 pC-2,375 pC)	~ 12 ps/ $^{\circ}\text{C}$ for > 9.5 pC (~ 17 ps/ $^{\circ}\text{C}$ for 1.9 pC)	satisfied	