

ASAGI ASDカードを用いた位置検出 器Strip-Readout PPACの性能評価

立教大学 土屋諒

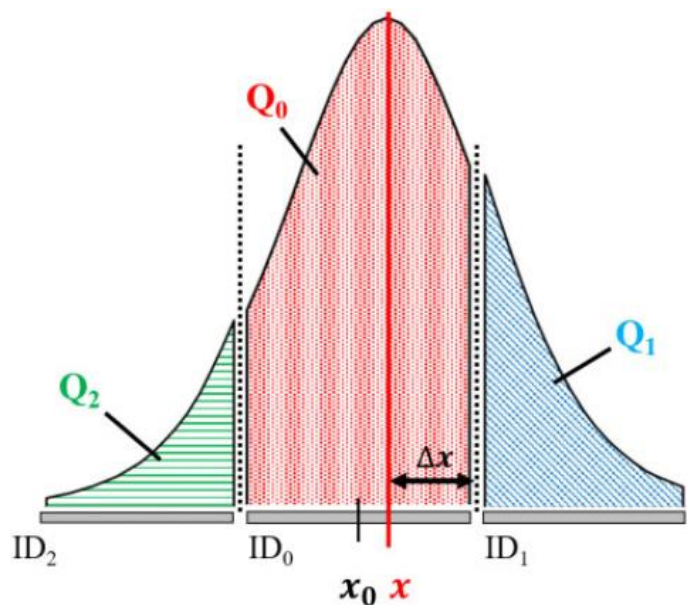
計測システム研究会2025

目次

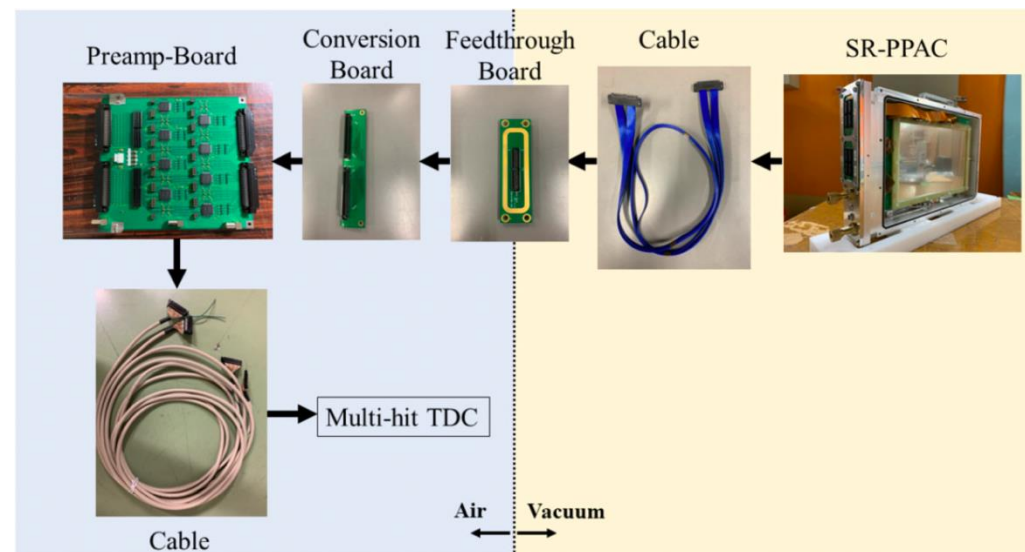
- 研究背景
 - SR-PPAC(Strip-Readout PPAC)
 - ASAGI (AGASA based General Interface for wire)
- 現在の研究進捗
 - SR-PPAC-ASAGI 直付け用基板の設計
 - 基板/ケーブル使用時のアナログ出力
 - 位置導出のためのASAGIパラメータ選別
 - HIMACでの波形取得
 - アナログの波高とToT幅の相関について
 - ノイズ落とし
 - デジタル出力の偶奇反転について
- 実験計画
- 課題
- まとめと展望

研究背景-SR-PPACの原理

- 1 Mpps程度の重イオンの位置情報を100 μm 程度の分解能で測定を目指す。
- ストリップごとに信号を直接読み出すStrip-Readout PPACを開発している。
 - 各ストリップの電荷情報の重み付き平均を取ることで位置分解能の向上が期待される。



点電荷によりカソードストリップ上に誘起される電荷分布 [1]



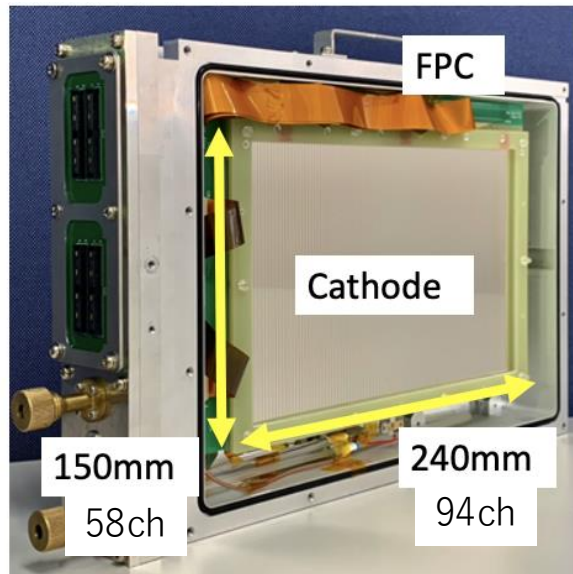
SR-PPACからTDCへの信号伝送のイメージ[1]

[1] S. Hanai, et al, PTEP 2023, 123H02

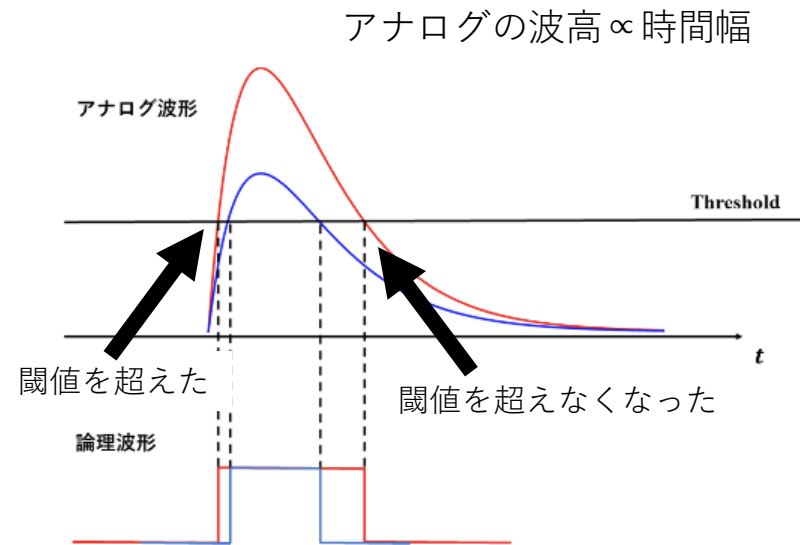
SR-PPAC(Strip-Readout PPAC)

- カソードを2.6mmストリップ状に分割し、信号をFPCで直接読み出す。
- 隣り合うストリップとの電荷情報をToTで取得、比較し、高速の位置導出を可能にしている。
- カソード読み出し回路としてRPA-132型プリアンプディスクリミネータ(ハヤシレピック社)を使用している。

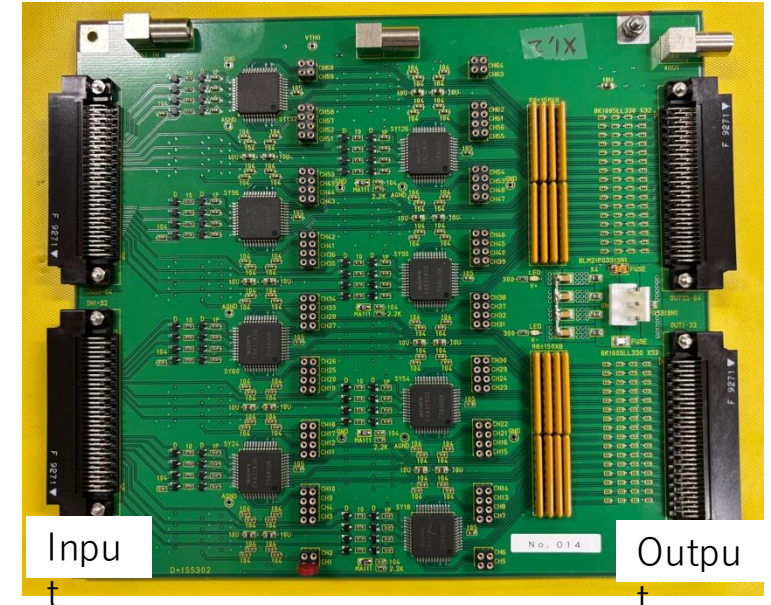
→SR-PPACにはゲインが低く、さらに生産も中止になってしまった。



SR-PPAC^[1]の内部



Time over threshold(ToT)法
→電荷情報を取得できる。

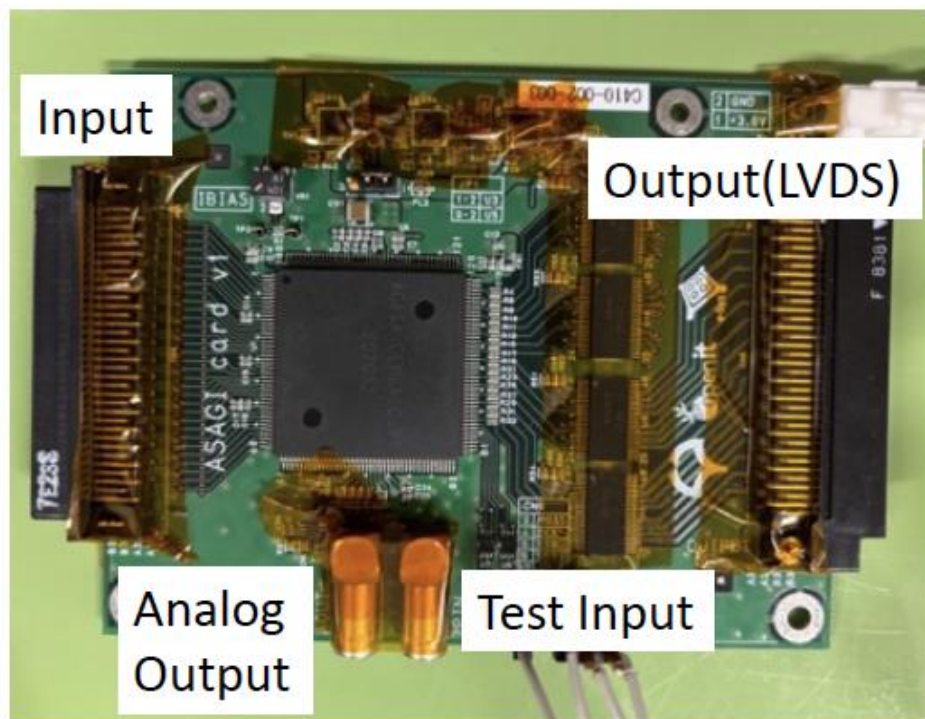


REPIC RPA-132 ASDボード

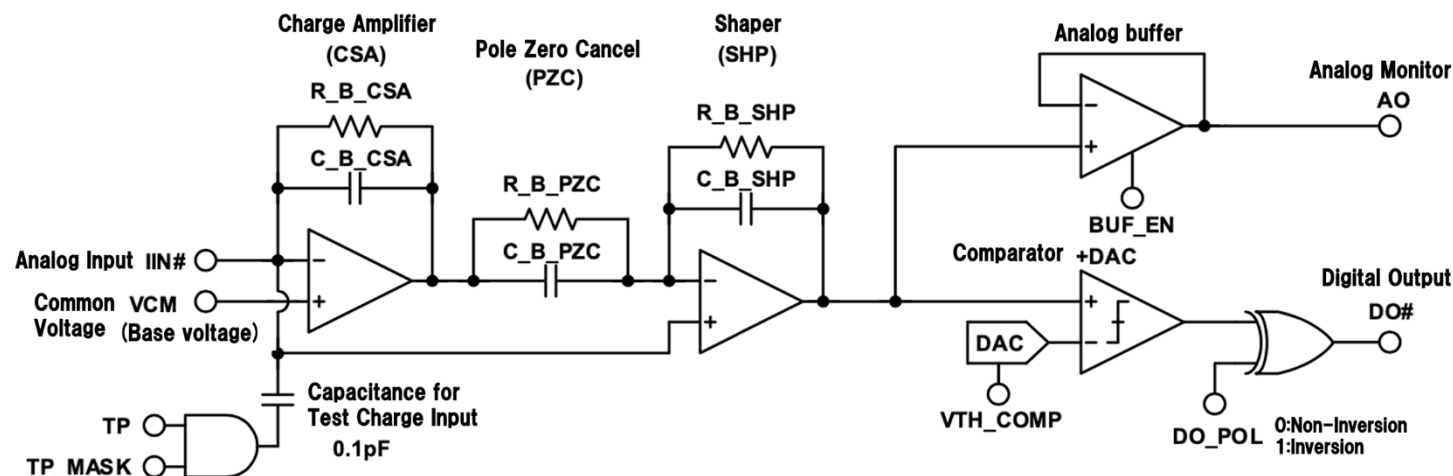
[1] S. Hanai, et al, PTEP 2023, 123H02

ASAGI(AGASA based General Interface for wire)

- ゲインや時定数を変えることができる。



ASAGI ver.1.0



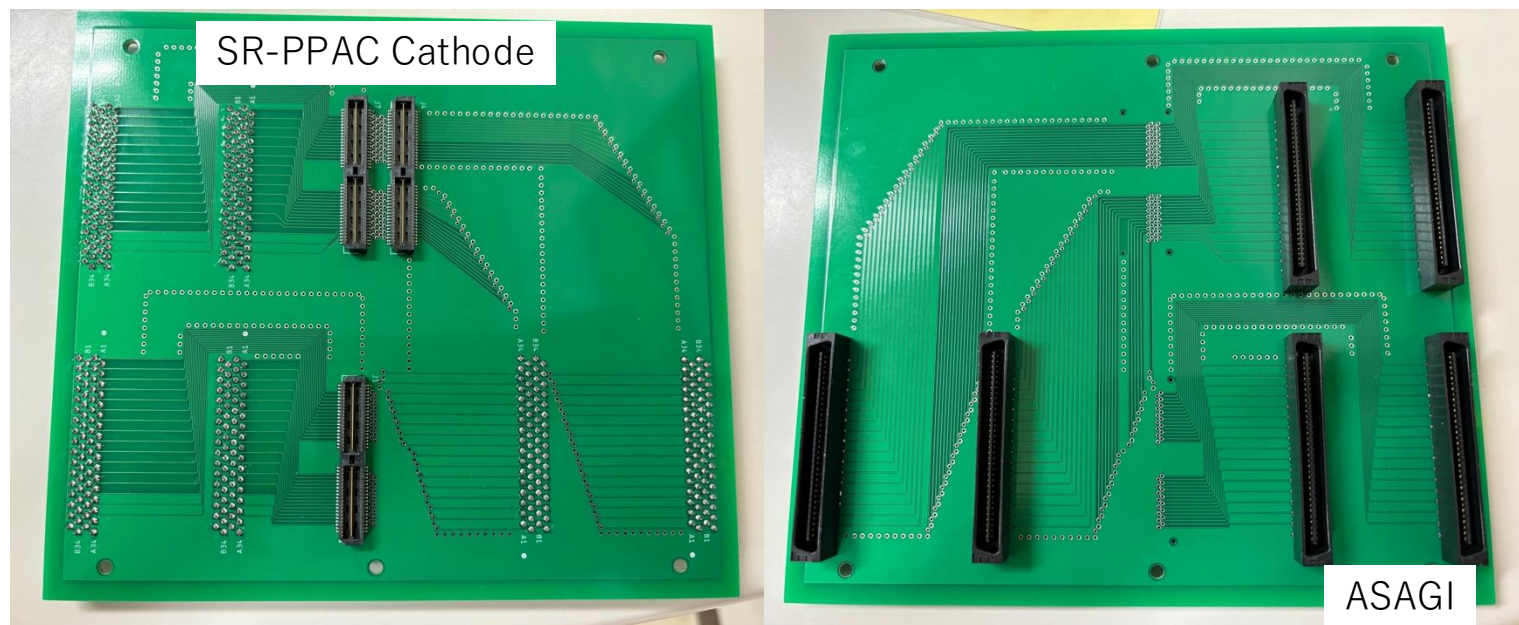
ASAGI 1ch回路図

	RPA132	ASAGI
Gain(V/pC)	0.8	0.063～32
Time constant(ns)	16	62.5～2000
Channel(ch)	64	32

RPA132とASAGIのゲイン・時定数比較

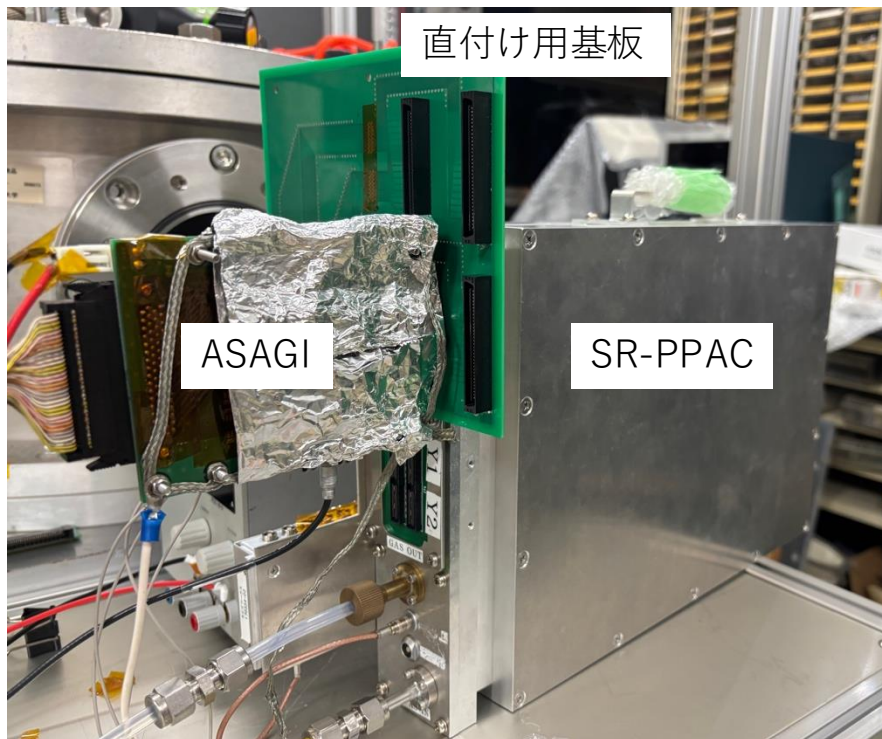
SR-PPAC-ASAGI 直付け用基板の設計

- ASAGIのCSAの静電容量は、 $250\text{fF} \sim 2\text{pF}$
- ケーブルの静電容量は、約 89pF/m
 - SR-PPACとASAGIをケーブルで繋ぐと、アナログ出力が歪む。
 - ケーブルを介さず直付けする直付け用基板を制作した。

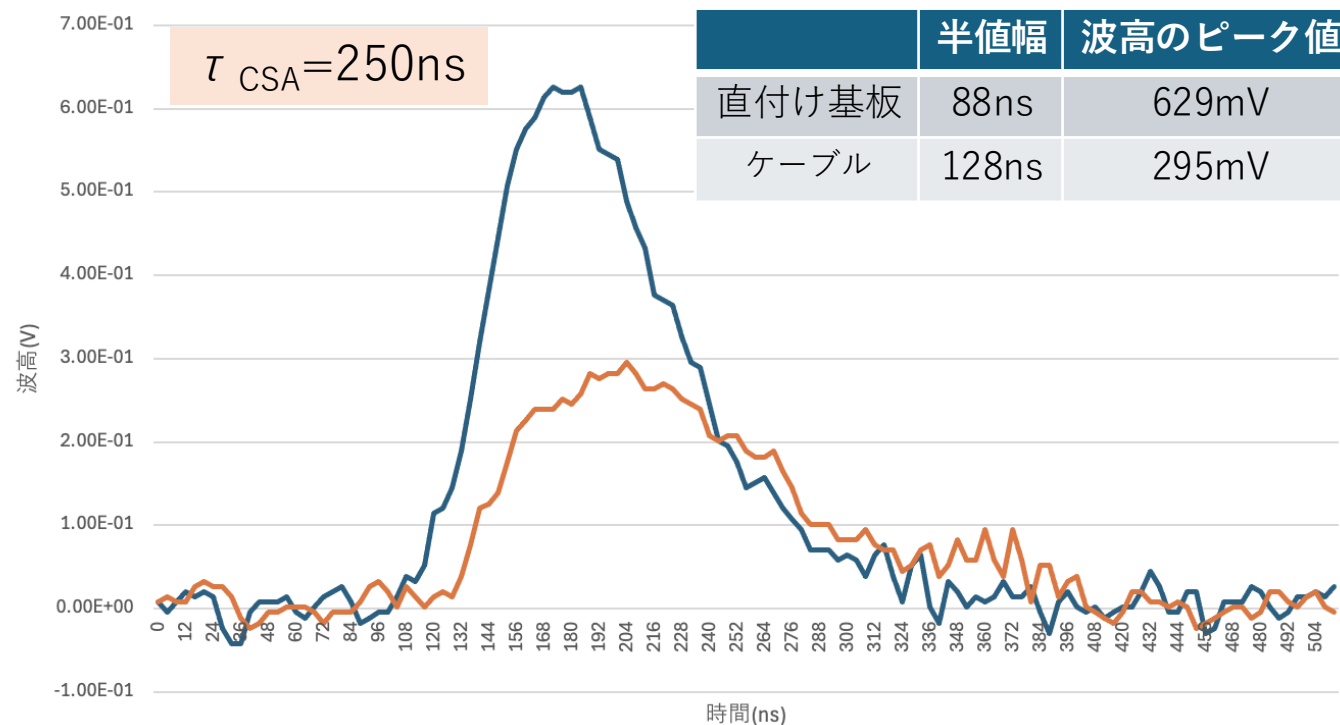


設計した直付け用基板

基板/ケーブル使用時のアナログ出力



基板でSR-PPACとASAGIを繋げている様子。



直付け基板とケーブルでのアナログ出力の違い(代表値)
青は基板、橙はSAMTEC同軸ケーブル(2m)
ファンクションジェネレータ信号をアノードに入力。

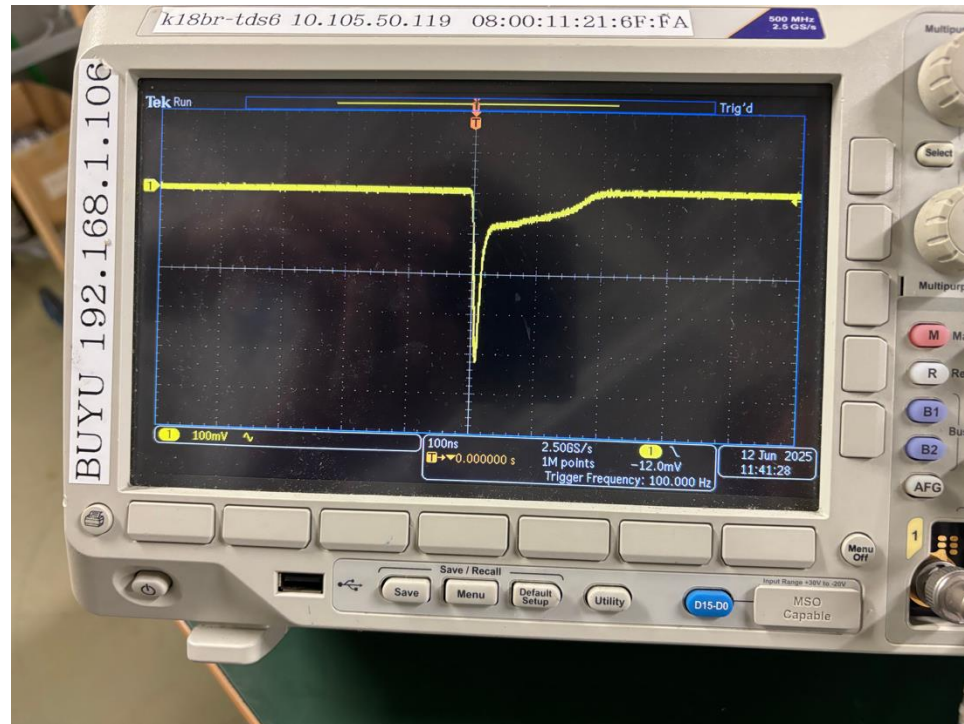
→パルス高が約半分、時間幅の広がりには約1.5倍になった。

位置導出のためのASAGIパラメータ選別

- ASAGIの設定できるRとCのパラメータは $4^3 \times 8^3$ 通りと膨大
- ゲインが大きすぎることによる飽和 : (R_SHP)
- 入力電荷に対する飽和 : (C_CSA)
- ベースラインノイズの影響 : (C_SHP)
- α 線源で見た際の影響(実際の放射線によるもの)
などを考え、使用するパラメータを絞った。

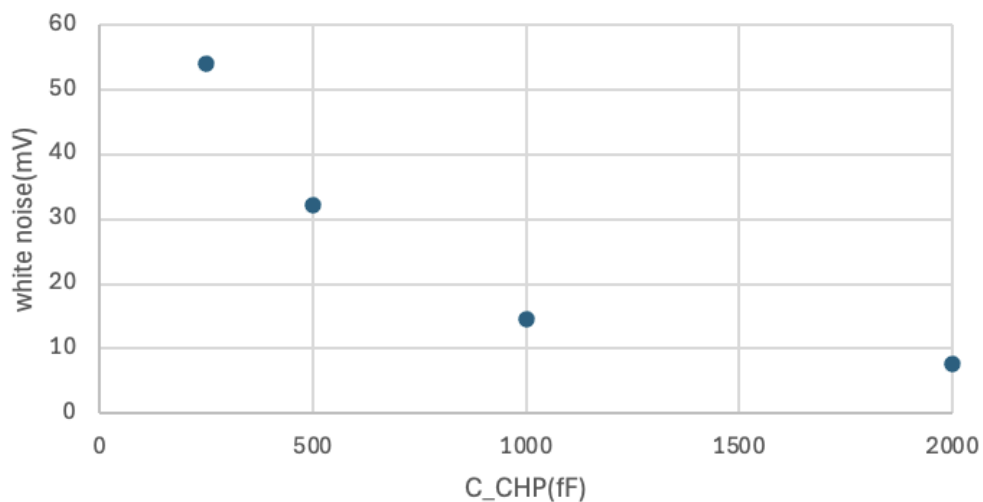
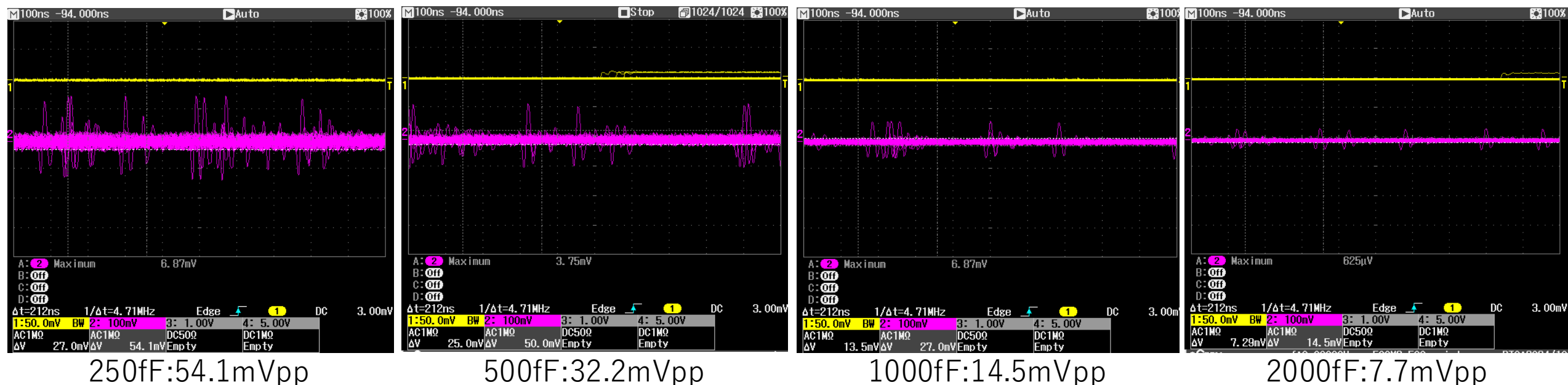
入力電荷に対する飽和

- C_CSAが小さすぎると、入力電荷が大きくなった際($\sim 2\text{pC}$)に飽和する。ダイナミックレンジが狭くなることが原因。
→C_CSAは最大の 2000fF を使用する。



Charge Injectorを用いてファンクションジェネレータの矩形波を入力した際のアナログ出力の例。

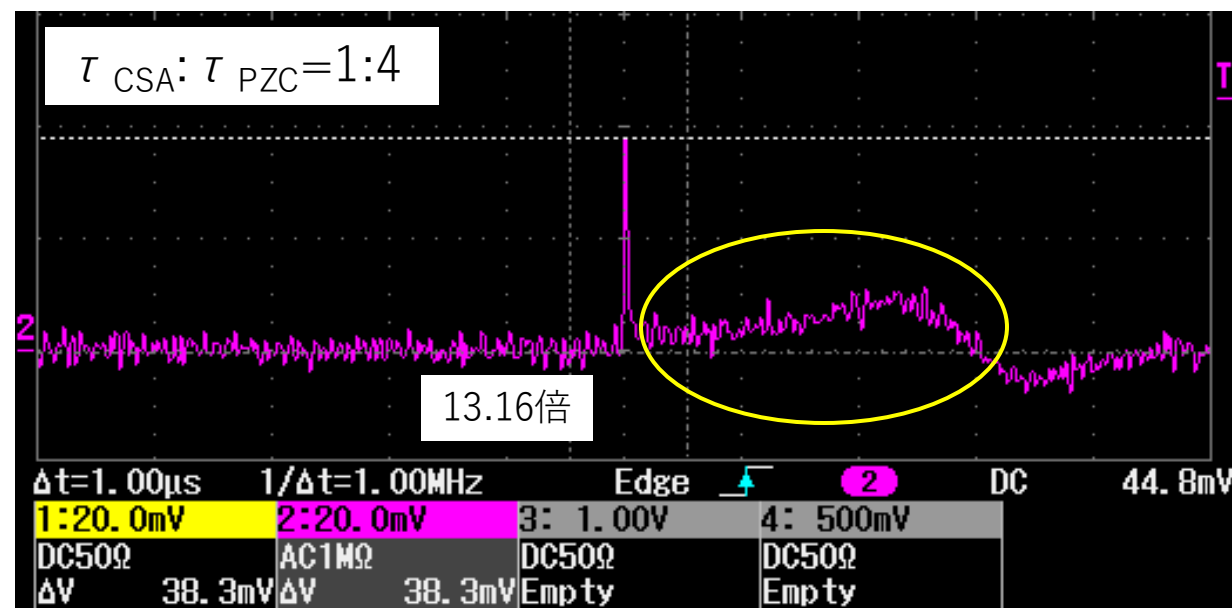
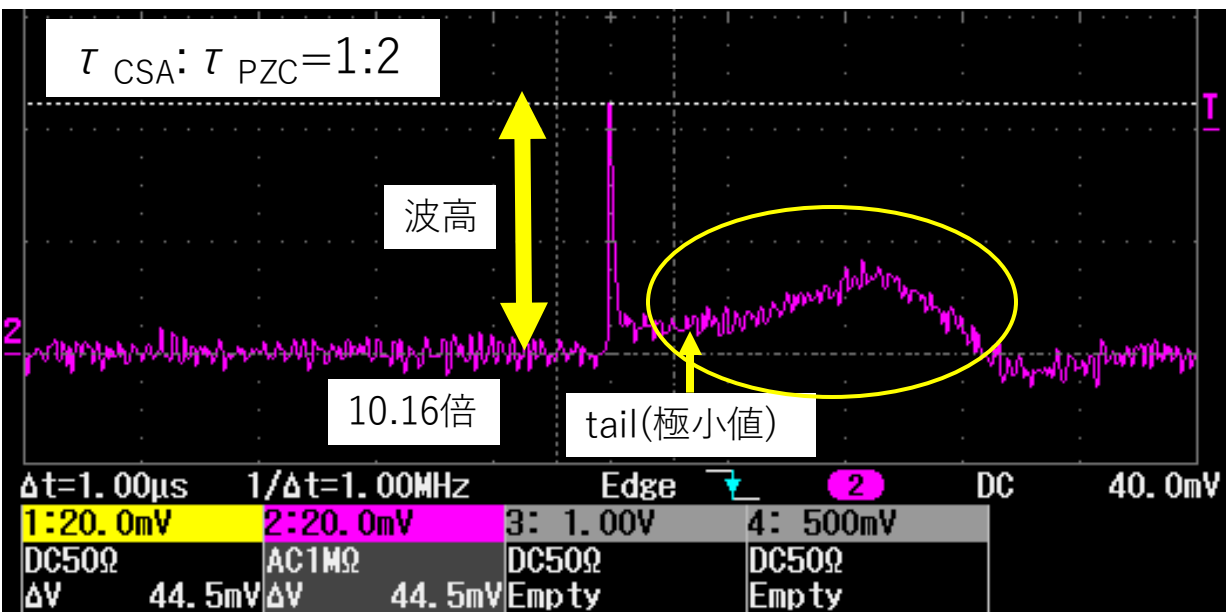
ベースラインノイズの影響-C_SHP



容量が大きくなるにつれてノイズが減少している。
→C_SHPはベースラインノイズに大きな影響を及ぼしていると言える。
→最大の2000fFをパラメータとして利用する。

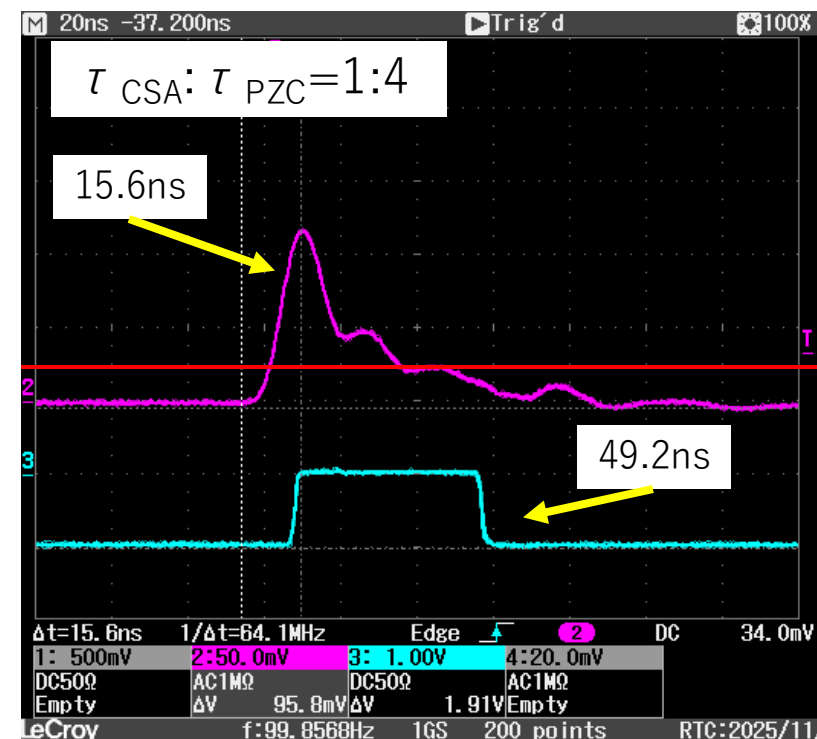
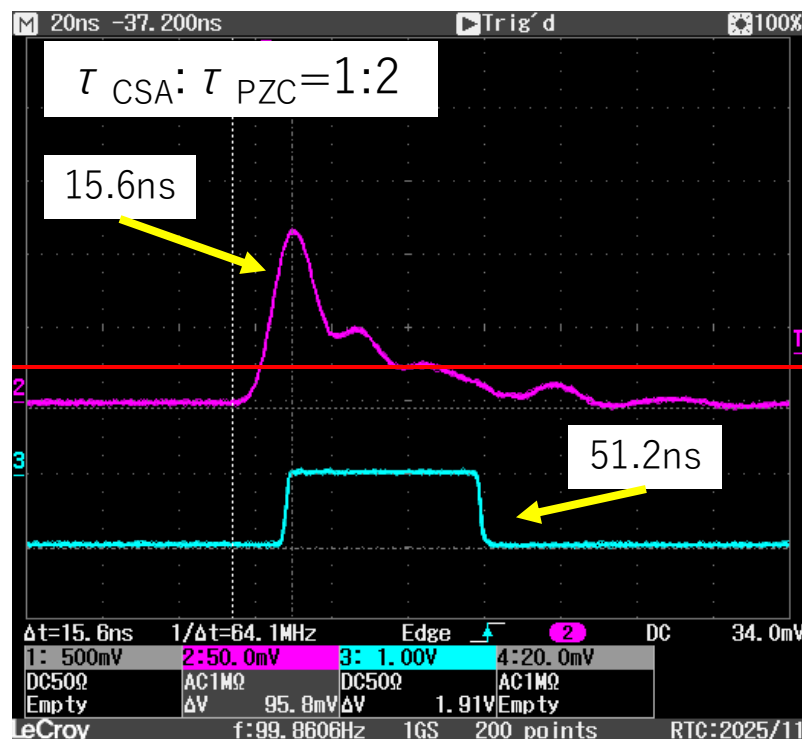
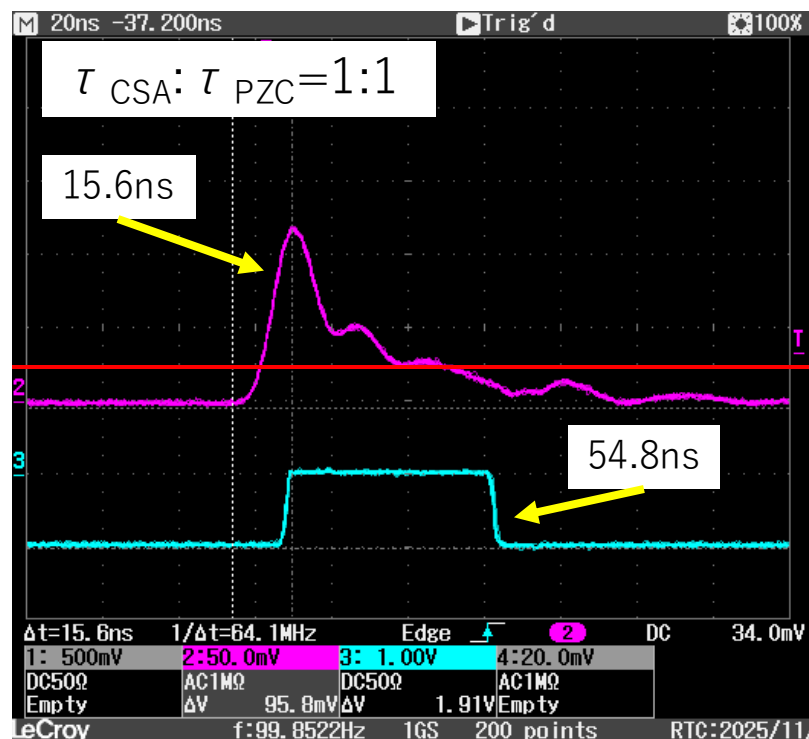
α 線源で見た際の影響

- α 線源をSR-PPACに封じ込めて、アナログ出力を見た。
- Ion-feedbackが見られた。
 - できるだけthresholdは下げたい。
 - PZCの時定数をCSAの時定数の2~4倍にして、overshoot”気味”にする。



α 線源をSR-PPACに封じ込めた際のカソードのアナログ出力。ガス圧は10Torr、電圧は800V。

位置導出のためのパラメータ選別-まとめ



ファンクションジェネレータを用いて矩形波を入力した際のカソードのアナログ出力。

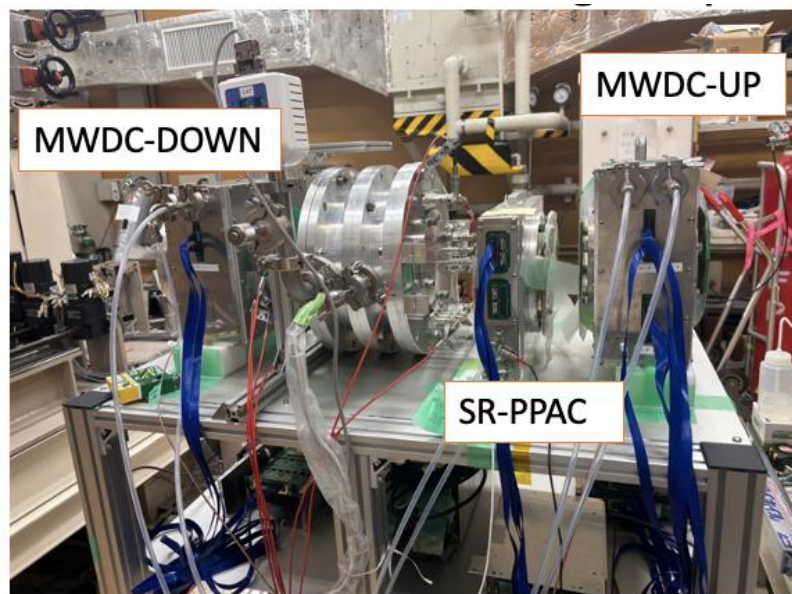
入力信号のamp.が200mVpp、widthが500ns。デジタル出力のthresholdは23.1mV。

立ち上がり時間・波高には変化がなく、ToT幅が5.2ns短くなった。←アナログ出力は立ち下がりにより多少変化あり

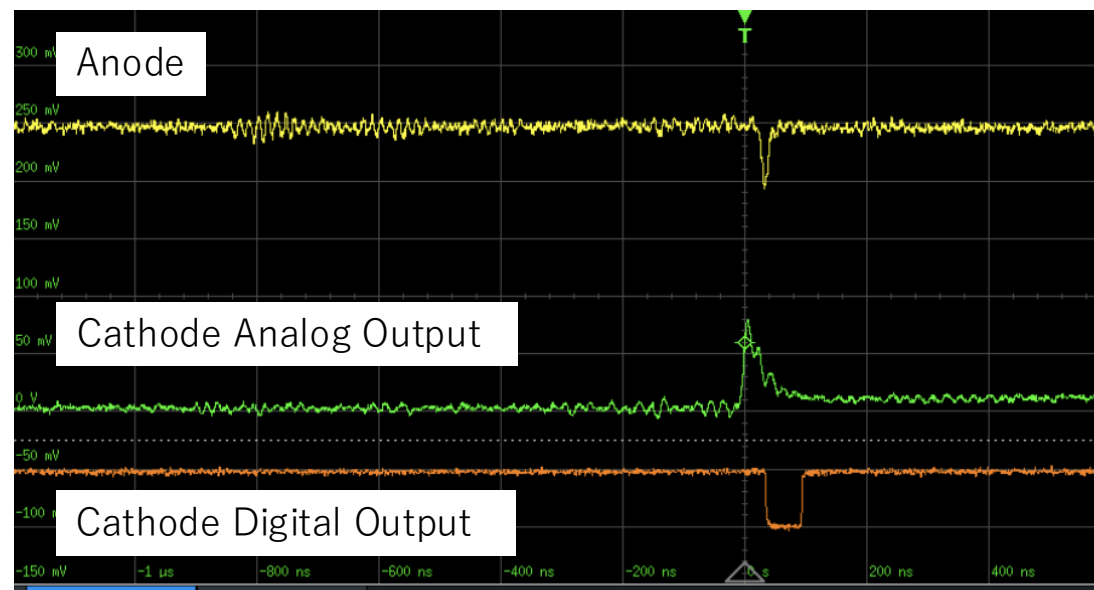
- $R_{SHP} \rightarrow$ 最小 $C_{SHP} \rightarrow$ 最大 $C_{CSA} \rightarrow$ 最大
- τ_{CSA} と τ_{PZC} は比の違うもので比較してみる。

HIMACでの波形取得

- 核種 : ^{132}Xe
- ビームエネルギー : 200MeV/u
- SR-PPAC内のガス圧 : 10Torr
- アノード印加電圧 : 700V
- SR-PPACのカソード信号をASAGIで読み出し、アナログ波形とデジタル波形をオシロスコープで取得した。



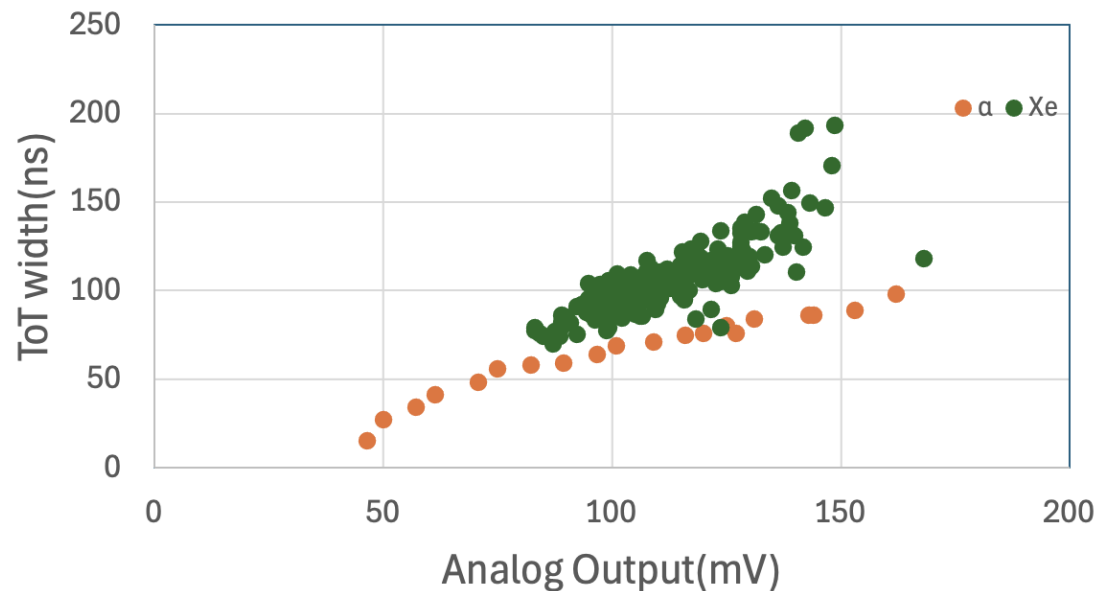
SR-PPACにXeビームを照射する実験の様子。



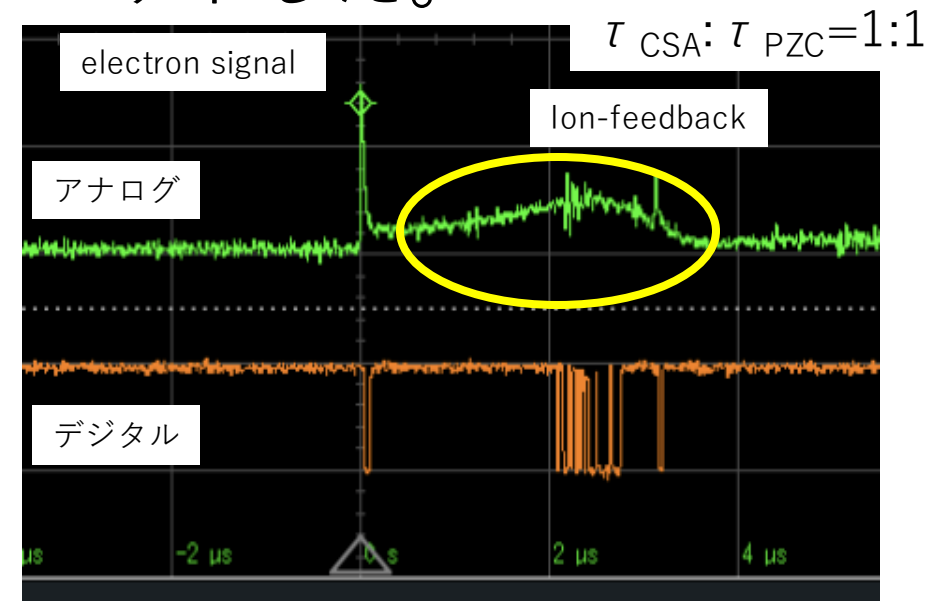
取得したイベント(閾値 19.8mV 、 $\tau_{\text{CSA}}=500\text{ns}$)

アナログの波高とToT幅の相関について

- デジタル出力の時間幅(ToT幅)はアナログ波形を元に決まる。
→相関があるはず。
- HIMACでのXeのデータと、別で α 線源を用いて取得したデータからアナログの波高対ToT幅をプロットした。



アナログ出力に対するToT幅

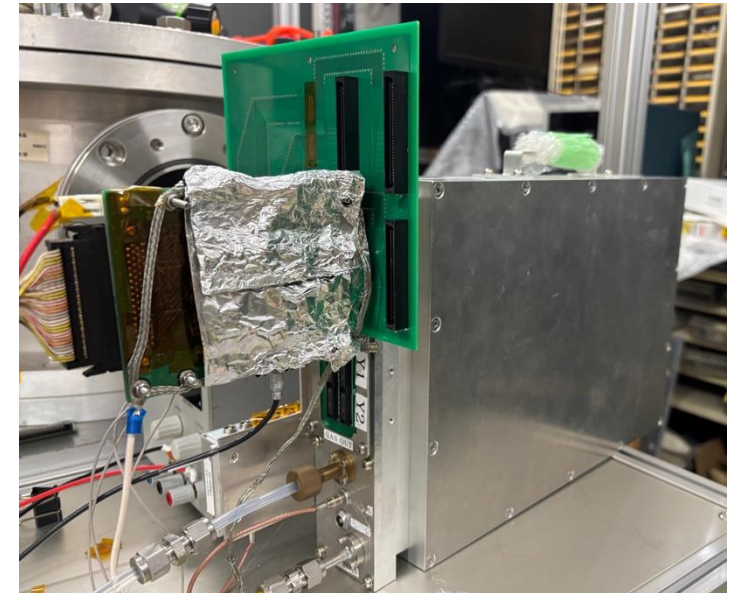


300kppsでのCathode Output

→Xeのデータの方が全体的に長いToT幅なのは、なぜか？ α の統計量を増やすと同じ相関が観測される？

ノイズ落とし

- ASAGI v1.0はグラウンドが弱いがノイズ落としをすることで、S/NがRPA-132と同程度になる。(15~20倍ほど)
 - ASAGIのGNDとFPGAのGND、電源のGND、SR-PPACの筐体を金属線で繋ぐ。
~50mVpp → ~15mVpp
 - ASIC部分をアルミホイルで巻いた。
→ ~7mVppまで
(RPAはアルミで巻いたのみで20mVpp → 5mVpp)



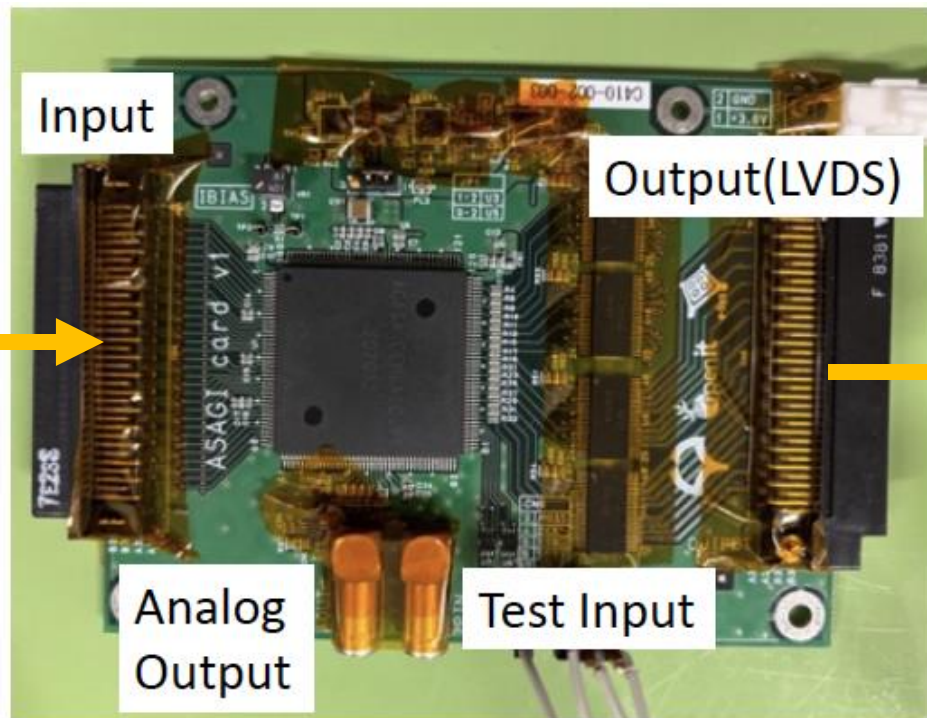
デジタル出力の偶奇反転について

- 奇数IDと偶数IDでデジタル出力の極性を反転させる必要がある。

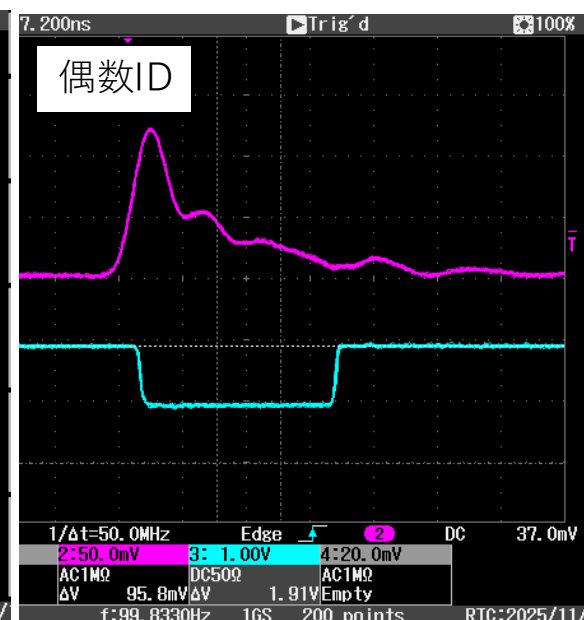
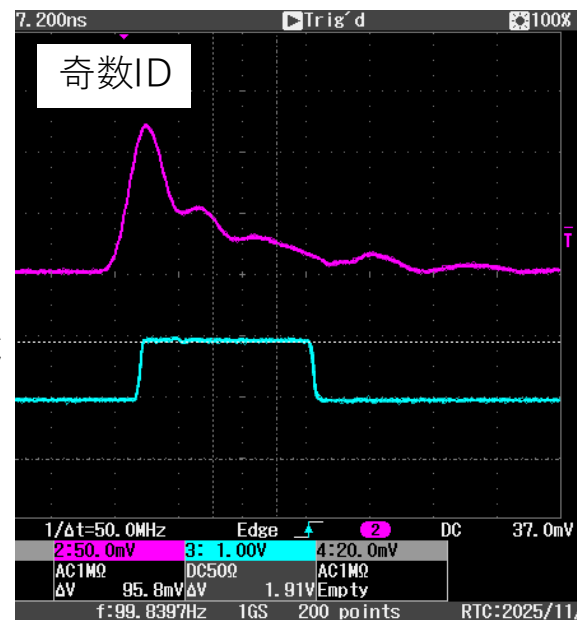
Charge Injector
ラクミンさん
(RCNP)制作



ファンクション
ジェネレータ
(FCG)



TDC

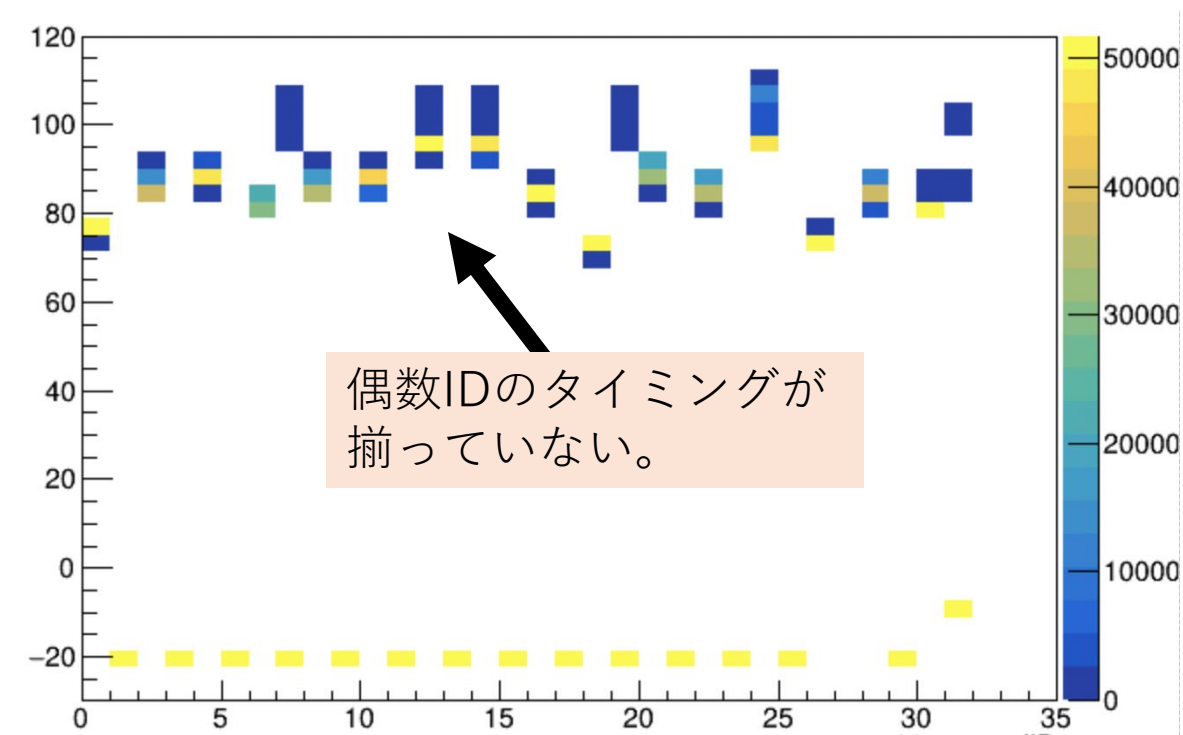


同じアナログ出力(マゼンタ)に対して偶奇でデジタル出力(水色)が反転している様子。

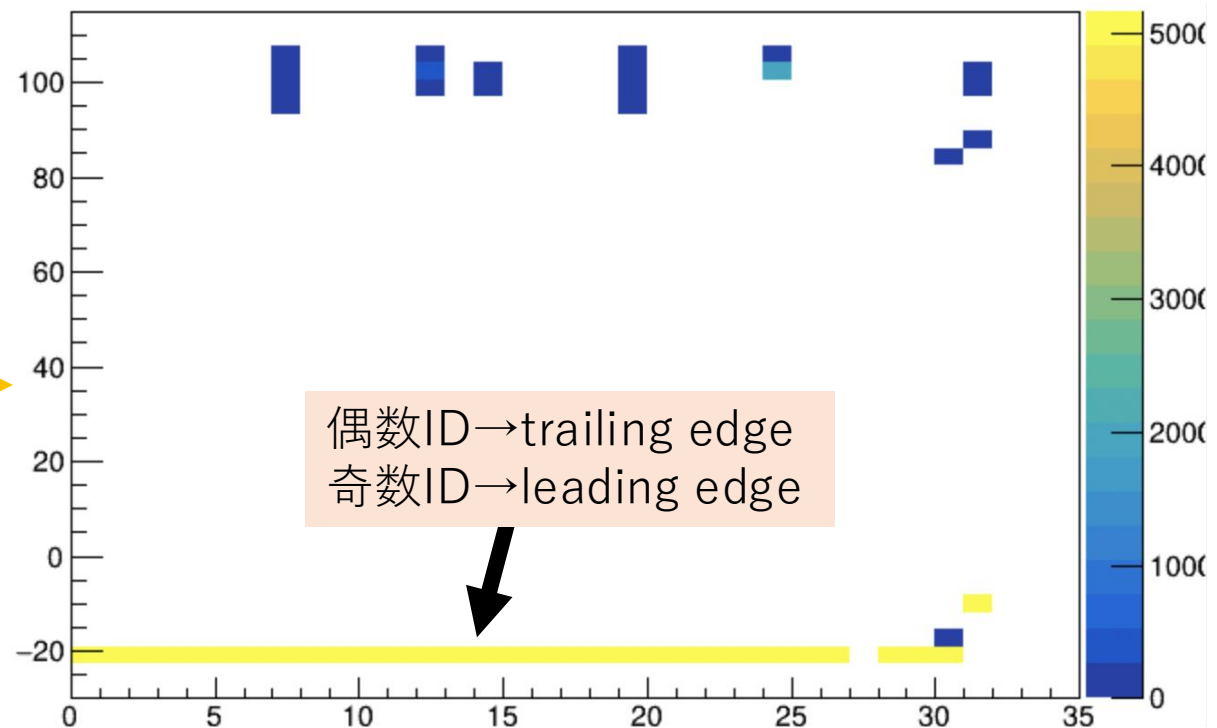
32ch全てにFCGの同じ信号が入るようにして、データを取得。

- TDCでのデータ取得では全チャンネルで同じ極性(leadingまたはtrailingどちらが先か)を想定している。
- 隣り合うストリップの電荷量の差から位置を導出するので、このままでは位置導出ができない。

デジタル出力の偶奇反転について



偶数IDのタイミングが揃っていない。



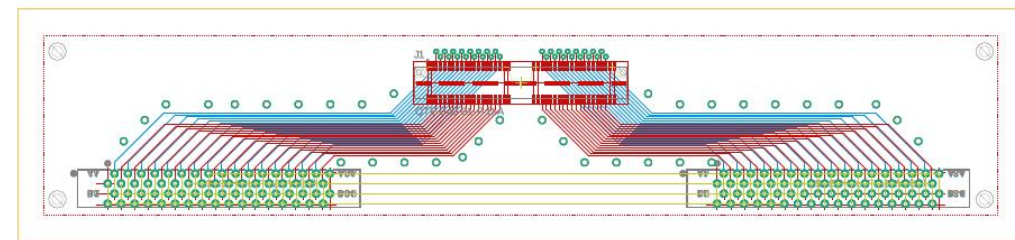
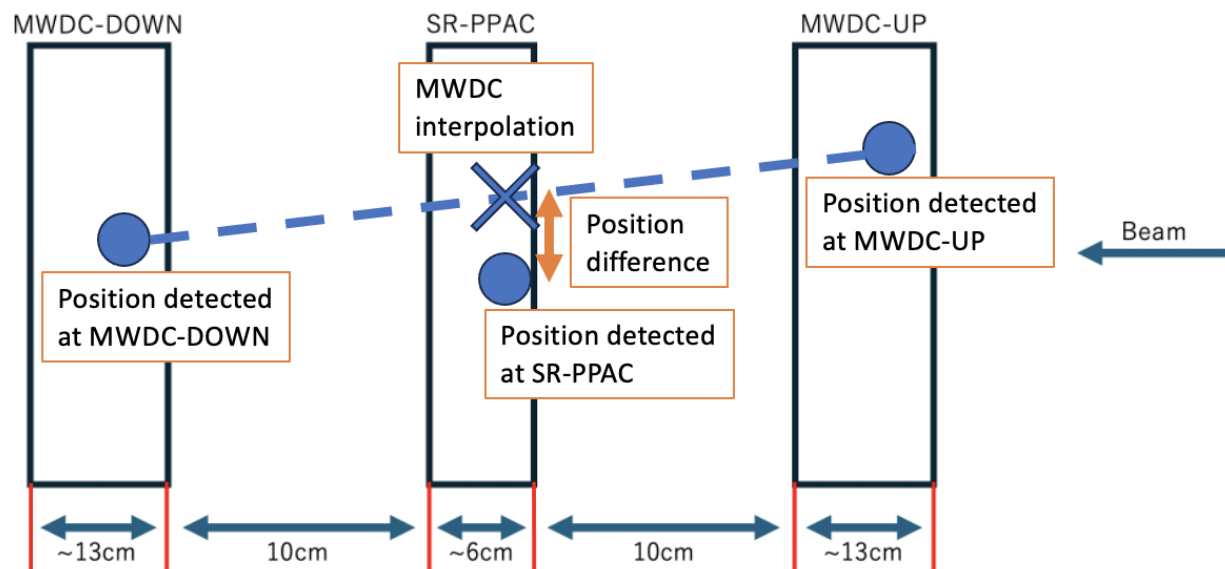
偶数ID→trailing edge
奇数ID→leading edge

各IDのタイミング情報(使用TDC:CAEN1190)

- まだ100nsのあたりにカウントがある。また、Dead IDもある。
- 何かしらのノイズを引っ掛けている可能性があるので、thresholdを変えてデータを取得する。
- α 線でもデータを取得してみる。

実験計画

- HIMACにおいて位置分解能を評価する実験を実施予定
- 検出効率と位置分解能の印加バイアス電圧依存性、ビーム強度依存性
- 検出効率：SR-PPACのアノードとカソードでそれぞれ検出したイベント数をもとに評価
- これらをASAGI数パラメータとRPA-132で比較



修正した直付け基板。
(X・Y32ストリップずつ、ピンアサイン修正)

MWDCの内挿とSR-PPACで検出した位置で位置分解能を評価する。

課題

- RIBFでは、SR-PPACは真空チェンバーの中に置く。
 - どのようにSR-PPACとASAGIを繋ぐか
 - ASAGIも真空内に置くのか、ケーブルの長さなどを工夫するか？

苦労話

- SR-PPACとASAGIのそれぞれのチャンネルが対応しているかのチェックが大変。+TDCのID対応
 - アナログ出力とデジタル出力で同じチャンネルを見ているか
 - 直付け基板設計の際のピンアサイン
- ノイズ落としの際の原因特定 など

まとめと展望

- 位置検出器SR-PPACのカソード読み出しに使用しているRPA-132はゲインが低いことに加え、生産が中止になってしまった。
 - 代替のASDとしてゲインや時定数が変わえられるASAGIを用いることを検討している。
- ASAGI・RPA-132をそれぞれ直付けした場合のSR-PPACの検出効率、位置分解能を比較評価する。

以上です。ご清聴ありがとうございました。